

INSTRUKČNÍ KNIŽKA

ИНСТРУКЦИЯ
ПО ЭКСПЛУАТАЦИИ

INSTRUCTION MANUAL



TESLA

PŘÍZNAKOVÝ ANALYZÁTOR
СИГНАТУРНЫЙ АНАЛИЗАТОР
SIGNATURE ANALYZER

BM 578

BM 578

Výrobní číslo:
Заводской номер:
Production No.:

ПРІЗНАКОВІ АНАЛІЗАТОР

Testovací přístroj pro vyhledávání závad ve složitých logických sítích. Používá techniku příznakové analýzy.

СИГНАТУРНИЙ АНАЛІЗАТОР

Испытательный прибор для отыскания неисправностей в сложных логических цепях. Он использует технику анализа сигнатур.

SIGNATURE ANALYZER

A test instrument for locating defects in complex logic networks; it utilizes the technique of signature analysis.



Výrobce:
Завод-изготовитель:
Makers:

TESLA Brno, k. p., Purkyňova 99, 612 45 Brno

Obr. 1 Рис. 1 Fig. 1

OBSAH

1. Rozsah použití přístroje	3
2. Sestava úplné dodávky	4
3. Technické údaje	4
4. Princip činnosti	6
5. Pokyny pro vybalení, sestavení a přípravu k provozu	8
6. Návod k obsluze a používání	9
7. Mechanická konstrukce přístroje	21
8. Podrobný popis zapojení	22
9. Pokyny pro údržbu	28
10. Pokyny pro opravy	28
11. Pokyny pro dopravu a skladování	33
12. Údaje o záruce	34
13. Příznaková analýza	34
14. Rozpis elektrických součástí	88
15. Obrazová příloha	92

СОДЕРЖАНИЕ

1. Назначение прибора	3
2. Комплектность поставки	4
3. Технические данные	4
4. Принцип действия прибора	6
5. Указания по распаковке, сборке и подготовке прибора к эксплуатации	8
6. Инструкция по эксплуатации прибора	9
7. Механическая конструкция прибора	21
8. Подробное описание схемы	22
9. Указания по уходу	28
10. Указания по ремонту	28
11. Указания по транспортировке и хранению	33
12. Условия гарантии	34
13. Сигнатурный анализ	34
14. Спецификация электрических деталей	88
15. Приложение рисунков	92

CONTENTS

1. Scope of application of the instrument	3
2. Contents of a complete consignment	4
3. Technical data	4
4. Principle of the instrument operation	6
5. Instructions for unpacking the instrument, its assembly and preparation for use	8
6. Instructions for attendance and use	9
7. Description of the mechanical design	21
8. Detailed description of the circuitry	22
9. Instructions for maintenance	28
10. Instructions for repairs	28
11. Instructions for transport and storage	33
12. Guarantee	34
13. Signature analysis	34
14. List of electrical components	88
15. Illustration enclosure	92

Vzhledem k rychlému vývoji světové elektroniky mění se obvody a přístupuji a zlepšují se součásti našich přístrojů.

Někdy vinou tisku a požadavků expedice se nám nepodaří zanést tyto změny do tištěných příruček.

Změny se proto v případě potřeby uvádějí na zvláštním listě.

Ввиду быстрого темпа развития мировой электроники изменяются схемы, появляются новые и совершенствуются детали наших приборов.

Иногда по вине печати или требований экспедиции не удается внести эти изменения в напечатанные пособия.

В таких случаях они приводятся на отдельном листе.

Owing to the rapid development of electronics in the world, the circuits of our instruments are altered and components of new types or improved design are employed.

Sometimes, due to printing terms or the requirement of speedy shipping, it is impossible to include a description of such alterations in the appropriate printed manual.

Therefore, if necessary, such alterations are given in a loose leaf.

1. ROZSAH POUŽITÍ PŘÍSTROJE

Příznakový analyzátor je servisní přístroj, sloužící k testování a vyhledávání chyb ve složitých sekvencích logických sítí. Umožňuje nalezení závady až na úrovni jednotlivé vadné součástky. Snímá a zobrazuje jednoznačný čtyřmístný hexadecimální příznak (signature), přiřazený příslušnému uzlu v testovaném přístroji. Srovnáním těchto příznaků se správnými příznaky, uvedenými v servisní dokumentaci, lze zpětně vysledovat vadnou součástku (uzel).

Tato technika je především vhodná pro ověřování funkce mikroprocesorových obvodů a rychlých sekvencích sítí, kde jsou datové řetězce dlouhé a složité a kde dosud nebyly vhodné prostředky k vyhledávání vadných součástek.

Testovaný přístroj musí mít pro aplikaci metody příznakové analýzy určité vlastnosti. Je obvykle řízen procesorem a obsahuje krátký testovací program, který vyzkouší postupně většinu obvodů přístroje. Je však možné i testování logických sítí bez procesoru, s použitím vnějšího generátoru vstupních signálů.

Navrhováním přístrojů řízených mikroprocesorem s respektováním techniky příznakové analýzy se umožní jednoduchý servis a testování bez drahých speciálních zařízení, pouze s pomocí příznakového analyzátoru.

Příznaková analýza je atraktivní i pro vyhledávání chyb během výrobního procesu. Umožňuje lokalizování i takových chyb, které jsou závislé na rychlosti a nejsou zjištělné testery jednotlivých sekcí.

1. НАЗНАЧЕНИЕ ПРИБОРА

Сигнатурный анализатор — это прибор технического обслуживания, предназначенный для испытания и отыскания неисправностей в сложных последовательных логических сетях. Он дает возможность нахождения неисправности до уровня отделения негодной детали. Снимает и изображает однозначную четырехразрядную шестнадцатеричную сигнатуру, присущую узлу, определенному узлу в испытываемом приборе. Путем сравнения этих сигнатур с правильными сигнатурами, указанными в технической документации, можно определить негодную деталь (узел).

Эта техника является, прежде всего, подходящей для проверки работы микропроцессорных схем и быстрых последовательных сетей, где цепи данных являются сложными и длинными и где до настоящего времени нет подходящих средств для отыскания негодных деталей.

Испытываемый прибор должен обладать определенными свойствами для возможности использования метода сигнатурного анализа. Он, как правило, управляется процессором и содержит краткую испытательную программу, которая проверяет постепенно большинство цепей прибора. Имеется возможность испытания логических сетей без процессора при использовании внешнего генератора входных сигналов.

При проектировании приборов, управляемых микропроцессором, с учетом техники сигнатурного анализа обеспечивается простое техническое обслуживание и испытание без дорогостоящего специального оборудования, только с помощью сигнатурного анализатора.

Анализ сигнатур является применимым и для отыскания ошибок во время производственного процесса. Он дает возможность определить местонахождение и таких погрешностей, которые зависят от скорости и не могут быть обнаружены тестерами отдельных плат.

1. SCOPE OF APPLICATION OF THE INSTRUMENT

The signature analyzer BM 578 is a service instrument applicable for testing and fault locating in complex sequential logic networks. It enables finding of a fault and tracing it down to the individual defective component; it senses and displays an unambiguous four-digit hexadecimal signature associated with the pertaining node in the instrument under test. By comparing these signatures with correct signatures listed in the appropriate service documentation, the defective component (node) can be traced back and ascertained.

This technique is suitable primarily for proving the functioning of microprocessor circuits and fast sequential networks which have long and involved data strings and for which suitable means for tracing defective components have not been available hitherto.

The tested instrument must have certain properties for rendering the application of the method of signature analysis feasible. It is usually processor-controlled and contains a short test program which successively proves the majority of the circuits of the instrument. However, also logic networks without processor can be tested when an external generator is used for creating the input signals.

Designing microprocessor-controlled instruments by taking into consideration the technique of signature analysis enables their easy servicing and testing, without the use of special expensive instrumentation, with the aid of only the signature analyzer.

Signature analysis is valuable also for troubleshooting during production. It also enables locating of such defects which depend on speed and cannot be found by testers of individual printed circuit boards.

2. SESTAVA ÚPLNÉ DODAVKY

1 ks	Příznakový analyzátor	BM 578
1 ks	Sondy se společným konektorem obsahující: 5 ks kablíků 5 ks zachytávací svorka	1AK 063 67
1 ks	Vidlice FRB 30-pólová	1AF 896 77
1 ks	Kryt	1AF 251 16
1 ks	Síťová šňůra	
1 ks	Sáček s náhradními pojistkami	F 2,5 A F 200 mA
1 ks	Instrukční knížka	
1 ks	Balící list	
1 ks	Záruční list	

3. TECHNICKÉ ÚDAJE

3.1. Základní technické vlastnosti

DISPLAY

Příznak: čtyřmístný hexadecimální
znaky 0 1 2 3 4 5 6 7 8 9 A C F H P U

Indikátor hradla: svítivka na panelu

Indikátor nestabilního příznaku: svítivka na panelu

Indikátor na sondě: indikuje úroveň H, L a špatnou úroveň. Minimální délka impulsu: 20 ns

Prodloužení impulsu všech indikátorů: asi 50 ms

Pravděpodobnost zjištění správného řetězce dat: 100%

Pravděpodobnost zjištění chybného řetězce dat: 99,998%

Min. délka měřicího intervalu: jeden hodinový cyklus

Min. doba mezi měřicími intervaly: jeden hodinový cyklus

2. КОМПЛЕКТНОСТЬ ПОСТАВКИ

1 шт.	сигнатурный анализатор	BM 578
1 шт.	зонды с общим разъемом содержащие: 5 шт. кабель 5 шт. зажим	1AK 063 67
1 шт.	вилка FRB 30 контактная	1AF 896 77
1 шт.	крышка	1AF 251 16
1 шт.	сетевой шнур	
1 шт.	пакетик с запасными предохранителями	F 2,5 A F 200 mA
1 шт.	инструкция	
1 шт.	упаковочный лист	
1 шт.	гарантийное свидетельство	

3. ТЕХНИЧЕСКИЕ ДАННЫЕ

3.1. Основные технические данные

ДИСПЛЕЙ

Сигнатура: четырехразрядная шестнадцатеричная
знаки 0 1 2 3 4 5 6 7 8 9 A C F H P U

Индикатор ключа: светодиод на панели

Индикатор неустойчивой сигнатуры: светодиод на панели

Индикатор на зонде: индицирует уровни H, L и неправильный уровень. Минимальная длительность импульса 20 нс.

Увеличение длительности импульсов всех индикаторов: прибл. 50 мс

Вероятность определения правильной цепи данных: 100%

Вероятность определения ошибочной цепи данных: 99,998%

Минимальная длительность измерительного интервала: один тактовый цикл

Минимальная длительность времени между измерительными интервалами: один тактовый цикл

2. CONTENTS OF A COMPLETE CONSIGNMENT

1 pc.	Signature analyzer	BM 578
1 pc.	Probes with common connector, including: 5 cables 5 test clips	
1 pc.	30-pole FRB plug	1AF 896 77
1 pc.	Cover	1AF 251 16
1 pc.	Mains cord	
1 pc.	Bag of spare fuses	F 2.5 A F 200 mA
1 pc.	Instruction Manual	
1 pc.	Packing Note	
1 pc.	Guarantee Certificate	

3. TECHNICAL DATA

3.1. Basic technical data

DISPLAY

Signature: 4-digit hexadecimal characters:
0 1 2 3 4 5 6 7 8 9 A C F H P U

Gate indicator: LED on the panel

Unstable signature indicator: LED on the panel

Indicator on the probe: indicates H (high), L (low) and incorrect levels.

Minimum pulse duration: 20 ns

Pulse extension of all the indicators: Approx. 50 ms

Probability of correct data string ascertainment: 100%

Probability of incorrect data string ascertainment: 99.998%

Min. duration of the measurement interval: One clock cycle

Min. gap between the measurement intervals: One clock cycle

DATOVÁ SONDA

Vstupní proud: < 10 μ A při 1,4 V

Rozhodovací úroveň: $U_H \geq 2$ V

$U_L \leq 0,8$ V

Potřebný předstih: 20 ns

Potřebný přesah: 0 ns

VSTUPY START, STOP a HODINY

Vstupní proud: < 10 μ A při 1,4 V

Rozhodovací úroveň: 1,5 V

Start a stop:

Potřebný předstih: 30 ns

Potřebný přesah: 0 ns

Hodiny:

Max. kmitočet: 10 MHz

Min. délka stavu H nebo L (high nebo low): 50 ns

Ochrana proti přetížení: ± 15 V trvale (všechny vstupy)

VÝSTUP:

údaj příznaku v hexadecimálním kódu

Úroveň: TTL, $N_{out} = 9$

Bezpečnostní třída: I, podle CSN 35 6501

Stupeň odrušení: RO2 podle CSN 34 2860

3.2. Pracovní podmínky

Rozsah teplot: +5 °C až +40 °C

Relativní vlhkost: 40% až 80%

Tlak vzduchu: 86 000 Pa až 106 000 Pa

Poloha přístroje: vodorovná nebo nakloněná

Náporovací napětí: 220 V $\pm 10\%$

Druh náporovacího proudu: střídavý sinusový se zkrácením menším než 5%

Kmitočet náporovacího napětí: 50 Hz $\pm 5\%$

Příkon: asi 40 VA

ЩУП ПРИЕМА ДАННЫХ

Входной ток: < 10 мкА при 1,4 В

Пороговые уровни: $U_H \geq 2$ В

$U_L \leq 0,8$ В

Необходимое опережение: 20 нс

Необходимое перекрытие: 0 нс

ВХОДЫ: СТАРТ, СТОП и ТАКТ

Входной ток: < 10 мкА при 1,4 В

Пороговой уровень: 1,5 В

Старт и стоп:

Необходимое опережение: 30 нс

Необходимое перекрытие: 0 нс

Такт:

Максимальная частота: 10 МГц

Мин. длительность состояния H или L: 50 нс

Защита от перегрузки: все входы ± 15 В непрерывно

ВЫХОД:

показание сигнатуры в шестнадцатеричном коде

Уровень: TTL, $N_{out} = 9$

Класс безопасности: 1 по РС 4786-74

Подключение радиопомех: отвечает требованиям по РС 1932-69 (кривая А)

3.2. Условия эксплуатации

Диапазон температуры: +5 °C + - +40 °C

Относительная влажность: 40% — 80%

Давление воздуха: 86 000 — 106 000 Па

Положение прибора: горизонтальное или наклонное

Напряжение питания: 220 В $\pm 10\%$

Вид тока питания: переменный синусоидальный с кнн менее 5%

Частота напряжения питания: 50 Гц $\pm 5\%$

Потребляемая мощность: прибл. 40 ВА

DATA PROBE

Input current: < 10 μ A at 1.4 V

Decisive level: $V_H \geq 2$ V

$V_L \leq 0.8$ V

Required lead: 20 ns

Required overlap: 0 ns

INPUTS: START, STOP and CLOCK

Input current: < 10 μ A at 1.4 V

Decisive level: 1.5 V

Start and stop:

Required lead: 30 ns

Required overlap: 0 ns

Clock:

Max. frequency: 10 MHz

Min. duration of the H or L state: 50 ns

Overload protection:

All the inputs: ± 15 V, permanently

OUTPUT:

Signature readout in hexadecimal code

Level: TTL, $N_{out} = 9$

Intrinsic safety: Class I., according to the

Czechoslovak Standard CSN 35 6501, in conformity with the pertaining IEC Recommendation.

Interference suppression: RO 2, according to the Czechoslovak Standard CSN 34 2860, in accordance with the pertaining IEC Recommendation.

3.2. Working conditions

Ambient temperature range: +5 °C to +40 °C

Relative humidity range: 40% to 80%

Atmospheric pressure range:

86 000 Pa to 106 000 Pa

Working position: Horizontal, or tilted

Powering voltage: 220 V $\pm 10\%$

Powering current: AC sinusoidal of less than 5% distortion

Powering frequency: 50 Hz $\pm 5\%$

Power consumption: Approx. 40 VA

Jištění: 220 V — F 200 mA, +5 V — F 2,5 A

Vnější magnetické pole: zanedbatelné
Vnější elektrické pole: zanedbatelné

3.3. Všeobecné údaje

Osazení: 29 tranzistorů, 25 diod, 41 integrovaných obvodů, 5 LED, 4 segmentovky

Rozměry přístroje: šířka 275 mm, výška 89 mm, hloubka 300 mm, hmotnost 4 kg

Rozměry zabaleného přístroje: šířka 370 mm, výška 220 mm, hloubka 350 mm, hmotnost 5 kg

Poznámka:

Podmínky pro dopravu a skladování jsou uvedeny v kapitole 11.

4. PRINCIP ČINNOSTI

- 1 — detektor úrovně 2 V
- 2 — detektor úrovně 0,8 V
- 3—5 — detektor úrovně 1,5 V
- 6, 7 — prodloužení impulsu
- 8, 9 — LED indikátor vstupní úrovně
- 10 — volba aktivní hrany signálu
- 11 — řízení hradlování
- 12 — vstupní paměť dat
- 13 — generátor cyklického kódu
- 14 — paměť, multiplexer a budiče dynamického displeje
- 15 — displej
- 16 — paměť a komparátor nestabilního příznaku
- 17 — LED indikátor nestabilního příznaku
- 18 — LED indikátor hradla
- 19 — oscilátor 1 kHz
- 20 — řízení funkce „samokontrola“
- 21 — řidič čítač dynamického displeje

Защита: 220 В — F 200 мА; +5 В — F 2,5 А

Внешнее магнитное поле: пренебрежимо мало
Внешнее электрическое поле: пренебрежимо мало

3.3. Общие данные

Рабочий комплект полупроводниковых элементов: 29 транзисторов, 25 диодов, 41 интегральная микросхема, 5 светодиодов, 4 цифровых индикатора

Габариты прибора: ширина 275 мм, высота 89 мм, глубина 300 мм, масса 4 кг

Габариты упакованного прибора: ширина 370 мм, высота 220 мм, глубина 350 мм, масса 5 кг

Примечание:

Условия транспортировки и хранения приведены в главе 11.

4. ПРИНЦИП ДЕЙСТВИЯ ПРИБОРА

- 1 — детектор уровня 2 В
- 2 — детектор уровня 0,8 В
- 3—5 — детектор уровня 1,5 В
- 6, 7 — удлинение импульса
- 8, 9 — индикатор входного уровня на светодиоде
- 10 — выбор рабочего фронта сигнала
- 11 — управление ключевым режимом
- 12 — входная память данных
- 13 — генератор циклического кода
- 14 — память, мультиплексор и возбуждатель динамического дисплея
- 15 — дисплей
- 16 — память и компаратор нестабильной сигнатуры
- 17 — светодиодный индикатор нестабильной сигнатуры
- 18 — светодиодный индикатор ключа
- 19 — автогенератор 1 кГц
- 20 — управление режимом «автоконтроль»
- 21 — управляющий счетчик динамического дисплея

Protection: By fuses: F 200 mA for 220 V, F 2.5 A for +5 V

External magnetic field: Negligible
External electric field: Negligible

3.3. General data

Complement: 29 Transistors, 25 Diodes, 41 Integrated circuits, 5 LEDs, 4 7-segment indicators

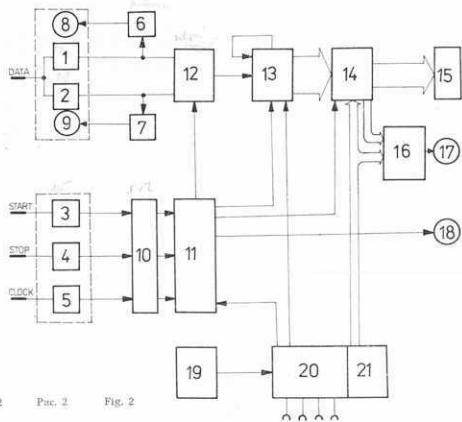
Dimensions and weight of the instrument:
Unpacked: Width 275 mm, Height 89 mm, Depth 300 mm, Weight 4 kg
Packed: Width 370 mm, Height 220 mm, Depth 350 mm, Weight 5kg

Note:

The conditions for transport and storage are given in detail in Section 11. of this Manual.

4. PRINCIPLE OF THE INSTRUMENT OPERATION

- 1 — Level detector 2 V
- 2 — Level detector 0.8 V
- 3 to 5 — Level detectors 1.5 V
- 6, 7 — Pulse stretchers
- 8, 9 — Input level LED indicators
- 10 — Selection of the active edges of signals
- 11 — Gating control
- 12 — Input data store
- 13 — Cyclic code generator
- 14 — Store, multiplexer and drivers of the dynamic display
- 15 — Display
- 16 — Store and comparator of unstable signatures
- 17 — LED indicator of unstable signatures
- 18 — LED indicator of the gate
- 19 — Oscillator 1 kHz
- 20 — Control of the SELF-TEST function
- 21 — Control counter of the dynamic display



Obr. 2 Пат. 2 Fig. 2

Vstupní signály DATA, START a STOP jsou po průchodu úrovněnými detektory synchronizovány hodinovým signálem CLOCK ve vstupních klopných obvodech. Signály START a STOP po volbě aktivní hrany v bloku [10] vstupují do řídicího bloku [11], kde určují délku měřicího intervalu. V tomto měřicím intervalu prochází signál DATA přes vstupní paměť [12], která kromě své funkce vyhodnocuje špatnou vstupní úroveň jako poslední platnou úroveň do generátoru cyklického kódu [13]. Tento blok tvoří

Входные сигналы ДАННЫЕ, СТАРТ и СТОП после прохождения через детекторы уровней синхронизируются тактовым сигналом ТАКТ во входных триггерах. Сигналы СТАРТ и СТОП после выбора рабочего фронта в блоке (10) поступают в блок управления (11), где они определяют длительность измерительного интервала. В течение этого измерительного интервала проходит сигнал ДАННЫЕ через входную память (12), которая, кроме своего назначения, определяет неправильный входной уровень в качестве последнего действительного уровня в генераторе циклического кода (13). Этот

After passing through the level detectors, the input signals DATA, START and STOP are synchronized by a CLOCK signal in the input flip-flop circuits. After selection of the active (triggering) edge in block [10], the signals START and STOP enter control block [11], where they determine the duration of the measurement interval. During this interval, the DATA signal passes through input store [12] (which, in addition to its normal function, also evaluates an incorrect input level as the last valid level) into the generator of the cyclic code. This block [13] is formed by a 16-bit

Шестнадцатбитовый посылный регистр се чтырми зпётными вазбани. ПРијата data в нем стале обихаји а јсоу притом вды модификована праве пријиманымј data. Дохазти та теды ке компреси data.

По скончени мёричного интервала је обсах тогото регистру прёпсан до памёти блоку (14), ктёры прёведе јого зобразени ве твару чтыр хёхадесималних знаков на дисплеји (15).

Вды два по собё нёследующи зобразованё прёзнакы јсоу поровнаны в блоку (16) а прёпадны несоблих је индикован свётивкой (17) нестобилиного прёзнаку.

Осцилатор (19) једнак фиди динамичкы дисплеј прёс чётач (21), једнак ве функел „TEST“ фиди јако здрог ходиновых импульсу блок (20). Тенто блок вывафр сoubор тестовачих сигналу јак про вступни сонды, так про внутрени обводы прёстроје. Вёследек тесту се зобрази на дисплеји ве формё прёдепсаных прёзнакё.

5. ПОКЫНЫ ПРО ВЫБАЛЕНИ, СЕСТАВЕНИ А ПРёПРАВУ К ПРОВОЗУ

Прёстрој се поступнё выбалё з обалу а в прёпадё, же быј складиован в такových теplotах, же бы мого прёйти росным бодем, нечё се аклиматизоват. Урпност додэвки је мёжно зконтроловат подлё капитлы 2.

Дорочуёме, абы балени, ве ктёрем Вам быј прёстрој прёдан, јсте си усчовали про прёпадную даlesi прёправу прёстроје. ПРи забалени поступуйте орачным зпёсобем неж прё выбаловани.

Прёд заложенём прёстроје се ујстимё, zda напёти сёте, на ктёрую ходламе прёстрој прёпојит, је 220 В.

блок образован шестнадцатбитовым сдвигающим регистром с чтырмя обратными связями. Принятые данные в нем постоянно циркулируют и при этом всегда модифицируются принимаемыми в данный момент данными. Следовательно, имеет место сжатие данных.

После окончания измерительного интервала содержание этого регистра передается в память блока (14), который осуществляет изображение содержания в виде четырех шестнадцатеричных знаков на дисплее (15).

Всегда следующие друг за другом изображаемые сигнатуры сравниваются в блоке (16) и их несоответствие индицируется светодиодом (17) неустойчивой сигнатуры.

Автогенератор (19) управляет динамическим дисплеем через счетчик (21) и, кроме того, в режиме „ИСПЫТ.“ управляет блоком (20) в качестве источника тактовых импульсов. Этот блок вырабатывает набор испытательных сигналов как для входных щупов, так и для внутренних схем прибора. Результат испытания изображается на дисплее в виде предписанных сигнатур.

5. УКАЗАНИЯ ПО РАСПАКОВКЕ, СБОРКЕ И ПОГOTOВКЕ ПРёБОРА К ЭКСПЛУАТАЦИИ

ПРёбор постепённо вынимается из тары и в том случае, если он хранился при температуре, способствующей образованию росы, его следует оставить для аклиматизирования. Комплектность поставки можно проверить в соответствии с главой 2.

Рекомендуется сохранить тару, в которой поставляется прибор, для возможной последующей его транспортировки. При упаковке поступают в обратной последовательности по сравнению с упаковкой.

Прёд включением прёбора следует убедиться в том, что напряжение сети, от которой прибор будет питаться, составляет 220 В. ПРёбор расщич-

shift register with four feedbacks. The received data circulate in it and during this process are modified by the data just received. Thus, data compression takes place.

When the measurement interval has terminated, the content of this register is transcribed into the store (block 14) which presents it in the form of four hexadecimal characters by the display (15) of the instrument.

Always two displayed signatures following each other are compared mutually in block (16) and a discord (if any) is signalled by the LED (17) of unstable signature.

The oscillator (19) controls the dynamic display by means of the control counter (21), as well as in its „TEST“ function it controls block (20) as a source of clock pulses which produces a set of test signals for the input probes and for the internal circuits of the instrument. The result of the test is presented by the display in the form of the specified signatures.

5. INSTRUCTIONS FOR UNPACKING THE INSTRUMENT, ITS ASSEMBLY AND PREPARATION FOR USE

The BM 576 signature analyzer has to be taken carefully out of its packing and if it has been stored at such a low temperature that dew formation can be expected, it must be conditioned before being set in operation. Completeness of the consignment can be checked according to Section 2. of this Manual.

It is recommended to save the packing in which the instrument was delivered, for possible transport at a later date. When packing the instrument, a procedure opposite to that for its unpacking has to be followed.

Before connecting the signature analyzer to the mains, it is essential to ensure that the available voltage is 220 V. The instrument is designed for

Прибор је навршен pouze pro toto napětí a nelze je měnit.

6. NÁVOD K OBSLUZE A POUŽÍVÁNÍ

6.1. Bezpečnostní opatření

Přístroj je konstruován v bezpečnostní třídě I podle ČSN 35 0501 [kovové části přístupné dotyku jsou připojeny k ochrannému vodiči a izolace před síťovým napětím vyhovuje uvedeným normám].

Je nutné se přesvědčit, zda síť, ke které hodláme přístroj připojit, má zapojen ochranný vodič podle normy a má napětí 220 V. Použije-li se prodlužovací síťová šňůra nebo jiná šňůra, než je v příslušnosti přístroje, musí mít správně zapojen třetí, ochranný vodič.

Rovněž všechny přístroje, připojené k příznakovému analyzátoru, musí být spojeny s ochranným vodičem. Síťová pojistka smí být nahrazena pouze typem, uvedeným v bodě 3.2. Technických údajů tohoto návodu.

6.2. Uspořádání ovládacích prvků

6.2.1. Přední panel

- 1 — síťový vypínač
Je-li přístroj v chodu, svítí kontrolka 2

- 2 — kontrolka zapnutí
- 3 — displej

Obsahuje čtyři hexadecimální znaky, které jsou pro snížení možnosti chybného čtení odlišné od běžného souboru hexadecimálních znaků. Je použit soubor 0 1 2 3 4 5 6 7 8 9 A C F H P U

тан только на это напряжение без возможности переключения.

6. ИНСТРУКЦИЯ ПО ЭКСПЛУАТАЦИИ ПРИБОРА

6.1. Правила техники безопасности

Прибор сконструирован по классу безопасности I в соответствии с требованиями МЭК (металлические части, доступные прикосновению, подключены к защитному проводу и изоляция частей, находящихся под напряжением сети, удовлетворяет указанным требованиям).

Необходимо убедиться в том, что сеть, от которой будет питаться прибор, оснащена защитным проводом в соответствии со стандартом и обладает напряжением 220 В. При использовании удлинительного сетевого шнура или другого шнура, не входящего в состав принадлежностей прибора, необходимо следить за правильным подключением третьего защитного провода.

Также все приборы, подключенные к сигнатурному анализатору, должны быть соединены с защитным проводом. Сетевой предохранитель должен быть заменен только типом, указанным в п. 3.2. технических данных.

6.2. Расположение элементов управления

6.2.1. Передняя панель

- 1 — сетевой выключатель
При работе прибора горит контрольная лампа 2

- 2 — контрольная лампа включения
- 3 — дисплей

Он содержит четыре шестнадцатеричных знака, которые для уменьшения вероятности ошибочного чтения отличаются от обычного набора шестнадцатеричных знаков. Использован набор знаков 0 1 2 3 4 5 6 7 8 9 A C F H P U

powering only by this voltage and it cannot be powered by any other.

6. INSTRUCTIONS FOR ATTENDANCE AND USE

6.1. Safety measures

The BM 578 signature analyzer is designed to meet the stipulations laid down in the Czechoslovak Standard ČSN 35 0501 for Class I, intrinsic safety [all metal parts accessible to the touch are connected to the mains protective conductor and the insulation of all the components carrying the mains voltage respond to the rules given in this Standard].

It is essential to ensure that the mains service branch, to which the instrument will be connected, has a neutral (protective) conductor and that it supplies AC of 220 V. If an extension cord, i. e. any other mains cord than the one supplied as an accessory, has to be used for powering, then it must have a correctly connected third, i. e. protective, conductor.

Also it is essential for all the other instruments which will be connected to the signature analyzer to be connected reliably to the protective conductor.

If the mains fuse blows, it must be replaced only by one of the type and rating given in item 3.2. of Section 3. of this Manual.

6.2. Layout of the controls

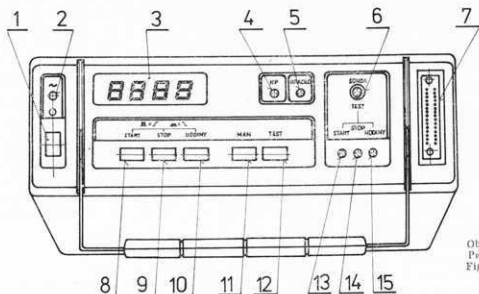
6.2.1. Front panel

- 1 — Mains switch —
When the instrument is powered, pilot lamp 2 is alight.

- 2 — Pilot lamp

- 3 — Display —

Contains four hexadecimal characters which differ from the usual set of hexadecimal characters so as to reduce erroneous reading. The following set is employed: 0 1 2 3 4 5 6 7 8 9 A C F H P U



Obr. 3
Pr. 3
Fig. 3

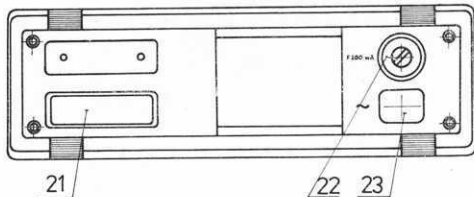
- 4 — kontrolka nestabilního příznaku
Вликает vždy při zobrazení (pro oko často nepostřehnutelném) příznaku odlišného od předchozího
- 5 — kontrolka hradla
Svítí vždy mezi platnými signály START a STOP. Interval kratší než 50 ms je prodloužen na asi 50 ms
- 6 — zdířka pro datovou sondu při funkci TEST
- 7 — konektor pro připojení sond
- 8, 9, 10 — tlačítka pro volbu aktivní hrany signálů START, STOP a HODINY
Při nestisknutém tlačítku reaguje přístroj na vzestupnou hranu, při stisknutí na sestupnou hranu signálu
- 11 — tlačítko funkce jednorázového měření
Při stisknutí tlačítka sejmou přístroj vždy pouze první platný příznak (po uvolnění tlačítka RESET na datové sondě) a ponechá jej na displeji
- 12 — tlačítko TEST přepíná přístroj do funkce samokontroly — viz kap. 6.3.2.

- 4 — контрольная лампа нестабильной сигнатуры
Она мигает при изображении (это мигание часто незаметно простым глазом) сигнатуры, отличающейся от предшествующей
- 5 — контрольная лампа хвоста
Горит всегда во время паузы между правильными сигналами START и STOP. Интервал длительностью менее 50 мс удлинен до значения прибл. 50 мс.
- 6 — гнездо для щупа данных в режиме ИСПЫТ.
- 7 — разъем для подключения щупов
- 8, 9, 10 — кнопки для выбора рабочего фронта сигналов START, STOP и ТАКТ
При ненажатой кнопке прибор работает от восходящего фронта, при нажатой кнопке — от нисходящего фронта
- 11 — кнопка режима однократного измерения
При нажатой кнопке прибор снимает всегда первую действительную сигнатуру (после отпущения кнопки СЕРОС на щупе данных) и эта сигнатура изображается на дисплее
- 12 — кнопка ИСПЫТ. переводит прибор в режим автоконтроля — см. гл. 6.3.2.

- 4 — LED indicating unstable signatures
Always flickers when the displayed signature differs from the previous one. [This flickering is often hardly visible to the eye.]
- 5 — Gate LED indicator
Always alight between valid START and STOP signals. Measurement intervals shorter than 50 ms are extended to approximately 50 ms.
- 6 — Socket for the data probe during the TEST function
- 7 — Receptacle for the probe connector
- 8, 9, 10 — Push-buttons for selecting the active edges of the START, STOP and CLOCK signals
When any of these push-buttons is released, the instrument reacts to the rising edge of the signal and to the falling edge when it is depressed.
- 11 — Push-button for one-shot measurement
When this push-button is depressed, the instrument always samples only the first valid signature [after the RESET push-button on the data probe has been released] and leaves it on the display.
- 12 — Push-button TEST
Serves for switching the instrument to the self-testing function — see item 6.3.2.

13,14,15 — zdířky pro hradlovací sondu při funkci TEST

6.2.2. Zadní panel



- 21 — výstupní konektor
Na jeho špičkách je příznak v hexadecimálním kódu a některé řídicí signály. Zapojení konektoru je uvedeno v kap. 6.6.
- 22 — síťová pojistka
- 23 — síťová přívodka

6.2.3. Sondy

- 31 — společný konektor sond
Zasouvá se do konektoru 7 na předním panelu přístroje. Při vyjímání a zasouvání je třeba stisknout obě západky 40.
- 32 — datová sonda
Přikládá se postupně k jednotlivým měřicím bodům
- 33 — tlačítko RESET pro nulování přístroje
Při funkci jednorázového měření umožňuje sejmoutí dalšího příznaku.
- 34 — indikace logických úrovní na hrotu sondy
Indikace pracuje stále, bez ohledu na stav hradlovacích signálů
- 35 — hradlovací sonda
Je zpravidla během celého testování připojena do stálých bodů zkoumaného přístroje, vyvedených pro tento účel
- 36 — označení vstupů sondy
- 37 — šroubovací konektory jednotlivých vstupů

13,14,15 — гнезда для ключевой щупа при режиме работы ИСПЫТ.

6.2.2. Задняя панель

- 21 — выходной разъем
На его контактах имеется сигнатура шестнадцатеричного кода и некоторые управляющие сигналы. Схема разъема дана в гл. 6.6.
- 22 — сетевой предохранитель
- 23 — сетевое гнездо

6.2.3. Щупы

- 31 — общий разъем щупов
Он задвигается в разъем 7 на передней панели прибора. При выжимании и задвигании необходимо нажать обе защелки 40.
- 32 — щуп приема данных
Он подключается постепенно к отдельным измерительным точкам
- 33 — кнопка сброс для сброса прибора
При режиме однократного измерения она дает возможность снятия следующей сигнатуры.
- 34 — индикация логических уровней на конце щупа
Индикация работает непрерывно независимо от состояния ключевых сигналов.
- 35 — ключевой щуп
Он обычно во время испытания подключен к постоянным точкам испытываемого прибора, выведенным для этой цели.
- 36 — обозначение входов щупа
- 37 — резьбовые разъемы отдельных входов

13,14,15 — Sockets for the gating probe during the TEST function

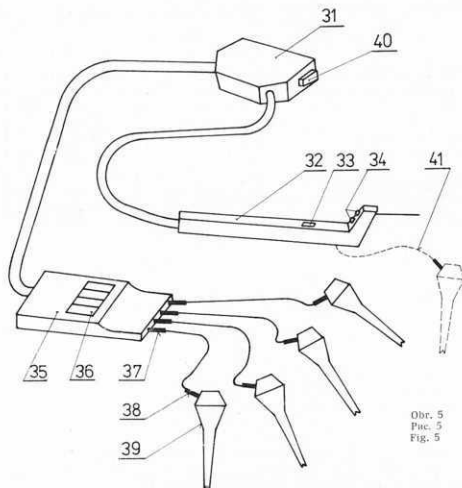
6.2.2. Back panel

- 21 — Output connector
On the tags are: the signature in the hexadecimal code and some of the control signals. The wiring of this connector is given in item 6.6.
- 22 — Mains fuse
- 23 — Mains connector

6.2.3. Probes

- 31 — Common connector of the probes
To be inserted into the receptacle (7) on the front panel of the instrument. When inserting or withdrawing the connector, the two latches (40) must be pressed.
- 32 — Data probe
To be applied successively to all the measured points.
- 33 — Push-button RESET for zeroizing the instrument
Serves for resetting a further signature during a one-shot measurement.
- 34 — Indicator of the logic level on the probe tip
Operates all the time, regardless of the state of the gating signals.
- 35 — Gating probe
As a rule, this probe is connected during the whole test procedure to fixed points of the instrument under test, which are brought out for the purpose.
- 36 — Markings of the probe inputs
- 37 — Screw connections of the individual input cables

Obr. 4
Рис. 4
Fig. 4



Obr. 5
 Рис. 5
 Fig. 5

- 38 — nasouvací konektory
 Je možno je nasouvat i na jiné měřicí body s průměrem 0,6 mm
- 39 — zachytávací svorky, vhodné i pro rozteč měřicích bodů 2,5 mm
 Pro uvolnění je třeba stisknout palcem jejich horní část proti spodní části, držené dvěma dalšími prsty.
- 40 — západka konektoru
- 41 — zemnicí kabelík datové sondy

- 38 — выдвигные разъемы
 Их можно устанавливать и на других измерительных точках диаметром 0,6 мм
- 39 — зажимы, подходящие и для расстояния между измерительными точками 2,5 мм
 После освобождения следует нажать пальцем на верхнюю часть щупа относительно нижней части, которую следует держать двумя пальцами.
- 40 — защелка разъема
- 41 — заземляющий кабель щупа приема данных

- 38 — Connecting sleeves
 Applicable also to measuring points provided with prongs of 0.6 mm diameter
- 39 — Test clips, applicable also to measuring points of 2.5 mm spacing
 For releasing a test clip, its upper part must be pressed towards the lower one (between the thumb and two fingers).
- 40 — Latch of the connector
- 41 — Earthing cable of the data probe

6.3. Příprava přístroje k měření

6.3.1. Sestavení a zapnutí přístroje

Připojíme k přístroji sondy zasunutím konektorů [31] do konektoru [7] na předním panelu. Hradlovací sondu sestavíme zašroubováním čtyř káblíků s konektory [37] do tělesa sondy [35]. Zachytávací svorky [39] je možno připojit na opačné konce káblíků prostým zasunutím konektorů [38].

Přístroj se připojí k napájecí síti síťovou třívodňovou propojovací šňůrou, dodávanou s přístrojem. Stisknutím tlačítka [1] se uvede přístroj do chodu. Rozsvítí se kontrolka [2] a displej [3]. Po stisknutí tlačítka [33] RESET na datové sondě se musí zobrazit příznak 0000 a kontrolky [4] a [5] nesmí svítit.

6.3.2. Samokontrola

BM 578 má funkci, která umožňuje prověřit stav přístroje, tj. schopnost bezchybného provozu. Všechny tři vstupy hradlovací sondy [35] připojíme zpět k přístroji zasunutím konektorků [38] do odpovídajících zdířek [13, 14, 15] na předním panelu. Rovněž datovou sondu [32] zasuneme hrotem do zdířky [6].

Stiskneme tlačítko [12] — TEST. [Tlačítko [11] — MAN není stisknuto]. Přístroj nyní opakuje v asi sekundových intervalech vždy čtyři příznaky, odlišné při různých polohách tlačítek [8, 9, 10]. Souhlasí-li zobrazené příznaky s předepsanými (viz tab. 1), je výsledek samokontroly úspěšný a BM 578 je v pořádku.

6.3. Подготовка прибора к измерению

6.3.1. Сборка и включение прибора

К прибору подключить щупы путем задвижения разьема [31] в разьем [7] на передней панели. Ключевой щуп собрать путем привинчивания четырех кабелей с разьемами [37] к корпусу щупа [35]. Зажимы [39] можно подключить к другим концам кабелей путем простого задвижения разьемов [38].

Прибор подключается к питающей сети с помощью сетевого трехпроводного шнура, поставляемого вместе с прибором. При нажатии на кнопку [1] прибор включается в ход. Зажигается контрольная лампа [2] и дисплей [3]. После нажатия на кнопку [33] СБРОС на щупе приема данных должна изобразиться сигнатура 0000 и контрольные лампы [4] и [5] не горят.

6.3.2. Автоконтроль

В приборе BM 578 предусмотрен режим, который должен проверить состояние прибора, т. е. его способность безошибочной работы. Все три входа ключевого щупа [35] подключить обратно к прибору путем задвижения разьемов [38] в соответствующие гнезда [13, 14, 15] на передней панели. Также щуп приема данных [32] вставить в гнездо [6].

Нажать на кнопку [12] ИСПЫТ. (Кнопка [11] — РУЧН. не нажата). В этом случае в приблизительно секундные интервалы прибор повторяет всегда четыре сигнатуры, которые являются различными в различных положениях кнопок [8, 9, 10]. Если изображаемые сигнатуры соответствуют предписанным (см. таб. 1), то результат автоконтроля является успешным и BM 578 исправен.

6.3. Preparations for carrying out measurements

6.3.1. Assembling and switching on the instrument

The signature analyzer has to be prepared for use as follows: The probes have to be connected by inserting the connector [31] into the receptacle [7] on the front panel. The gating probe has to be assembled by screwing the four cables with screw connectors [37] into the probe body [35]. Then, the test clips [39] can be attached to the free ends of the cables simply by applying the sleeves [38].

The signature analyzer has to be connected to the mains for powering by means of the supplied 3-core mains cord. The instrument is set in operation by depressing the push-button [1]; pilot lamp [2] and display [3] light up. After depressing the push-button RESET [33] on the data probe, the signature 0000 must be displayed and the LEDs [4] and [5] must remain dark.

6.3.2. Self-testing

The BM 578 signature analyzer enables verifying of its own state and thus its capability of faultless operation.











All the three inputs of the gating probe [35] have to be connected back to the instrument by inserting the sleeves [38] into the pertaining sockets [13, 14, 15] on the front panel. Also the data probe [32] has to be connected by attaching it to the socket [6].

The push-button TEST [12] has to be depressed; the push-button MAN [11] must remain released. The instrument repeats at a rate of approximately one second always four signatures which are different at various settings of the push-buttons [8, 9, 10]. If these signatures tally with those specified in Table 1., then the result of the self-testing is positive and the BM 578 signature analyzer is in order.

Samokontrola

Автоконтроль

Self-testing

Nastavení tlačítek Установка кнопок Settings of the push-buttons			Příznak Сигнатура Signature	Hradlo Ключ Gate	Nestabilní příznak бликне Неустойчивая сигнатура мигает Unstable signature flickers	Indikace úrovně на sondě Индикация уровня на щупе Level indication on the probe
START СТАРТ START	STOP СТОП STOP	CLOCK ТАКТ CLOCK				
		 nebo или or 	8888	блик мигает flickers		obě оба both
			2F61			obě оба both
			3951			rudá красный red
			nesvítil не горит unlit			obě оба both
		 nebo или or 	8888	блик мигает flickers		obě оба both
			ACA2			obě оба both
			UP73			rudá красный red
			nesvítil не горит unlit			obě оба both

Tab. 1
Таблица 1
Table 1.

Poznámka:

Příznaky „nesvítil“ a 8888 realizují pouze test displeje, tj. správné funkce zobrazovacích segmentů. Zbylé dva příznaky oznamují výsledek testu celého přístroje.

Držíme-li tlačítko RESET na datové sondě stisknuté, zobrazují se postupně příznaky 8888, 0000, „nesvítil“. Indikace hradla a nestabilního příznaku přítom nepracuje.

Примечание:

Сигнатуры «не горит» и 8888 предназначены только для испытания дисплея, т. е. правильной работы цифровых индикаторов. Оставшиеся две сигнатуры сигнализируют результат испытания всего прибора.

Если держать кнопку СБРОС на щупе приема данных нажатой, то постепенно изображаются сигнатуры 8888, 0000 и «не горит». Индикация ключа и нестабильной сигнатуры при этом не работает.

Note:

The signatures UNLIT and 8888 realize only the test of the display, i. e. the correct functioning of the 7-segment indicators. The remaining two signatures indicate the result of testing the whole instrument.

When the push-button RESET on the data probe is kept depressed, then the signatures 8888, 0000 and UNLIT are displayed successively. Indications of gate operation and of unstable signatures are not produced.

6.3.3. Kompatibilita BM 578 a testovaných přístrojů

Testované přístroje musí splňovat určité podmínky pro úspěšné použití příznakové analýzy (dále jen PA).

- a) Logické úrovně testovaných uzlů musí být typu TTL.
- b) Testovaný přístroj musí být vybuzen „stimulován“ souborem signálů, nazývaných „stimul“, podnět. Podnět je soubor signálů, který způsobí, že uzel (uzly) testovaného přístroje produkuje charakteristický datový řetězec, detekovaný v BM 578 jako příznak tohoto uzlu. Při PA je podnět generován zpravidla samotným testovaným přístrojem. Je možné a výhodné navrhnout jej tak, že jednotlivé obvodové části jsou testovány nezávisle na ostatních, a to při zachování plné funkční rychlosti.

V mikroprocesorových systémech není podnět nic jiného, nežli program (obvykle v EPROM), který vyzkouší celý systém. Vezmeme-li v úvahu výhodné schopnosti mikroprocesoru manipulovat s daty, nebude generování vhodných podnětů pro vyzkoušení jednotlivých částí testovaného systému příliš obtížné.

- c) Musí být přítomen synchronizační signál [CLOCK] pro BM 578 a ohraničen měřicí interval signály START a STOP.

Rovněž tyto signály jsou zpravidla generovány samotným testovaným přístrojem, navrženým pro testování s pomocí PA.

6.4. Pokyny pro měření

6.4.1.

Prostudujte pozorně dokumentaci testovaného přístroje. Správně (očekávané) příznaky musí být

6.3.3. Совместимость BM 578 и испытываемых приборов

Испытываемые приборы должны удовлетворять определенным условиям для успешного использования сигнатурного анализа (далее только СА).

- a) Логические уровни испытываемых узлов должны быть типа TTL.
- b) Испытываемый прибор должен быть возбужден „стимулирован“ набором сигналов, называемых „стимул“. Стимул - это совокупность сигналов, способствующих тому, что узел (узлы), испытываемого прибора вырабатывают характеристическую цепь данных, детектируемую в BM 578 в качестве сигнатуры этого узла. При СА стимул генерируется обычно самим испытываемым прибором. Имеется возможность выбрать стимул таким, чтобы отдельные схемные части испытывались независимо от остальных при сохранении полной рабочей скорости. В микропроцессорных системах стимул — это другое, а не программа (обычно в ЭПЗУ), которая проверяет всю систему. Если привлечь во внимание благоприятные свойства микропроцессора работать с данными, то выработка подходящих стимулов для испытания отдельных частей испытываемой системы не будет слишком затруднительной.
- a) Должно быть обеспечено наличие синхронизирующего сигнала (ТАКТ) для BM 578 и измерительный интервал должен быть ограничен сигналами СТАРТ и СТОП. Также эти сигналы обычно генерируются испытываемым прибором, проектируемым для испытания с помощью СА.

6.4. Указания по измерениям

6.4.1.

Внимательно изучите документацию испытываемого прибора. Правильные (ожидаемые) сигна-

6.3.3. Compatibility of the BM 578 signature analyzer and the tested instruments

The instruments which have to be tested must fulfill certain conditions if the method of signature analysis (SA) has to be employed successfully. These prerequisites are as follows:

- a) The logic levels of the tested nodes must be of the TTL type.
- b) The tested instrument must be driven — stimulated — by a set of signals referred to as "stimulus". A stimulus is a set of signals which causes the node of the instrument under test to produce a characteristic data string detected by the BM 578 signature analyzer as the signature of the node concerned. In SA, the stimulus is generated, as a rule, by the tested instrument itself; it is possible and advantageous to design instruments so that each individual part of their circuitry can be tested independently of the others, whilst maintaining full functional speed. In microprocessor systems, the stimulus is nothing other than a program (usually EPROM) which tests the whole system. Considering the advantageous capability of microprocessors of handling data, the generating of suitable stimuli for proving the individual parts of the whole system will not be too difficult.
- c) A synchronizing signal [CLOCK] must be available for the BM 578 instrument and the measurement interval must be limited by START and STOP signals. Also these signals are generated, as a rule, by the instrument under test itself which has been designed to be testable by the SA method.

6.4. Instructions for carrying out measurements

6.4.1.

First of all, the documentation of the instrument to be tested has to be studied thoroughly. The

пředem známy, aby bylo možno BM 578 vůbec použít. Rovněž tak měřicí body se signály START, STOP a CLOCK, aktivní hrany těchto signálů a postup (vývojový diagram) testu musí být specifikovány. Potřebné údaje bývají uvedeny v servisní části dokumentace, ve schémátech apod. dodaných výrobcem zkoušeného přístroje.

Pokud testovaný přístroj není konstruován pro servis s PA, je nutné nejdříve podle kapitoly 13 navrhnout a realizovat potřebné doplňky či úpravy hardware i software testovaného přístroje, stanovit strategii (postup) testování a taktéž s pomocí správně fungujícího přístroje téhož typu vytvořit empiricky tabulky správných příznaků.

6.4.2.

Připojte hradlovací sondu jejími čtyřmi vstupy START, STOP, CLOCK, \perp do příslušných specifikovaných měřicích bodů testovaného přístroje (podle servisní dokumentace).

6.4.3.

Nastavte tlačítka (8, 9, 10) na předním panelu BM 578 podle předpisu v servisní dokumentaci testovaného přístroje. Tím se určí aktivní hrany signálů START, STOP a CLOCK.

Poznámka:

Tlačítka výběru aktivní hrany signálů umožňují volnost ve výběru START a STOP signálů. Může být např. použit jeden dlouhý impuls, kde jeho náběžná hrana bude START a sestupná hrana bude

туры должны быть заранее известны для того, чтобы можно было BM 578 вообще использовать. Также измерительные точки с сигналами START, STOP и ТАКТ, рабочие фронты этих сигналов и последовательно операции (структурная схема) испытания должны быть определены. Необходимые данные приводятся обычно в части документации, посвященной техническому уходу, на схемах и т. д., поставленных заводом-изготовителем испытываемого прибора.

Если испытываемый прибор не сконструирован для проведения технического ухода при использовании СА, то необходимо сначала в соответствии с главой 13 проектировать и создать необходимые дополнения или приспособления технического обеспечения и математического обеспечения испытываемого прибора, определить стратегию (способ) испытания, а также при использовании правилно работающего прибора того же типа создать эмпирическую таблицу правильных сигнатур.

6.4.2.

Подключить ключевой щуп так, чтобы его четыре входа START, STOP, ТАКТ, ЗЕМЛЯ были подключены к соответствующим специфическим измерительным точкам испытываемого прибора (по документации по техническому обслуживанию).

6.4.3.

Установить кнопки (8, 9, 10) на передней панели BM 578 по инструкции по документации по техническому обслуживанию испытываемого прибора. В результате этого определяются рабочие фронты сигналов START, STOP и ТАКТ.

Примечание:

Кнопки выбора рабочих фронтов сигналов дают полную свободу выбора сигналов START и STOP. При этом может быть, например, использован один длинный импульс, причем его восходящий фронт составляет START и нисходящий фронт —

[expected] correct signatures must be known in advance, if the BM 578 signature analyzer has to be applied at all. Also the measuring points with the signals START, STOP and CLOCK, the active (triggering) edges of these signals and the procedure (flow diagram) of the test must be specified. Usually, the required data are given in the service part of the documentation, in diagrams and/or the like, supplied by the makers together with the instrument which has to be tested.

If the instrument for testing is not designed for servicing by the SA method, then it is necessary, on the basis of Section 13, of this Manual, to design and prepare the essential additions or modifications of the hardware and software of the instrument, to determine the strategy (procedure) of the test and also to prepare empiric Tables of the correct signatures with the aid of a correctly functioning instrument of the same type.

6.4.2.

The gating probe with its four inlets START, STOP, CLOCK and \perp (EARTH) has to be connected to the specified appropriate measuring points of the instrument under test (in accordance with the pertaining service documentation).

6.4.3.

The push-buttons (8, 9, 10) on the front panel of the BM 578 signature analyzer have to be set according to the pertaining service documentation. Thus, the active edges of the signals START, STOP and CLOCK are determined.

Note:

The push-buttons for selecting the active edges of the signals enable free selection of the START and STOP signals. For example, it is possible to employ a long pulse and use its rising edge as START and its falling edge as STOP. The push-buttons MAN

STOP. Тlačítka (11) MAN a (12) TEST jsou zpravidla v nestlačené poloze.

6.4.4.

Обычно необходимо переключить испытываемый прибор в, так называемый режим обслуживания ванио.

При осуществлении режима технического обслуживания различных типов схем можно исходить из сказанного в гл. 13. Как правило, речь идет о запуске или моделировании стимула и о размыкании программных и схемных петель обратной связи. (Обратная связь в общем затрудняет нахождение негодной микросхемы.)

6.4.5.

С помощью щупа данных необходимо поступать по отдельным измерительным точкам по инструкции, данной в документации по техническому обслуживанию или по заранее определенным правилам (несколько общих методов указаны в гл. 13). Полученные таким образом сигнатуры сравниваются с правильными сигнатурами, указанными в технической документации. Первая, а иногда, и вторая сигнатура, изображенная после прикосновения щупа, в особенности, при использовании низкой тактовой частоты или многократного импульса СТАРТ может иногда оказаться ошибочной. Следует выждать установление всего измерительного интервала (установление сигнатуры).

При работе со схемами с короткими импульсами, обладающими большой крутизной фронтов, рекомендуется дополнительно заземлить щуп данных с помощью заземляющего кабеля, в точке, находящейся как можно ближе к измерительной точке.

После нахождения ошибочной сигнатуры следует руководствоваться инструкцией, приведенной в документации по техническому обслуживанию

6.4.6.

После нахождения ошибочной сигнатуры следует руководствоваться инструкцией, приведенной в документации по техническому обслуживанию

СТОП. Кнопка (11) РУЧН. и (12) ИСПЫТ. обычно находятся в ненажатых положениях.

6.4.4.

Обычно необходимо переключить испытываемый прибор в, так называемый режим обслуживания ванио.

При осуществлении режима технического обслуживания различных типов схем можно исходить из сказанного в гл. 13. Как правило, речь идет о запуске или моделировании стимула и о размыкании программных и схемных петель обратной связи. (Обратная связь в общем затрудняет нахождение негодной микросхемы.)

6.4.5.

С помощью щупа данных необходимо поступать по отдельным измерительным точкам по инструкции, данной в документации по техническому обслуживанию или по заранее определенным правилам (несколько общих методов указаны в гл. 13). Полученные таким образом сигнатуры сравниваются с правильными сигнатурами, указанными в технической документации. Первая, а иногда, и вторая сигнатура, изображенная после прикосновения щупа, в особенности, при использовании низкой тактовой частоты или многократного импульса СТАРТ может иногда оказаться ошибочной. Следует выждать установление всего измерительного интервала (установление сигнатуры).

При работе со схемами с короткими импульсами, обладающими большой крутизной фронтов, рекомендуется дополнительно заземлить щуп данных с помощью заземляющего кабеля, в точке, находящейся как можно ближе к измерительной точке.

6.4.6.

После нахождения ошибочной сигнатуры следует руководствоваться инструкцией, приведенной в документации по техническому обслуживанию

(11) and TEST (12) as a rule remain in the released position.

6.4.4.

Usually, it is necessary to switch over the tested instrument into the so-called service mode (see the service documentation). The information given in Section 13. serves as a guide for setting up the service functions for various types of circuits. Usually, the stimulus has to be initiated or modelled and the loops of the program as well as of the circuitry have to be interrupted. (In general, feedback renders the tracing of the defective circuit difficult.)

6.4.5.

The data probe has to be applied successively to the individual measuring points by following the instructions in the service documentation, or the flow diagram (procedure) prepared in advance (examples of generally applied methods are given in Section 13.). The signatures thus obtained have to be compared with the correct ones listed in the service documentation.

The first signature and sometimes even the second one displayed, after touching the test point with the probe, can be sometimes erroneous, especially when a low clock frequency or a multiple START pulse is employed. It is essential to intercept the whole measurement interval (settling of the signature).

When circuits with narrow and steep pulses are dealt with, it is recommended to earth the data probe as close as possible to the measuring point by means of the supplied earthing cable.

6.4.6.

After finding an incorrect signature, the instructions given in the service documentation of the tested instrument must be followed. If detailed

podle schématu proti směru toku dat až po nalezení posledního správného příznaku. Obecně je potom vadný obvod se správným vstupem a chybným výstupem.

6.4.7.

Datovou sondu a její indikaci je možno použít i nezávisle na hradlovacích signálech jako běžnou logickou sondu — indikuje stavy H, L, špatnou úroveň a prodlužuje krátké impulsy na asi 50 ms.

6.4.8.

Nestabilní příznak, tj., je-li některý příznak z řady měření odlišný, vždy signalizuje chybu v časování nebo přílišné zpoždění některého signálu, případně vadný kontakt. Jdou-li však měření příliš rychle po sobě (což je v PA také pravidlem), není nestabilní příznak na displeji okem postřehnutelný.

Kontrolka (č. 4) během nepřetržitého měření jednoho uzlu tedy vždy signalizuje některou z výše uvedených závad.

Poznámka:

Obvod zjišťování odlišných příznaků je v činnosti stále, kontrolka (4) tedy pochopitelně bliká i při změnách příznaku přechodem na další měřící bod, jinou funkci testovaného přístroje nebo při vynulování tlačítkem RESET.

6.5. Jednorázová měření

Při práci v nepřístupných obvodech, kde není možné současně držet sondu na měřícím bodu a ode-

čítavaемого прибора. Если нет подробных указаний, то следует поступать по схеме против направления потока данных вплоть до нахождения последней правильной сигнатуры. В общем виде методной является микросхема с правильным входным и неправильным выходным сигналами.

6.4.7.

Шуп данных и его индикацию можно использовать и независимо от ключевых сигналов в качестве обычного логического шупа для индикации состояний H, L, неправильного уровня, причем шуп удлинняет короткие импульсы до длительности прилб. 50 мс.

6.4.8.

Неустойчивая сигнатура, т. е. случай, когда одна из сигнатур серии измерений отличается от остальных, всегда сигнализирует ошибки в синхронизации или чрезмерную задержку одного из сигналов или плохой контакт. Однако, если измерения поступают очень быстро друг за другом (в случае СА бывает почти всегда), то неустойчивая сигнатура на дисплее незаметна простым глазом.

Следовательно, контрольная лампа (№ 4) в процессе непрерывного измерения одного узла всегда сигнализирует одну из вышперечисленных неисправностей.

Примечание:

Схема обнаружения отличающихся сигнатур работает непрерывно. Следовательно, контрольная лампа (4) мигает и при изменении сигнатуры в результате перехода к следующей точке измерения, к другому режиму испытываемого прибора или при сбросе, осуществляемом кнопкой СБРОС.

6.5. Однократное измерение

При работе с труднодоступными схемами, когда нельзя одновременно придерживать шуп в изме-

instructions are not available, then it is necessary to proceed according to the diagram of the circuitry in the direction opposite to the data flow until the last correct signature is found. Generally, the defective circuit is the one with correct input but faulty output.

6.4.7.

The data probe and its indication can be employed also independently of the gating signals, as an ordinary logic probe, as it indicates the states H and L as well as incorrect levels, and extends short pulses to a duration of approximately 50 ms.

6.4.8.

An unstable signature, i. e. when one of the signatures is different in a series of measurements, always signals erroneous timing or excessive delay of one of the signals, or just an intermittent contact. However, if the measurements follow each other too quickly (which in SA is almost a rule), an unstable signature on the display is hardly perceptible with the unaided eye. Thus, during continuous measurement of a node, the LED (4) always signals the presence of any of these defects.

Note:

The circuit for detecting different signatures operates all the time; consequently, the pertaining LED (4) flickers also when the signature alters due to transition to another measuring point, to another function of the tested instrument, or when the zeroizing push-button RESET is employed.

6.5. One-shot measurements

When circuits difficult of access are being dealt with, when it is impossible to hold the probe on

čítat příznak z displeje, je vhodné použít funkci MAN:

Stisknete tlačítko MAN [11], hrot datové sondy přiložíte k měřicímu bodu a potom teprve stisknete a uvolníte tlačítko [33] RESET na datové sondě. BM 578 vyhledá první platný (tj. celý) měřicí interval, sejmě příznak z měřicího bodu a zobrazí jej na displeji, kde zůstane až do dalšího stisku tlačítka [33] RESET bez ohledu na vstupní signály.

Tuto funkci je možné využít i pro snímání jednorázových dějů, např. inicializačních programů po zapnutí testovaného přístroje nebo procedury přeusnění.

Vždy je nutné nejdříve stisknout a uvolnit tlačítko RESET na datové sondě a potom spustit sledovaný jednorázový děj.

Foetnáma:

Jednorázová měření nelze provádět při mnohonásobném impulsu START. Je nutné zajistit pouze jednu originální hranu START, jinak bude první příznak chybný.

Tlačítko RESET může (obzvláště při vysokém hodinovém kmitočtu) způsobit bliknutí kontrolky [5] GATE již v okamžiku stisknutí. Tento jev vzniká činností mechanického kontaktu tlačítka a nemá vliv na činnost přístroje — vzápětí totiž stejně dojde k vynulování. Při nulování přesným logickým signálem přes konektor na zadním panelu k tomuto jevu nedojde.

6.6. Výstupní konektor

Tricetipólová vidlice na zadním panelu BM 578 umožňuje přesnos příznaku do jiných přístrojů

řídícího bodu a odčítávat signaturu po displeji, celoseobrazno isпользовать режим работы РУЧН.:

нажать на кнопку РУЧН. (11), контакт шупа данных подключается к измерительной точке и после этого следует нажать и отпустить кнопку [33] СБРОС на шупе данных.

BM 578 отыскивает первый действительный (т. е. целый) измерительный интервал, снимает сигнатуру с измерительной точки и изображает ее на дисплее, где она сохраняется вплоть до последующего нажатия на кнопку [33] СБРОС независимо от входных сигналов.

Этот режим можно использовать и для снятия однократных сигналов, например, начальных программ после включения испытываемого прибора или процедуры прерывания.

Всегда следует сначала нажать и отпустить кнопку СБРОС на шупе данных и после этого включить исследуемый однократный процесс.

Примечание:

Однократное измерение невозможно при многократном импульсе СТАРТ. Необходимо обеспечить только один действующий фронт СТАРТ, так как в противном случае сигнатура будет ошибочной.

Кнопка СБРОС может (в частности, при большой тактовой частоте) вызвать мигание контрольной лампы [5] КЛЮЧ уже в момент нажатия. Это состояние является результатом замыкания механического контакта кнопки и не оказывает влияния на работу прибора, так как сразу происходит сброс. При сбросе точным логическим сигналом через разъем на задней панели такое явление не происходит.

6.6. Выходной разъем

Тридцатиконтактная вилка на задней панели BM 578 дает возможность передавать сигнатуру

the measuring point and at the same time to read the displayed signature, it is advantageous to use the function MAN, as follows:

The push-button MAN [11] has to be depressed and the tip of the data probe applied to the measuring point; then, the push-button RESET [33] on the data probe has to be depressed momentarily.

The BM 578 signature analyzer scans the first valid measurement interval [i.e. the whole window], samples the signature of the measuring point and presents it on the display where it remains until the push-button RESET [33] is depressed anew, regardless to the input signals.

This function can be utilized also for sampling one-shot phenomena, such as initialling programs after switching on the tested instrument, interrupting producers, etc. The push-button RESET on the data probe must always be depressed and released before the one-shot phenomenon to be followed can be triggered.

Note:

One-shot measurements cannot be carried out when the pulse START is multiple. Only one original START edge must be ensured, otherwise the first signature will be erroneous.

The push-button RESET can cause flickering of the LED [5] of the GATE (especially when the clock frequency is high), already at the instant of its depressing. This phenomenon is caused by the action of the mechanical push-button contacts and has no influence on the operation of the BM 578 instrument — anyway, at the next instant, the instrument becomes zeroized. When an exact logic signal is used for zeroizing via the connector on the back panel of the analyzer, the mentioned phenomenon does not take place.

6.6. Output connector

The 30-pole connector on the back panel of the BM 578 signature analyzer enables the passing of

k dalšímu zpracování, např. při automatizaci testovacího procesu. Šestnáct špiček zabírá příznak v hexadecimálním tvaru $[4 \times 4 \text{ bits}]$. Výstupní signál BUSY oznamuje zaneprázdnění BM 578, tj., že snímání příznaku dosud neskončilo [data nejsou plná]. Je třeba vždy vyčkat na celý impuls BUSY [signál BUSY je v úrovni L i před začátkem měřicího intervalu].

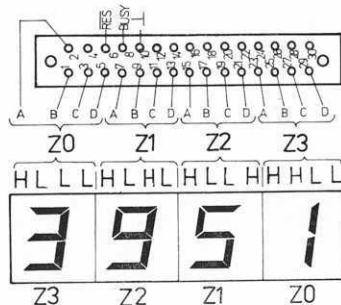
Vstupní špička RES je zapojena paralelně ke stejnojmennému tlačítku. Příslušné funkce se vybudí uzemněním špičky přes hradlo TTL s otevřeným kolektorem nebo přes tranzistor. Při dálkovém provozu BM 578 je vhodné pracovat stále ve funkci

v druhé přístroje pro další zpracování, například, při automatizaci testovacího procesu. Šestnáct špiček zabírá příznak v hexadecimálním tvaru $[4 \times 4 \text{ bits}]$. Výstupní signál BUSY oznamuje zaneprázdnění BM 578, tj., že snímání příznaku dosud neskončilo [data nejsou plná]. Je třeba vždy vyčkat na celý impuls BUSY [signál BUSY je v úrovni L i před začátkem měřicího intervalu].

Vstupní špička RES je zapojena paralelně ke stejnojmennému tlačítku. Příslušné funkce se vybudí uzemněním špičky přes hradlo TTL s otevřeným kolektorem nebo přes tranzistor. Při dálkovém provozu BM 578 je vhodné pracovat stále ve funkci

the signatures to other instruments for further processing, e. g. when the testing process is automated. Sixteen tags of the connector are occupied by the signature in hexadecimal format $[4 \times 4 \text{ bits}]$. The output signal BUSY announces that the BM 578 instrument is occupied, i. e. that the sampling of a signature has not been terminated yet [the data are not valid]. It is necessary always to wait for the whole BUSY pulse (the signal BUSY is at L level even before the beginning of the measurement interval).

The input tag RES is connected in parallel to the homonymous push-button. The pertaining function is evoked by earthing of the tag via a TTL gate with open collector, or via a transistor. In remote operation of the BM 578 instrument, it is suitable to work in the mode MAN, i. e. with the push-



Obr. 6
Рис. 6
Fig. 6

zapojení konektoru K1
схема разъема K1
Wiring of the connector K1

úroveň [zkontrolovat log. sondou]
уровни (контролировать логическим шумом)
Levels (to be checked with a logic probe)

pořadí znaků na displeji
последовательность знаков на дисплее
Sequence of the characters on the display

Zapojení výstupního konektoru a pořadí znaků na displeji

Схема выходного разъема и последовательность знаков на дисплее

Wiring of the output connector and sequence of the characters on the display

MAN — т. е. tlačítko MAN je stisknuté. Impulsem RES se vždy vymaže předchozí příznak a umožní sejmout dalšího. Aktivní hrany signálů START, STOP a CLOCK nelze dále ovládat, je třeba je nastavit na předním panelu BM 578.

Pro výstupní kabel použijte konektor z příslušenství přístroje. Zapojení špiček je na obr. 6.

7. MECHANICKÁ KONSTRUKCE PŘÍSTROJE

Skříň přístroje je složena ze dvou plastových čel (předního a zadního), spojených čtyřmi sloupky. Plechový kryt je vcelku, snímatelný směrem dozadu po odejmutí zadního čela (je nutno vyšroubovat čtyři šrouby v rozích čela) a odšroubování čtyř nožek. Většina elektronických obvodů je umístěna na hlavní desce plošných spojů, přisroubované přímo k nosným dílům skříně. Deska je přístupná z obou stran a není třeba jí při opravách vyjmát. Tlačítkové přepínače jsou zapřájeny přímo do této desky.

Oddělena je pouze destička plošných spojů displeje, připevněná dvěma šrouby přímo do předního čela a propojená s hlavní deskou ohebným plochým kabelem.

Obvody zdroje napájecích napětí tvoří mechanickou jednotku se síťovým transformátorem, umístěným na zadním panelu.

Obě sondy jsou dvoudílné výlisky s vloženou deskou plošných spojů. Přístup dovnitř je možný po vyjmutí spojovacích šroubů a oddělení obou částí od sebe.

ме РУЧН., т. е. кнопка РУЧН. нажата. С помощью импульса СБРОС всегда сбрасывается предыдущая сигнатура и дается возможность снятия последующей сигнатуры. Дистанционное управление рабочими фронтами сигналов СТАРТ, СТОП и ТАКТ является невозможным. Эти сигналы необходимо установить на передней панели BM 578. Для выходного кабеля использовать разъем, входящий в состав принадлежностей прибора. Назначение штифтов дано на рис. 6.

7. МЕХАНИЧЕСКАЯ КОНСТРУКЦИЯ ПРИБОРА

Шкаф прибора состоит из двух пластмассовых торцов (переднего и заднего), соединенных четырьмя стержнями. Кожух из листового железа в целом снимается по направлению назад после снятия заднего торца (необходимо вывинтить четыре винта по углам торца) и отвинтить четыре ножи. Большинство электронных схем расположено на основной плате печатного монтажа, привинченной непосредственно к основным частям ящика. Плата доступна с обеих сторон и нет необходимости ее вынимания при ремонте. Кнопочные переключатели припаяны непосредственно к этой плате.

Отдельно установлена только печатная плата дисплея, крепящаяся двумя винтами непосредственно из передней панели, которая соединена гибким плоским кабелем с основной платой.

Един источника напряжений питания образует одно механическое целое вместе с сетевым трансформатором, установленным на задней панели.

Оба щупа состоят из пресованного корпуса, состоящего из двух частей и внутренней платы печатного монтажа. Доступ в щуп обеспечивается после устранения соединительных винтов и отделения друг от друга обеих частей.

button MAN depressed. The pulse RES always cancels the previous signature and enables the sampling of the next one.

The active edges of the signals START, STOP and CLOCK cannot be controlled remotely; they must be set locally by means of the panel controls of the BM 578 signature analyzer.

The 30-pole plug, which is one of the supplied accessories, has to be used for the output cable. The wiring of the tags is given in Fig. 6.

7. DESCRIPTION OF THE MECHANICAL DESIGN

The cabinet of the BM 578 signature analyzer consists of two faces (front and back) made from plastic material and mutually connected by four spacer columns. The sheet-metal cover can be taken off as a whole by sliding it towards the back after removing the back face (the four screws in the corners of the face must be unscrewed) and unscrewing the four feet.

Most of the electronic circuits are on the main printed circuit board which is screwed directly to the cabinet. This board is accessible from both sides and does not need to be taken out if a repair should become necessary. The push-button switches are soldered directly to this board.

Only the circuits of the display are separate; they are on a small printed circuit board which is attached to the front face and is connected to the main board by means of a flexible flat cable.

The circuits of the powering voltages form a mechanical unit comprising the mains transformer and attached to the back panel.

Each of the two probes is formed by two moulded parts, between which is inserted a printed circuit board which becomes accessible after removing the screws and separating the two parts.

8. PODROBNÝ POPIS ZAPOJENÍ

8.1. Datová sonda

Signál z hrotu prochází obvody ochrany R1, C1, E7, E8 a jde na dva úroveňové komparátory, tvořené diferenčními zesilovači E1, E2 a E4, E5. Rozhodovací úroveň, typicky 0,6 V a 2,2 V jsou určeny dělícím R4, R5, R6. Použitím dvou komparátorů je o datovém signálu získána trojúrovňová informace, umožňující rozlišit špatnou logickou úroveň (mezi stavy L a H), nebo také přechod sledovaného uzlu do tzv. třetího stavu.

Signály z obou komparátorů jsou dále převedeny na úroveň TTL dvěma tranzistory E3 a E6, zapojenými se společnou bází. Tím se současně zrychlí činnost diferenčních stupňů [kapacita kolektorového přechodu se neuplatní].

Hradlo IO 1 jsou využita jednak pro získání zpovědní shodného s hradlovací sondou, jednak jako budíče vedení.

Dvě indikační svítky v sondě jsou buzeny kabelem z obvodů v přístroji. Všechny linky v kabelu sondy jsou ze zkráceného dvoudrátů (twistu), z nichž vždy jeden je na obou stranách uzemněn. Tím jsou vytvořena vedení s charakteristickou impedancí asi 80 Ω a s poměrně malou vzájemnou impedancí.

8.2. Hradlovací sonda

Tato sonda obsahuje tři zcela shodné kanály, sestávající z jednoúrovňového komparátoru E1, E2, převodníku na TTL úroveň E7 a korekčního klopného obvodu IO 1 (uveden pouze kanál CLOCK). Funkce vstupní části je shodná se vstupem datové sondy. Rozhodovací úroveň je však pouze jedná (typicky 1,5 V, získaná ve sledovací IO 4). Klopný obvod

8. ПОДРОБНОЕ ОПИСАНИЕ СХЕМЫ

8.1. Щуп приема данных

Сигнал со щупа проходит через цепи защиты R1, C1, E7, E8 и поступает на два компаратора уровня, собранные на дифференциальных усилителях E1, E2 и E4, E5. Пороговые уровни 0,6 В и 2,2 В установлены делителем R4, R5, R6. При использовании двух компараторов получается трехуровневая информация о сигнале данных, которая дает возможность определить неправильный логический уровень (между состояниями L и H) или переход исследуемого узла в, так называемое третье состояние.

Сигналы обоих компараторов далее обрабатываются и доводятся до уровней TTL с помощью двух транзисторов E3 и E6, включенных по схеме с общей базой. В результате этого одновременно ускоряется работа дифференциальных каскадов (не сказывается емкость перехода коллектора).

Ключи IO 1 используются для получения задержки, соответствующей задержке вентиляционного щупа, а также в качестве возбудителя линии.

Обе лампы индикации в щупе питаются через кабель от схем, установленных в приборе. Все линии в кабеле щупа образованы скрученным двойным проводом (twist), один из проводников которого всегда заземлен с обоих концов. В результате этого образованы линии с волновым сопротивлением прибл. 80 Ом и с относительно малым взаимным просачиванием.

8.2. Ключевой щуп

Этот щуп содержит три одинаковых канала, состоящих из одноуровневого компаратора E1, E2, преобразователя E7 сигнала в логическое уровни и корректирующего триггера IO 1 (указан только канал ТАКТ). Работа входной части аналогична работе входной схемы щупа приема данных. Пороговой уровень только один (обычно 1,5 В, определяется повторителем IO 4). Триггер

8. DETAILED DESCRIPTION OF THE CIRCUITRY

8.1. Data probe

The signal passes from the tip of the probe (through protective circuits formed by R1, C1, E7, E8) to two level comparators composed of differential amplifiers E1, E2 and E4, E5. The decisive levels, typically 0.6 V and 2.2 V, are determined by a divider formed by R4, R5, R6. By the use of the two comparators, three-level information about the data signal is obtained which facilitates the ascertainment of a false logic level (between the states L and H), or also the transition of the investigated node into the so-called third state.

The signals supplied by the two comparators are transformed to the TTL level by means of two transistors (E3 and E6) in common base connection. Thus, simultaneously the operation of the differential stages is accelerated (the capacitance of the collector junction has no influence).

The gates of the integrated circuit IO 1 are used for producing a delay identical with that of the gating probe, as well as line drivers.

Two LEDs in the probe are driven by circuits of the instrument via a cable. All the lines in the cable are twisted pair-leads, one of which is earthed at both ends. Thus, lines of approximately 80 Ω characteristic impedance and relatively low mutual impedance are formed.

8.2. Gating probe

This probe contains three absolutely identical channels, each consisting of a single-level comparator (E1, E2), a converter to TTL level (E7) and an integrated correction circuit (IO 1). The function of the input part is the same as that of the input of the data probe, but only one decisive level is used (typical 1.5 V derived from the follower in IO 4). The flip-flop (FF) circuit at the end of the

на выходе sondы заи́штуе бузени ведени а слои́ти к соуааснему зи́кони си́гнату орачне полярности. Кромё того же такто заи́штуе а зи́ста ги́стерезе а ти́м л странё храни си́гнату (потребне главне у си́гнату CLOCK).

Всёхны линки в кабелу юсу зе зкrouченёго двои́драту (twist), з ни́х з вёды́ жедеи же на обоу стра́н азмёнён. Ти́м юсу вытофёна ведени с характеристичекую импеданси аси́ 80 Ω а с помёрне малую вэ́зёмную импеданси.

8.3. Вступни а́ст

Осм линковёх при́ймачу́ же вытофёно при́зпóбoвoваци́м одпору R44—R59, диодами на оме́зени зёрнонёх прёкмиту́ E14—E22 а инвертору IO 32, IO 33. В обоу при́ймачёх каналу́ CLOCK же по жедеи́нм инвертору ти́пу S, в обоу при́ймачёх дат по двои́н инверторёх ти́пу S а ве а́тырех при́ймачёх каналу́ START а STOP по жедеи́нм класичёскёму инвертору. Ти́м же доса́жено влоднёго ро́зло́жени асовёго зпо́здёни каналу́ про зару́чени потребнёго асу́ добёху ме́нши́го не́ж ну́ля в каналёх DATA, START а STOP.

Моностаби́ли́нн клонёе обводу́ про про́дло́ужени́ импóлсу́ в каналёх DATA за а́чеём индикации юсу тофёны IO 29, IO 30, IO 31. Про́дло́ужени́ же дано RC ёленем R61, C7, (R64, C8). Зи́сканё ширёи́ импóлсу́ юсу ро зме́нёнени́ стрмо́сти́ храни RC ёлены R62, C19 а R65, C20 ведёны зпёт до датовой сонды ке свитли́кэм E1, E2.

Вёбёр активни́ храни си́гнату́ провёлёжи́ ти́а́чтиковёе прёпи́начёе. Же заро́жен вёды́ бу́д при́мёй́нм жебо инверзни́нм каналу́.

на выходе щупа обезпечивает возбуждение линии и служит для одновременного получения сигнала обратной полярности. Кроме того, таким же образом обеспечивается определенный гистерезис и требуемая крутизна фронтов сигнала (что необходимо, главным образом, в случае сигнала ТАКТ).

Все линии в кабеле выполнены в виде скрученных проводных пар, причем один провод на обеих сторонах пары заземлен. Таким образом создаются линии с волновым сопротивлением прибл. 80 Ом, обладающие малым взаимным просачиванием сигнала.

8.3. Вхoднaя а́ст

Восемь линейных приемников образовано согласующими сопротивлениями R44—R59, диодами для ограничения отрицательных выбросов E14—E22 и инверторами IO 32, IO 33. В обоих приемниках канала ТАКТ имеется по одному инвертору типа S, в обоих приемниках данных имеется по два инвертора типа S и в четырех приемниках каналов СТАРТ и СТОП имеется по одному классическому инвертору. Таким образом обеспечивается подходящее распределение времени задержки каналов для обеспечения необходимого времени спада в каналах ДАННЫЕ, СТАРТ и СТОП меньшего нуля. Триггеры с одним устойчивым состоянием для увеличения длительности канала ДАННЫЕ с целью индикации образованы микросхемами IO 29, IO 30, IO 31. Удлинение определяется цепочкой RC R61, C7 (R64, C8). Полученные удлиненные импульсы после уменьшения крутизны фронтов цепочками RC R62, C19 / R65, C20 поступают обратно к светодиодам E1, E2 щупа приема данных.

Выбор рабочего фронта сигнала обеспечивается кнопочными переключателями. Всегда включен прямой или инвертированный канал.

probe ensures line driving and simultaneously serves for obtaining a signal of opposite polarity. In addition, thus also a certain hysteresis is ensured and steep edges of the signals secured (necessary mainly for the CLOCK signal).

All the lines in the cable are twisted pair-leads, one of which is earthed at both ends. Thus, lines of approximately 80 Ω characteristic impedance and relatively low mutual impedance are formed.

8.3. Input part

Eight line receivers are formed by matching resistors (R44 to R59), diodes limiting negative overshoots (E14 to E22) and inverters IO 32, IO 33. In each of the two CLOCK channel receivers is one inverter of the S type, in each of the data receivers are two inverters of the S type, and in each of the four receiver channels START and STOP is one classical inverter. Thus, suitable distribution of the time delay of the channels is achieved in order to ensure the required timing out smaller than zero in the channels DATA, START and STOP.

The monostable FF circuits in the DATA channels for extending the pulses for display are formed by the integrated circuits IO 29, IO 30 and IO 31. The extension is given by the RC element R61, C7 (R64, C8). The produced wider pulses, after the slope of their edges has been reduced by the RC elements R62, C19 and R65, C20, are fed back to the LEDs E1 and E2 in the data probe.

The active (triggering) edge of the signal is selected by means of push-button switches. Either the direct channel or the inverse channel is connected at a time.

8.4. Hradlovací obvody

Сигналы START и STOP jsou synchronizovány s příslušnou hranou signálu CLOCK ve dvojitém klopném obvodu typu D, IO 2. Z jeho výstupu je řízen stavový registr IO 3. Stav klopného obvodu IO 3—IO 5 určuje stav „hradla“, klopný obvod IO 3—IO 9 vytváří přepisovací impuls paměti v okamžiku STOP. Impuls je vhodné zpožděn a zesílen obvody IO 24—2, IO 25—11 a IO 22—6. Nulovací impuls v okamžiku START se získá v obvodu IO 25—8.

„Hradlo“ zde ale žádné není, hradlování je provedeno vhodně časovanými nulovacími a přepisovacími impulsy, ovládacími generátor cyklického kódu „za chodu“.

Klopný obvod IO 34 blokuje další otevření „hradla“ v případě stisknutí tlačítka MAN. Nulování tlačítkem RESET probíhá tak, že se nejprve nastaví klopné obvody IO 3 a IO 34 do jedničky. Tímto atypickým stavem se současně vynuluje generátor cyklického kódu a vzniklé nuly přepíší do paměti. Po uvolnění tlačítka se klopné obvody postupem, daným zpětnými vazbami a RC členy, uvedou do definovaného počátečního stavu.

Zpětné vazby stavového registru IO 3 lze rozpojit a nahradit testovacími stimuly pomocí servisního přepínače P6.

„Hradlovací“ impuls je prodloužen v monostabilním obvodu IO 28, IO 25—8 a indikován svítkou HRADLO na panelu přístroje.

8.5. Generátor cyklického kódu

Signály DATA L a DATA H jsou synchronizovány s příslušnou hranou signálu CLOCK v klopném obvodu typu JK—IO 1. Stav JK obvodu se při obou nulových vstupech nemění. Tím je dosaženo toho,

8.4. Ключевые схемы

Сигналы СТАРТ и СТОП синхронизированы с соответствующим фронтом сигнала ТАКТ с помощью двойного триггера типа D IO 2. Сигналом с выхода последнего управляется регистр состояний IO 3. Состояние этого триггера IO 3—IO 5 определяет состояние ключа, триггер IO 3—IO 9 осуществляет импульсы записи памяти в момент СТОП. Импульсы надлежащим образом задержан и усилен с помощью схем IO 24—2, IO 25—11 и IO 22—6. Импульс сброса в момент СТАРТ вырабатывается в схеме IO 25—8.

При этом здесь нет никакого ключа, так как управление осуществляется за счет подходящих временных соотношений импульсов сброса и записи, которые управляют генератором циклического кода «на ходу».

Триггер IO 34 блокирует последующее отпирание ключа в случае нажатия на кнопку РУЧН.

Сброс кнопкой СБРОС осуществляется таким образом, что сначала устанавливаются триггеры IO 3 и IO 4 в состояние логической единицы. В результате этого нетипичного состояния одновременно сбрасывается генератор циклического кода и возникшие нули записываются в память. После отпущения кнопки в соответствии с обратными связями и цепочками RC переходят в определенное начальное состояние.

Обратные связи регистра состояний IO 3 можно разомкнуть и заменить испытательными стимулами с помощью переключателя техобслуживания Р6.

«Ключевой» импульс удлинит в триггере с одним устойчивым состоянием IO 28, IO 25—8 и его индикация осуществляется светодиодами КЛЮЧ на панели прибора.

8.5. Генератор циклического кода

Сигналы ДАННЫЕ L и ДАННЫЕ H синхронизируются с соответствующим фронтом сигнала ТАКТ в триггере типа JK—IO 1. Состояние триггера JK при наличии нулей на обоих входах не

8.4. Gating circuits

The signals START and STOP are synchronized with the pertaining edge of the CLOCK signal in a double FF circuit of the D type (IO 2), the outputs of which control the state register IO 3. The state of the FF circuit IO 3—IO 5 determines the state of the „gate“; the FF circuit IO 3—IO 9 produces the interrupt pulse of the store at the instant STOP. This pulse is suitably delayed and amplified by the circuits IO 24—2, IO 25—11 and IO 22—6. The zeroizing pulse at the instant START is obtained from the circuit IO 25—8.

However, here there is no actual „gate“; gating is accomplished by suitably timed zeroizing and transcribing pulses which control the generator of the cyclic code „during operation“.

The FF circuit IO 34 blocks further opening of the „gate“ when the push-button MAN is depressed.

Zeroizing with the push-button RESET proceeds as follows: First the FF circuits IO 3 and IO 34 have to be set to one. By this atypical state, the cyclic code generator is zeroized and the produced zeros are transcribed into the store. After releasing the push-button, the FF circuits are set into the defined initial state by a procedure determined by feedbacks and RC elements.

The feedback loops of the state register IO 3 can be interrupted and substituted by test stimuli by means of the service change-over switch P6 (on the PCB).

The „gating“ pulse is extended in the monostable circuit IO 28, IO 25—8 and is indicated on the panel by the LED marked GATE.

8.5. Generator of the cyclic code

The signals DATA L and DATA H are synchronous with the appropriate edge of the CLOCK signal in the FF circuit IO 1 of the JK type. The state of the JK circuit does not alter at either zero input. Thus,

же неурčitý (třetí) stav vstupu DATA je dekodován jako poslední platný stav. Klopný obvod současně pracuje jako paměť, tj. posouvá informaci o jeden hodinový impuls vzad. Tím je umožněno sejmutí i datového bitu současně s hranou signálu START. Naopak bit současný s hranou signálu STOP již přijat nebude.

Generátor cyklického kódu je tvořen šestnáctibitovým posuvným registrem IO 5, IO 6. Vstupní signál a signály ze sedmého, devátého, dvanáctého a šestnáctého klopného obvodu registru jsou sečteny s modulem 2 v generátoru parity IO 4. Vzniklý „kompresor“ dat je základem přetváření bitového řetězce dat na hexadecimální příznak.

Čtyři zpětné vazby je možno rozpojit testovacím přepínačem P6 (umístěným na desce plošných spojů) pro účely servisu.

8.6. Obvody zobrazení

Signál oscilátoru 1 kHz — IO 23 je veden do čítače IO 18. Výstupy B a C jsou použity jako dvoubitová adresa právě zobrazovaného znaku.

Jsou vedeny jednak do čtyřnásobného čtyřvstupového multiplexeru IO 11, IO 12, který vybere příslušnou čtyřbitovou paměť ze čtyř IO 7—IO 10, jednak od dekodéru IO 19, který přes výkonové členy E8—E11 připojí napětí +5 V na anody segmentovky tohoto zobrazovaného znaku. Současně dekodér hexadecimálních znaků (naprogramovaný v PROM IO 14) uzemní přes výkonové členy E1—E7 katody příslušných segmentů. Tento děj se opakuje pro každou segmentovku každých 8 ms (trvá

меняется. В результате этого обеспечивается то, что неопределенное (третье) состояние входа ДАННЫЕ декодируется в качестве последнего действительного состояния. Триггер одновременно работает в качестве памяти, т. е. перемещает информацию на один тактовый импульс назад. В результате этого обеспечена возможность снятия и бита данных одновременно с поступлением фронта сигнала СТАРТ. С другой стороны, бит, совпадающий с фронтом сигнала СТОП, уже принят не будет.

Generátor cyklického kódu obrazovan šestnáctibitovým sдвигающим registrem IO 5 i IO 6. Vhodný signál i signály, sňímáemé s sedmého, devátého, dvanáctého i šestnáctého triggrov registru sumírujot se s modulem 2 v generátore četnosti IO 4. Vzáimníký «kompresor» dálných jvleáet se osový přeoárováním bitový četpocky dálných v šestnáctiteričnú sígnáturu. Četýre obrátne svází možno rozomknúť íspytátelným přerokločátelém P6 (ustánoveným ná pláté pečátého montáž) dlá četel téchnického obslužíváním.

8.6. Цепи изображения

Сигнал автогенератора 1 кГц — IO 23 поступает в счетчик IO 18. Выходы B и C использованы в качестве двухбитового адреса как раз изображаемого знака.

Они соединены с четырехкратным четырехходовым мультиплексором IO 11, IO 12, который выбирает соответствующую четырехбитовую память из четырех IO 7—IO 10, а также с декодирующей схемой IO 19, которая через мощные элементы E8—E11 подает напряжение +5 В на аноды цифрового индикатора данного изображаемого знака. Одновременно декодирующая схема шестнадцатеричных знаков (запрограммировано в ПЗУ IO 14) заземляет через мощные элементы E1—E7 катоды соответствующих сегментов. Этот процесс повторяется для каждого индикатора один раз через 8 мс (продолжается 2 мс), в ре-

it is achieved that the uncertain (third) state of the DATA input is decoded as the last valid state. The FF circuit operates simultaneously as a store, i. e. it shifts the information back by one clock pulse. Thus, is enabled the sampling also of a data bit which is synchronous with the edge of the START signal, whereas the bit which is synchronous with the edge of the STOP signal cannot be received.

The generator of the cyclic code is formed by the 16-bit shift register IO 5, IO 6. The input signal and the signals arriving from the seventh, ninth, twelfth and sixteenth FF circuits of the register are added modulo 2 in the parity generator (integrated circuit IO 4). The data „compressor“ thus formed is the basis for connecting the string of bits into a hexadecimal signature.

The four feedback loops can be isolated by means of the change-over switch P6 (on the PCB) for servicing purposes.

8.6. Display circuits

The 1 kHz signal produced by the oscillator IO 23 is applied to the counter IO 18. The outputs B and C are employed as a 2-bit address of the character just displayed, and are applied to the four-input quadruple multiplexer IO 11, IO 12 which selects the appropriate 4-bit store from the four circuits IO 7 to IO 10 for the decoder IO 19 which connects (via power elements E8 to E11) a voltage of +5 V to the anodes of the 7-segment indicator of the displayed character. At the same time, the decoder of hexadecimal characters (programmed in the PROM IO 14) connects the cathodes of the pertaining segments to earth (via power elements E1 to E7). This process is repeated for each indicator

2 ms), takže celý displej je multiplexován s kmitočtem 125 Hz.

Na paměti IO 7—IO 10 jsou přivedeny výstupy ze šestnáctibitového generátoru cyklického kódu. Přepisovací impuls přichází ze stavového registru vždy těsně po aktivní hraně signálu STOP.

Výstupy z paměti jsou uvedeny (kromě obvodů zobrazení) i na výstupní konektor na zadní panelu.

8.7. Obvody zjišťování nestabilního příznaku

Doba zobrazení každého znaku je čítačem IO 18 rozdělena na čtyři díly. Dekodér IO 24—6, IO 24—8, IO 26—8, IO 26—11 z nich vybere druhý a čtvrtý. Paměť RAM IO 13 je adresována dvoubitovou adresou právě zobrazovaného znaku. Po dobu prvních tří dílů doby zobrazení jednoho znaku má na výstupu [v hexadecimálním kódu] znak, zobrazovaný na tomtéž místě displeje v minulém cyklu zobrazení. V komparátoru IO 20, IO 21—6 je porovnán s právě zobrazovaným znakem. V případě nesouhlasu je v druhém dílu doby zobrazení strobovacím impulsem přes hradlo IO 27—8 vybuzen monostabilní klopný obvod IO 27, IO 21—8, který krátce rozsvítí kontrolku nestabilního příznaku.

Ve čtvrtém dílu doby zobrazení je znak v hexadecimálním kódu přepsán do RAM pro komparaci v příštím cyklu.

Tento děj se neustále opakuje pro každý zobrazovaný znak [každé 2 ms].

8.8. Obvody samokontroly

Signál oscilátoru 1 kHz po průchodu čítačem IO 18 [viz kap. 8.6.] je dále dělen čítači IO 16 a IO 17. Celkem prochází dvanácti děliči dvěma, tj. celkovým dělicím poměr je 4096. Perioda posledního stup-

áulytate чего весь дисплей коммутируется с частотой 125 Гц.

На памяти IO 7—IO 10 поступают сигналы с выходов шестнадцатитрибитового генератора циклического кода. Импульс записи поступает из регистра состояний всегда непосредственно после рабочего фронта сигнала STOP.

Выходы из памяти соединены (кроме схем изображения) и с выходным коннектором на задней панели.

8.7. Схемы определения неустойчивой сигнатуры

Время изображения каждого знака разбито счетчиком IO 18 на четыре части. Декодирующая схема IO 24—6, IO 24—8, IO 26—8, IO 26—11 из них выбирает вторую и четвертую части.

Память ОЗУ IO 13 получает двухбитовый адрес как раз изображаемого знака. Во время первых трех частей времени изображения одного знака она имеет на выходе (в шестнадцатеричном коде) знак, изображаемый на том же месте дисплея в прошедшем цикле изображения. В компараторе IO 20, IO 21—6 знак сравнивается с только что изображаемым знаком. В случае несоответствия во второй части времени изображения стробирующим импульсом, поступающим через ключ IO 27—8, возбуждается триггер с одним устойчивым состоянием IO 27, IO 21—8, который на короткое время зажигает контрольную лампу неустойчивой сигнатуры.

В четвертой части времени изображения знак в шестнадцатеричном коде пересылается в ОЗУ для сравнения со следующим циклом.

Этот процесс непрерывно повторяется для каждого изображаемого знака (каждые 2 ms).

8.8. Цепи автоконтроля

Сигнал автогенератора 1 кГц после прохождения через счетчик IO 18 (см. гл. 8.6.) далее делится счетчиками IO 16 и IO 17. Сигнал проходит в общей сложности через двенадцать делителей на два, т. е. общий коэффициент деления составля-

every 8 ms (and lasts 2 ms). Thus, the whole display is multiplexed at a frequency of 125 Hz.

To the stores formed by the integrated circuits IO 7 to IO 10 are connected the outputs of the 16-bit generator of the cyclic code. The transcribing pulse arrives from the state register always immediately after the active edge of the STOP signal.

The outputs of the stores (except those of the display circuits) are applied also to the output connector on the back panel.

8.7. Circuits for ascertaining unstable signatures

The display time of each character is split up into four sections by the counter IO 18; the decoder (IO 24—6, IO 24—8, IO 26—8, IO 26—11) picks out from them the second and fourth sections.

The RAM, formed by IO 13, is addressed by the 2-bit address of the character just being displayed. During the first three sections of the display time of one character, IO 13 has on its output (in the hexadecimal code) the character which was displayed at the same position of the display during the previous display cycle. The latter character is compared with the one just displayed in the comparator IO 20, IO 21—6. If an inconsistency is ascertained, then during the second display section the monostable FF circuit IO 27, IO 21—8 is driven by a strobe pulse via gate IO 27—8. The FF circuit lights up the LED (4 — Fig. 2) transiently to indicate an unstable signature.

During the fourth section of the display time, the character in the hexadecimal code is transcribed into the RAM for comparison during the next cycle. This process is repeated continuously for 2 ms for each displayed character.

8.8. Circuits for self-testing

After passing through the counter IO 18 [see item 8.6.], the signal of 1 kHz frequency is further divided by the counters IO 16 and IO 17. Altogether it passes through twelve dividers by two, i. e. the total dividing ratio is 4096. The period of the last

не дѣлѣе же 4 с. Tento interval je rozdѣlen na čtyři díly dekodérem s hradly IO 25—3, IO 26—6, IO 24—4.

BM 578 ve funkci TEST snímá příznaky ze svorek na svém vlastním panelu. Tyto svorky jsou buzeny z čítače IO 18 a PROM IO 15. Tlačítko TEST pouze zapíná napájecí napětí pro IO 15, IO 16, IO 17. Signály START a STOP jsou vytvářeny v PROM IO 15, signál CLOCK je vyveden z čítače IO 18. Signál DATA buď střídá stavy H a L nebo je trvale ve stavu H, podle dekodéru IO 25—3. Tim vzniknou dva rozdílné příznaky. Každý z nich je snímán osmkrát. Další dva příznaky „8888“ a „nesvíti“, určené pro test zobrazovacích segmentovek, vzniknou přeadresováním dekodéru znaků IO 14 do nena-programovaného pole vstupem E (stav „nesvíti“), příp. odpojením dekodéru řídícím vstupem V (stav 8888).

Paměť PROM IO 15 generuje signály START, STOP a další data uspořádaná tak, aby se prověřila funkce sond, vstupních a hradlovacích obvodů. Generátor cyklického kódu a obvody zobrazení se testují přenosem čtyř známých příznaků, obvod nestabilního příznaku se vyzkouší při střídání dvou různých příznaků.

Protože oscilátor pro řízení dynamického displeje a pro funkci TEST je společný, přemění se celý BM 578 ve funkci TEST na synchronní sekvenční síť tak, jak to vyžaduje technika PA. Stimul pro vybuzení vstupních sond je generován funkcí TEST stejně jako při samokontrolě. Tři v přístroji existující smyčky zpětné vazby se (podle pravidel PA) rozpojí servisním přepínačem P6, přičemž dvě z

et 4096. Период сигнала последнего каскада делителя составляет 4 с. Этот интервал разбит на четыре части декодирующей схемой, собранной на ключах IO 25—3, IO 26—6, IO 24—4.

BM 578 в режиме ИСПЫТ. снимает сигнатуры с ажиков на своей собственной панели. Эти ажиксы возбуждаются сигналом от счетчика IO 18 и ПЗУ IO 15. Кнопка ИСПЫТ. только включает напряжение питания для IO 15, IO 16, IO 17. Сигналы СТАРТ и СТОП вырабатываются в ПЗУ IO 15, сигнал ТАКТ снимается со счетчика IO 18. Сигнал ДАННЫЕ характеризуется чередованием состояний H или L или постоянно находится в состоянии H в зависимости от декодирующего устройства IO 25—3. В результате этого создаются две различные сигнатуры. Каждая из них снимается восемь раз. Следующие две сигнатуры «8888» и «не горит», предназначенные для испытания цифровых индикаторов, образуются в результате переадресации декодирующей схемы знака IO 14 по незапрограммированному полю входов E (состояние «не горит») или путем отключения декодирующего устройства от управляющего входа V (состояние «8888»).

Запоминающее устройство ПЗУ IO 15 генерирует сигналы СТАРТ, СТОП и другие данные в таком виде, чтобы проверить работу щупов входных и ключевых схем. Генератор циклического кода и схемы изображения испытываются путем передачи четырех известных сигнатур, схема неустойчивой сигнатуры проверяется при чередовании двух различных сигнатур. Ввиду того, что автогенератор управления динамическим дисплеем и для режима испытания является общим, весь прибор BM 578 в режиме ИСПЫТ. преобразуется в синхронную последовательностную сеть в соответствии с требованиями техники СА. Стимул для возбуждения входных щупов генерируется функцией ИСПЫТ. так же, как и в режиме автоконтроля. Три петли обратной связи, имеющиеся в приборе (по правилам СА) размыкаются переключателем технического обслуживания P6, причем две из петель заменяются стимулами от счет-

dividing stage is 4 s. This interval is divided into four parts by the decoder with gates IO 25—3, IO 26—6 and IO 24—4.

In the self-testing mode, the BM 578 signature analyzer samples the signatures from the terminals on its own panel. These terminals are driven by the counter IO 18 and the PROM formed by the integrated circuit IO 15. The push-button TEST only connects the powering voltage to the integrated circuits IO 15, IO 16 and IO 17. The signals START and STOP are produced by the PROM store (IO 15) and the signal CLOCK is drawn from the counter IO 18. The DATA signal either alternates the states H and L, or is in the state H all the time, depending on the decoder IO 25—3. Thus, two different signatures are produced, either of which is sampled 8 times. A further two signature — “8888” and “unlit” — intended for testing the indicators of the display, are created by re-addressing the character decoder (IO 14) to the field not programmed, by inlet E (state “unlit”), or by disconnecting the decoder by inlet V (state “8888”).

The PROM store (IO 15) generates the signals START and STOP and further data arranged so as to prove the functions of the probes and of the input and gating circuits. The generator of the cyclic code and the display circuits are tested by the transfer of four known signatures; the circuit of the unstable signature is proved by alternating two different signatures.

As the oscillator for controlling the dynamic display is common with the one for self-testing, the whole BM 578 instrument in this mode is changed into a synchronous sequential network, as demanded by the SA technique. The stimulus for driving the input probes is generated in the function TEST, in the same manner as in self-testing. The three feedback loops existing in the instrument are isolated (in accordance with the SA rules) by means of the service switch P6, and two of these loops are substituted by stimuli from the counter IO 17. The

nich se nahradí „stimuly“ z čítače IO 17. Signál CLOCK je shodný jako při funkci TEST — z čítače IO 18. START a STOP jsou odlišné a ohraničují delší měřicí interval, ve kterém proběhnou všechny stavy stimulu.

Obvody BM 578 lze brát jako příklad aplikace techniky PA při vývoji nových přístrojů. V tomto případě jde o přístroj bez mikroprocesoru, takže generování stimulu je obvodově složitější.

9. POKYNY PRO ÚDRŽBU

Přístroj nevyžaduje žádnou mechanickou ani elektrickou údržbu. Doporučuje se provádět samokontrolu funkcí TEST — viz kap. 6.3.2. v intervalech, volených s ohledem na využití přístroje v provozu; a také vždy, je-li pochybnost o správné funkci přístroje.

Postup při vyhledání a odstranění případné závady je uveden v kap. 10. K zjištění dlouhodobého bezporuchového provozu se doporučuje používat přístroj pouze v uvedeném teplotním rozsahu a nevystavovat jej extrémním klimatickým a mechanickým podmínkám, které mohou mít vliv na životnost součástí a dílů.

10. POKYNY PRO OPRAVY

POZOR!

Při provádění oprav na odkrytovaném přístroji je nutno dodržet základní bezpečnostní předpisy. Nebezpečně napětí je na síťové přívodce, pojistce, síťovém tlačítku a transformátoru.

čika IO 17. Signál TAKT является таким же, как и в режиме ИСПЫТ. — от счетчика IO 18. Сигналы СТАРТ и СТОП являются другими и ограничивают более продолжительный интервал измерения, в течение которого устанавливаются все состояния стимула.

Схемы BM 578 можно принять в качестве примера применения техники СА при разработке новых приборов. В этом случае речь идет о приборе без микропроцессора, в результате чего генерирование стимула является более сложным со схемной точки зрения.

9. УКАЗАНИЯ ПО УХОДУ

Прибор не нуждается ни в каком механическом или электрическом уходе. Рекомендуется осуществлять автоконтроль путем установки режима ИСПЫТ. — см. гл. 6.3.2. в интервалах, соответствующих условиям эксплуатации прибора, а также тогда, когда появляется сомнение в правильности работы прибора.

Порядок работы при нахождении и устранении возможной неисправности приводится в гл. 10. Для обеспечения продолжительной бесперебойной работы рекомендуется эксплуатировать прибор только в пределах допустимого диапазона температуры, причем его не следует подвергать предельным климатическим и механическим условиям, которые могут оказать влияние на срок службы деталей и узлов.

10. УКАЗАНИЯ ПО РЕМОНТУ

ВНИМАНИЕ!

При ремонте прибора со снятой крышкой необходимо соблюдать основные правила техники безопасности. Опасное напряжение имеется на сетевом гнезде, предохранителе, сетевой кнопке и на трансформаторе.

GLOCK signal is identical with the one in the function TEST and comes from the counter IO 18. START and STOP are different and limit a longer measurement window, during which all the states of the stimulus are realized.

The circuits of the BM 578 signature analyzer can be considered as an example of the application of SA when new types of instruments are being designed — in this case an instrument without microprocessor, consequently the generating of the stimulus is more involved as far as circuitry is concerned.

9. INSTRUCTIONS FOR MAINTENANCE

The BM 578 signature analyzer does not require any special mechanical or electrical maintenance operations. It is recommended to carry out the self-testing function (see item 6.3.2.) at suitably selected intervals, depending on the frequency of application of the instrument, as well as whenever its correct functioning is in doubt.

The procedure for fault finding and the remedies are described in Section 10. of this Manual. In order to ensure long-term faultless operation of the instrument, it is recommended to employ it only within the specified limits of the ambient temperature, and not to expose it to inclement climatic and mechanical conditions which could affect the service life of its components and parts.

10. INSTRUCTIONS FOR REPAIRS

ATTENTION!

When repairs are being carried out on the instrument, the cover of which has been removed, all the basic safety regulations must be adhered to. Dangerous voltage is on the mains connector, mains fuse, mains push-button and power transformer.

Ochranný vodič nesmí být přerušen ani v síťové přívodce, ani mimo přístroj.

Kondenzátory ve zdroji mohou zůstat nabitě i po vypnutí přístroje.

10.1. Požadované přístroje

	Doporučený typ
Univerzální voltampérmetr	DU 10
Příznakový analyzátor	BM 578
Stabilizovaný zdroj napětí 0 až 5 V	BS 554
Logická sonda	BM 544
Osciloskop	BM 564

10.2.

Před hledáním závad je nezbytně nutné seznámit se s principem funkce celého přístroje prostudováním kapitol 4 a 8. Schémata zapojení, umístění součástek a obrázce plošných spojů jsou v příloze instrukční knížky. Rozpis elektrických součástí je v kap. 14. Pro výměnu vadných součástí používejte pouze typy uvedené v tomto rozpisu.

K opravě se rozhodněte až po vyzkoušení přístroje funkcí TEST podle kap. 6.3.2. Teprve když přístroj neprojde samokontrolou, je možné uvažovat o opravě. Při složitějších závadách, nedostatku zkušenosti nebo potřebných měřicích přístrojů je nutné přístroj zaslat do opravny výrobního podniku — viz kap. 10.7.

Защитный провод не должен быть прерван ни в сетевом гнезде, ни вне прибора.

Конденсаторы источников могут остаться заряженными и после выключения прибора.

10.1. Необходимые приборы

	рекомендуемый тип
Универсальный вольтамперметр	DU 10
Сигнатурный анализатор	BM 578
Стабилизированный источник питания 0–5 В	BS 554
Логический щуп	BM 544
Осциллоскоп	BM 564

10.2.

Перед отысканием неисправности следует ознакомиться с принципом работы всего прибора в результате изучения глав 4 и 8. Электрические схемы, чертежи расположения деталей и чертежи печатных схем даны в приложении к инструкции. Спецификация электрических деталей приводится в гл. 14. Для замены негодных деталей необходимо использовать только деталь, тип которой указан в настоящем описании. К ремонту следует приступать после проверки прибора в режиме ИСПЫТ. в соответствии с п. 6.3.2. Только в том случае, если прибор не работает правильно при автоконтроле, то можно приступить к ремонту. В случае необходимости более сложного ремонта, а также при недостатке опыта или требуемых измерительных приборов следует прибор отправить на завод-изготовитель — см. п. 10.7.

The protective [third] conductor must not be interrupted either in the mains connection or outside the instrument.

It must not be overlooked that the capacitors in the power supply may retain charges after the instrument has been switched off.

10.1. Instrumentation required

Instrument	Recommended type
Universal voltmammeter	DU 10
Signature analyzer	BM 578
Stabilized supply of up to 5 V	BS 554
Logic probe	BM 544
Oscilloscope	BM 564

10.2.

Before attempting to locate a defect, it is essential to gain knowledge about the principle of the instrument operation by studying the Sections 4. and 8. of this Manual. Wiring diagrams, drawings of the component layouts and of the printed circuit boards are in the Enclosures. A list of the electrical components is given in Section 14. If a component has to be exchanged, only one of the type listed must be employed.

Before deciding to repair the instrument, it is necessary to submit it to the self-testing procedure described in item 6.3.2. Only if the instrument does not pass the self-testing procedure successfully can the carrying out of a repair be considered. In the case of a more involved defect, or when there is a lack of sufficient experience in repairing sophisticated electronic circuits, or if the required instrumentation is not available, then it is advisable to entrust repair of the instrument to the service organization of the makers [see item 10.7.].

10.3. Odkrytování přístroje

Pokyny pro otevření přístroje a sond a pro přístup k jednotlivým dílům jsou uvedeny v kap. 7. Upozorňujeme na bezpečnostní opatření, uvedená na začátku kap. 10.

10.4. Propojení a nastavení dvou BM 578 při vyhledávání chyby

TESTOVANÝ BM 578:

Sondy i tlačítka jako při samokontrolě (viz kap. 6.3.2.)

START 

STOP 

CLOCK 

TESTUJÍCÍ BM 578:

Vstupy hradlovací sondy na měřicí body na hlavní desce PS testovaného BM 578 podle obr. 7

START 

STOP 

CLOCK 

Datovou sondou snímáme příznaky z uzlů testovaného BM 578.

Připojení hradlovací sondy (levý přední roh desky PS)


10.3. Снятие крышек прибора

Указания по открыванию прибора и щупов с целью обеспечения доступа к отдельным частям даны в гл. 7. Необходимо обратить внимание на правила техники безопасности указанные в начале гл. 10.

10.4. Проключение и установка двух приборов BM 578 при отыскании неисправности

ИСПЫТЫВАЕМЫЙ BM 578:

Щупы и кнопки в состоянии, соответствующем режиму автоконтроля (см. п. 6.3.2.).


СТАРТ 

СТОП 

ТАКТ 

ИСПЫТАТЕЛЬНЫЙ BM 578:

Входы ключевого щупа соединены с измерительными точками на главной плате печатного монтажа испытываемого прибора BM 578 по рис. 7.

СТАРТ 

СТОП 

ТАКТ 

Щупом данных снимаются сигнатуры с узлов испытываемого прибора BM 578.

Подключение ключевого щупа (левый передний угол платы печатного монтажа) — см. рис. 7.

10.3. Removing the cover of the instrument

Instructions for opening the instrument and the probes are given in Section 7. Once more attention is drawn to the safety measures mentioned at the beginning of this Section [10].

10.4. Interconnection and adjustment of two BM 578 instruments for fault finding

TESTED BM 578 INSTRUMENT:

The probes and push-buttons are set as for self-testing (see item 6.3.2.).

START 

STOP 

CLOCK 

TESTING BM 578 INSTRUMENT:

The inputs of the gating probe are connected to the measuring points on the main printed circuit board of the BM 578 instrument under test according to Fig. 7.

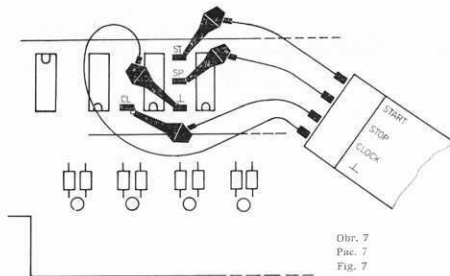
START 

STOP 

CLOCK 

The signatures of the nodes of the instrument under test are sampled by means of the data probe of the testing instrument.

Connection of the gating probe to the left-hand front corner of the main PCB of the tested instrument [Fig. 7.]



10.5. Vyhledávání závady

Při hledání chyb postupujte podle vývojového diagramu — tab. 3 (v příloze návodu), a podle tab. 2 — Příznaky hlavních měřicích bodů. Při konečném určování vadné součástky je již nutné pracovat podle podrobného schématu a tabulky 4. (Tabulky 2 a 4 jsou seznamy platných příznaků, získaných ze správně fungujícího BM 578 druhým příznakovým analyzátozem BM 578.)

Nalezněme-li chybný příznak, postupujeme datovou sondou proti směru toku dat po jednotlivých špičkách integrovaných obvodů tak dlouho, až narazíme na správný příznak.

Obecně pak platí, že vadná součástka má správný příznak na vstupu a chybný na výstupu.

START—STOP interval je dosti dlouhý (asi 4 s). Aby se měření urychlilo, tj. aby START následoval ihned za STOP, je použit mnohonásobný START

10.5. Отыскание неисправности

При отыскании неисправности поступают по структурной схеме в таблице 3 (в приложении инструкции) и по таблице 2 — главных измерительных точек. При окончательном определении негодной детали уже необходимо пользоваться подробной схемой и таблицей 4. (В таблицах 2 и 4 даны перечни действительных сигнатур, снимаемых с правильно работающего прибора BM 578 с помощью второго сигнатурного анализатора BM 578). Если найдена ошибочная сигнатура, то с помощью щупа приема данных необходимо поступать против направления потока данных по отдельным штифтам интегральных микросхем до тех пор, пока не обнаружена правильная сигнатура. После этого справедливо общее правило, что негодная деталь имеет правильную сигнатуру на входе и неправильную сигнатуру на выходе.

Интервал СТАРТ—СТОП является достаточно длинным (прибл. 4 с). Для того, чтобы ускорить процесс измерения, т. е. чтобы старт следовал

10.5. Trouble-shooting

For locating a defect, it is necessary to proceed according to the flow diagram given in Table 3 (see the Enclosure) and to use Table 2, which lists the signatures of the main measuring points. In the final determination of a defective component, the detailed diagram of the system will have to be used together with Table 4. The Tables 2, and 4, list valid signatures obtained from a correctly functioning BM 578 signature analyzer by the application of a second (testing) BM 578 signature analyzer.

After finding an incorrect signature, the data probe has to be moved in the direction opposite to the data flow from tag to tag of the integrated circuits, until a correct signature is obtained.

In general, it stands that a defective component exhibits a correct signature at its input and an incorrect one at its output.

The START—STOP interval is fairly long (approximately 4 s). In order to accelerate the measurement, i. e. to cause the START to follow the

impuls — platný je však pouze první z nich. V praxi to znamená, že kontrolka GATE bude svítit trvale — bez indikace jednotlivých měřicích intervalů.

Rovněž tak první sejmутý příznak bude vždy chybný — je třeba vyčkat na zachycení celého měřicího intervalu.

Пříznaky hlavních měřicích bodů

Plát pro propojení a nastavení podle kap. 10.4.

Tab. 2

Měř. bod	Umístění		Položka servisního přepínače N—S (P6)	
	IO	šp.	N	S
1	IO 17	11	336F	336F
2	IO 15	1	5954	5954
3	IO 15	2	UH6A	UH6A
4	IO 15	3	633F	633F
5	IO 15	4	CU44	CU44
6	IO 1	5	F869	F869
7	IO 3	6	2FF9	OU87
8	IO 6	13	FOCC	FH4A

10.6. Náhradní díly (na zvláštní objednávku)

Síťový transformátor	1AN 667 56
Káblíky k hradlovací sondě	1AF 871 69—72
Káblík k datové sondě	1AF 871 85
Zachytávací svorka	1AF 859 61
Horní výlisek datové sondy	1AB 427 22
Spodní výlisek datové sondy	1AF 262 27
Horní výlisek hradlovací sondy	1AB 427 24

sразу же после сигнала СТОП, используется многократный импульс старта. Однако, при запуске сканируется только первый из серии импульсов. На практике это означает, что контрольный светодиод К.ЛЮЧ будет гореть непрерывно без индикации отдельных измерительных интервалов. Тяжелая первая снимаемая сигнатура будет всегда ошибочной. Необходимо подождать прохождения всего измерительного интервала.

Сигнатуры основных измерительных точек

Справедливо для соединения и установки в соответствии с гл. 10.4.

Таблица 2

Измерительная точка	Местонахождение		Положение переключателя телеобслуживания N—S (P6)	
	IO	штифт	N	S
1	IO 17	11	336F	336F
2	IO 15	1	5954	5954
3	IO 15	2	UH6A	UH6A
4	IO 15	3	633F	633F
5	IO 15	4	CU44	CU44
6	IO 1	5	F869	F869
7	IO 3	6	2FF9	OU87
8	IO 6	13	FOCC	FH4A

10.6. Запасные части (по специальному заказу)

Сетевой трансформатор	1AN 667 56
Кабели для ключевого шупа	1AF 871 69—72
Кабели для шупа приема данных	1AF 871 85
Зажим	1AF 859 61
Верхняя часть шупа данных	1AB 427 22
Нижняя часть корпуса шупа данных	1AF 262 27
Верхняя часть корпуса ключевого шупа	1AB 427 24

STOP immediately, a multiple START pulse is employed, however its first one is valid. In actual practice, this means that the LED marked GATE will be alight all the time without indicating the individual measurement intervals.

The signature sampled as the first one will always be incorrect; it is essential to wait for the interception of the whole measurement window.

Signatures of the main measuring points

Valid for the interconnections and settings described in item 10.4.

Table 2.

Measuring point	Location		Setting of the service switch (P6)	
	integrated circuit (IO)	Tag	N	S
1	IO 17	11	336F	336F
2	IO 15	1	5954	5954
3	IO 15	2	UH6A	UH6A
4	IO 15	3	633F	633F
5	IO 15	4	CU44	CU44
6	IO 1	5	F869	F869
7	IO 3	6	2FF9	OU87
8	IO 6	13	FOCC	FH4A

10.6. Spare parts (available on special order)

Mains transformer	1AN 667 56
Cables for the gating probe	1AF 871 63—72
Cable for the data probe	1AF 871 85
Test clip	1AF 859 61
Top moulding of the data probe	1AB 427 22
Bottom moulding of the data probe	1AF 262 27
Top moulding of the gating probe	1AB 427 24

Spodní výlisek hradlovači sondy 1AB 427 25

Нижняя часть корпуса
ключевого щупа

1AB 427 25

Bottom moulding
of the gating probe

1AB 427 25

10.7. Opravářská služba

Přístroj je podroben přísné kontrole kvality součástí a nastavení obvodů. Vývojovému a výrobnímu procesu je věnována velká péče a v řadě případů je používáno speciálních technologických procesů, které mají zajistit udržení vlastností přístroje a dosažení odpovídající přesnosti. Přesto však během provozu vlivem stárnutí součástí, působením klimatických podmínek a event. i jiných vlivů se může vyskytnout závada, která poruší funkci přístroje.

10.7. Ремонтная служба

Прибор подвержен строгому контролю качества деталей и регулировки схем. Процессу разработки и производства уделяется большое внимание и во многих случаях применяются специальные технологические процессы, которые должны обеспечить сохранение параметров прибора и достижение требуемой точности. Несмотря на это в процессе эксплуатации и старения деталей под воздействием климатических условий и под воздействием других условий может появиться неисправность, которая нарушает правильную работу прибора.

10.7. Repair service

The BM 578 signature analyzer has been submitted by the makers to stringent tests for checking the quality of the components and circuit adjustment. Great attention has been devoted in the development and production processes, and in many cases special technology has been applied in order to ensure constancy of the properties of the instrument and to achieve the corresponding high accuracy. However, due to natural ageing of components, the influence of inclement climatic conditions and also other possible adverse influences, after lengthy operation, a defect may occur which could impair the correct functioning of the instrument.

V duchu dobré tradice má k. p. TESLA Brno zájem na tom, aby jeho měřicí přístroje sloužily s maximální přesností zákazníkům. Nemáte-li proto pro opravy vhodné kontrolní zařízení nebo dostatek zkušeností, doporučujeme Vám obrátit se na výrobní podnik, který Vám přístroj opraví. Přístroj zašlete na adresu:

TESLA Brno, k. p.,
Purkyňova 99,
612 45 Brno

Adresa servisu měřicích přístrojů [pro osobní styk]:

TESLA Brno, k. p.,
servis měřicích přístrojů,
Mercova 8a, 612 45 Brno
Tel. 558 18

В соответствии с хорошей традицией предприятие концерна «Тесла» Брно заинтересовано в том, чтобы его измерительные приборы служили потребителям с максимальной точностью. Поэтому если у Вас нет подходящей контрольной аппаратуры для проведения ремонта или достаточного опыта, то рекомендуется обратиться на завод-изготовитель, который отремонтирует Ваш прибор.

Более подробные информации предоставляет:
ЕГО КОВО,
Прага 7 - ЧССР

In order to uphold their good tradition, TESLA BRNO, Nat. Corp., are greatly interested in ensuring that their measuring instruments serve the users with maximum accuracy. Therefore, customers who have not sufficient experience in dealing with sophisticated electronic circuits and/or suitable instrumentation, are requested to entrust repairs to the Service Organization of the makers, details about which will be supplied willingly by:
KOVO, Foreign Trade Corporation,
2 Jankovcova,
170 88 Praha 7,
Czechoslovakia

11. POKYNY PRO DOPRAVU A SKLADOVÁNÍ

11.1. Doprava

Konstrukce obalu je řešena s ohledem na snížení nepříznivých vlivů během dopravy. Přístroje však musí být chráněny proti přímému vlivu počasí a

11. УКАЗАНИЯ ПО ТРАНСПОРТИРОВКЕ И ХРАНЕНИЮ

11.1. Транспортировка

Конструкция тары выполнена с целью уменьшения неблагоприятных влияний в процессе транспортировки. Однако, приборы должны быть за-

11. INSTRUCTIONS FOR TRANSPORT AND STORAGE

11.1. Transport

The packing for the BM 578 signature analyzer has been designed so as to reduce as far as possible adverse influences which could be encoun-

působení teplot v rozsahu vyšším než -25°C až $+55^{\circ}\text{C}$. Krátkodobé zvýšení vlhkosti nemá na přístroj vliv.

11.2. Skladování

Přístroj lze skladovat v nezabaleném stavu v prostředí s teplotou od $+5^{\circ}\text{C}$ do $+40^{\circ}\text{C}$ při maximální vlhkosti 80%.

Při dlouhodobém skladování lze přístroj v továrním obalu skladovat v rozmezí teplot -25°C až $+55^{\circ}\text{C}$ při relativní vlhkosti do 95%.

V obou případech je nutné přístroje chránit proti povětrnostním vlivům uložením ve vhodných prostorách prostých prachu a výparů z chemikálií.

Na přístroje nesmí být ukládán žádný další materiál.

12. ÚDAJE O ZÁRUCE

Na správnou funkci přístroje poskytuje k. p. TESLA Brno záruku v délce stanovené hospodářským zákoníkem č. 109/1964 Sb. ve znění č. 37/1971 Sb. (§§ 195, 135). Podrobnější údaje o délce záruční doby jsou uvedeny v záručním listě.

13. PRÍZNAKOVÁ ANALÝZA

13.1. Číslicová technika dnes

Současný vývoj číslicových systémů jde směrem ke sběrníkovým strukturám, sestaveným z LSI obvodů [např. mikroprocesorů, ROM, RAM, komplexních interfejsových jednotek].

plnicemi ot přímého vlivu počasí, a také ot vlivu teploty, vyšší než -25°C a $+55^{\circ}\text{C}$. Krátkodobé zvýšení vlhkosti ne ovlivňuje vliv na přístroj.

11.2. Хранение

Прибор можно хранить в незапакованном виде в среде при температуре от $+5^{\circ}\text{C}$ до $+40^{\circ}\text{C}$ при максимальной влажности воздуха 80%.

При длительном хранении можно прибор в заводской таре хранить при температуре от -25°C до $+55^{\circ}\text{C}$ и при относительной влажности воздуха до 95%.

Однако, в обоих случаях необходимо прибор защищать от воздействия погоды путем хранения в подходящих помещениях без пыли и химических испарений.

На прибор не следует класть никакой другой материал.

12. УСЛОВИЯ ГАРАНТИИ

Предприятие ТЕСЛА Брно гарантирует правильную работу своих изделий в течение гарантийного срока для заказчиков стран-членов СЭВ и им равных, установленного Общими условиями СЭВ 1958 г. (§§ 28--30).

Более подробные данные о продолжительности гарантийного срока указаны в гарантийном свидетельстве.

13. СИГНАТУРНЫЙ АНАЛИЗ

13.1. Современная цифровая техника

Современное развитие цифровых систем направлено на шинные структуры, образованные из схем БИС (например, микропроцессоров, ПЗУ, ОЗУ, комплексных интерфейсных блоков).

tered during transport. However, the instrument must be protected from the direct influence of inclement weather and of temperatures exceeding the range of -25°C to $+55^{\circ}\text{C}$. Transitory increase of the relative humidity has no detrimental effect on the packed instrument.

11.2. Storage

When unpacked, the BM 578 signature analyzer can be stored at temperatures within the range of $+5^{\circ}\text{C}$ to $+40^{\circ}\text{C}$ at a maximum relative humidity of 80%.

When packed in its original packing, the BM 578 signature analyzer can be stored for any length of time at temperatures within the range of -25°C to $+55^{\circ}\text{C}$ at a relative humidity of up to 95%.

In either case, the instrument must be protected from adverse atmospheric influences by keeping it in a suitable room which is free from dust and chemical fumes.

No other material must be stacked on the stored instrument.

12. GUARANTEE

With customers outside Czechoslovakia, the guarantee conditions are agreed upon individually in every case.

The guarantee does not cover defects caused by incorrect application of the instrument.

Details about the guarantee terms are given in the Guarantee Certificate.

13. SIGNATURE ANALYSIS

13.1. The present state of the digital technique

The present development of digital systems aims towards bus structures assembled from LSI circuits [such as microprocessors, ROM and RAM stores, complex interface devices].

Velká část hardwarové logiky, dříve používané ke komplexnímu zpracování signálů a dat, přechází při řízení komunikace a algoritmických vztahů mezi sběrnicovými jednotkami do softwarové manipulace s daty. Jestliže jsou logické signály nahrazeny tokem dat v např. mikroprocesorovém systému, nejsou funkční operační charakteristiky systému nezbytně spjaty s danou hardwarovou strukturou a je daleko obtížnější je charakterizovat a definovat. Další komplikace spočívá v tom, že mnohé jednotky napojené na sběrnici, jsou obousměrné [tj. mají na téže svorce vstup i výstup].

Na rozdíl od kombinační logiky i ten nejjednodušší mikroprocesorový systém odolává snahám o lokalizování závady, i když jsou podpořeny podrobnou dokumentací a rozsáhlým užitím techniky izolace obvodů. Proto je většina oprav mikroprocesorových částí přístrojů řešena výměnou celé desky, a proto se také mnoho servisních techniků bojí mikroprocesorů. I když jsou zkušební opraváři vyzbrojeni logickými analyzátory a další speciální přístrojovou technikou, vyžaduje nalezení vadných součástek v mikroprocesorovém nebo sběrnicovém přístroji detailní znalost obvodů a může zabrat velmi mnoho času. Hlavní problém je v tom, že dosavadní testovací přístroje poskytovaly buď příliš mnoho nebo příliš málo informace. Pro efektivní nalezení vadné součástky v dílenské praxi je nevhodnější komprese dlouhých datových řetězců existujících v systému běžícím normální operační rychlostí do kompaktního, snadno interpretovatelného a charakteristického výrazu. Tento výraz ne-

Большая часть логики технического оснащения, ранее используемая для комплексной обработки сигналов и данных, переходит при управлении связью и алгоритмическими соотношениями между блоками, подключенными к шине, к манипуляции данными в соответствии с математическим обеспечением. Если логические сигналы заменены потоком данных, например, в микропроцессорной системе, то нет однозначной связи функциональных операционных характеристик системы с данной структурой технического обеспечения и значительно труднее характеризовать и определять эти характеристики. Следующее затруднение заключается в том, что многие блоки, подключенные к шине, работают в обоих направлениях (т. е. они имеют вход и выход на одном и том же выводе).

В отличие от комбинационной логики и самая простая микропроцессорная система сопротивляется стремлениям определить местонахождение неисправности даже, если эти стремления сопровождаются подробной документацией и обширным использованием техники изоляции схем. Поэтому большинство видов ремонта микропроцессорных частей приборов осуществляется путем замены всей платы, вследствие чего многие работники технического обслуживания боятся микропроцессоров. Даже, если опытные работники по ремонту имеют логические анализаторы и другие специальные приборы, то нахождение неточных деталей в микропроцессорном приборе или приборе с шиной-структурой нуждается в подробном знании схем и может занять очень много времени. Основная проблема заключается в том, что существующие до сих пор испытательные приборы дают слишком много или слишком мало информации. Для эффективного нахождения неточной детали в условиях цеха наиболее подходящим является сжатие длинных цепей данных, существующих в системе, работающей при нормальной оперативной скорости в компактную легко понимаемую и характерную форму. Такая форма может давать информацию только о том,

By controlling the communication and algorithmic interaction between bus units, a large proportion of the hardware logic employed hitherto for carrying out complex signal and data processing, now yields to software data manipulation. When logic signals are substituted by streams of data bits, e. g. in a microprocessor system, then the functional operational characteristics of the system are not essentially connected to the given hardware structure and thus are considerably more difficult to characterize and define. A further complication lies in the fact that many units connected to the bus are bidirectional [i. e. they have an input as well as an output on the same terminal].

As different from combination logic circuits, even the simplest microprocessor system resists efforts to locate defects, unless they are based on detailed documentation and supported by extensive application of the circuit isolation technique. Consequently, the repair of microprocessor parts of instruments is carried out in the majority of cases by exchanging the whole affected printed circuit board, and this is also the reason for the wariness of service technicians of dealing with microprocessors. Even when an experienced service technician has at his disposal logic analyzers and specialized instrumentation, the prerequisite for finding a defective component in a microprocessor or bus-structured instrument is a thorough knowledge of all the circuits, and the work can take a very long time. The main difficulty is that the test instruments available hitherto yield either too much or too little information. For effective trouble-shooting, i. e. the speedy finding of a defective component in repair workshop practice, it is best to compress the long data strings existing in the system running at its usual operating speed, into a compact easily interpretable and characteristic term which does not need to indi-

musí říkat nic jiného, než že příslušný zkoumaný uzel pracuje nebo nepracuje správně.

13.2. Základ příznakové analýzy

Základními složkami příznakové analýzy (PA) jsou „kompresce dat“ a „vlastním obvodem generovaný stimul“.

Kompresce dat je dosaženo takto: Data ze sledovaného uzlu vstupují do příznakového analyzátoru synchronně s hodinovým signálem testovaného přístroje během celého START—STOP intervalu, fyzického rovněž testovaným přístrojem. V příznakovém analyzátoru je šestnáctibitový posuvný registr, do kterého data vstupují buď přímo, nebo invertovaná, a to podle předchozího datového obsahu registru. Celkem je možných 2^{16} , tj. 65 536 stavů, kterými může posuvný registr během měřičního intervalu projít. Tyto stavy jsou pak dekódovány a zobrazeny na čtyřech hexadecimálních segmentovkách a stávají se „příznakem“. Tento příznak je charakteristický výraz, reprezentující časově závislou logickou aktivitu příslušného uzlu (měřičního bodu) během daného měřičního intervalu. Jakákoliv změna v chování tohoto uzlu (např. posune-li se hrana o jeden hodinový cyklus dopředu nebo dozadu) se projeví změnou příznaku, což znamená chybu ve funkci testovaného obvodu. Výhodou použitelného algoritmu komprese je to, že i měřiční intervaly přesahující 2^{16} hodinových cyklů dávají stále platné, opakovatelné příznaky.

Signál, který vybudí uzel tak, že produkuje příznak, se nazývá „stimul“. U PA je zdrojem stimulu sám testovaný přístroj. Tím je dáno, že je možné testovat při plné funkční rychlosti, a to i tak, že vybrané obvodové celky budou testovány nezávisle

čto исследуемый узел работает правильно или не работает правильно.

13.2. Основы сигнатурного анализа

Основными частями сигнатурного анализа (СА) являются «сжатие данных» и «стимул, генерируемый собственной схемой».

Сжатие данных осуществляется следующим образом: данные из исследуемого узла поступают в анализатор сигнатуры синхронно с тактовым сигналом испытываемого прибора в течение всего интервала START—STOP, управляемого также с помощью испытываемого прибора. В анализаторе сигнатуры имеется шестнадцатитригитовый сдвигающий регистр, в который данные поступают непосредственно или в инвертированном виде в зависимости от предшествующего содержания регистра. В общей сложности имеется 2^{16} возможных состояний, т. е. 65 535 состояний, которые может занять регистр в течение измерительного интервала. Эти состояния затем декодируются и изображаются с помощью четырех шестнадцатеричных цифровых индикаторов и становятся сигнатурой. Эта сигнатура является характерной величиной, которая представляет собой зависящую от времени логическую активность соответствующего узла (измерительной точки) в течение данного измерительного интервала. Какое-либо изменение в поведении этого узла (например, смещение фронта на один период тактового сигнала вперед или назад) проявляется в изменении сигнатуры, что означает ошибку в работе испытываемой схемы. Преимуществом используемого алгоритма сжатия является то обстоятельство, что измерительные интервалы, превосходящие 2^{16} тактов, дают справедливые и воспроизводимые сигнатуры.

Сигнал, который возбуждает уzel таким образом, что uzel выработает сигнатуру, называется стимулом. В случае СА источником стимула является сам испытываемый прибор. В результате этого обеспечивается возможность проведения испытания на полной рабочей скорости, причем

cete more than whether the tested circuit node operates correctly or not.

13.2. The basis of signature analysis

The basic components of signature analysis (SA) are "data compression" and „circuit-generated stimulus“.

Data compression is produced as follows: The data from the tested node enter the signature analyzer synchronously with the clock signal of the instrument under test during the whole START—STOP interval which is also controlled by means of the instrument under test. The signature analyzer houses a 16-bit shift register, into which the data enter either directly or after inversion, depending on the previous data content of the register. Altogether 2^{16} , i. e. 65,536, states are possible, to which the shift register can become set during one measurement interval. Then, these states are decoded and displayed by four hexadecimal 7-segment indicators and become a "signature". This signature is the characteristic term which represents the time-dependent logic activity of the particular node (measuring point) during the specified measurement interval. Any change in the behaviour of this circuit node [e. g. when an edge is shifted forwards or retarded by one clock cycle] is exhibited by a change in the displayed signature, indicating malfunctioning of the tested circuit. An advantage of the employed compression algorithm is that even measurement intervals exceeding 2^{16} clock cycles produce always valid, repeatable signatures.

A signal, which induces a node to produce the signature, is the "stimulus". In signature analysis (SA), the instrument under test itself acts as a source of stimuli. Thus, whilst maintaining full dynamic operational speed, tests are feasible on selected parts of the circuitry independently of

на [иных]. Ровněž synchronizace a měřicí interval pro příznakový analyzátor musí být odvozeny od testovaného přístroje. V mikroprocesorovém systému není stimul nic jiného než program (obvykle v EPROM), který vyzkouší [vybudí] postupně všechny části systému. Vezmeme-li v úvahu obrovské možnosti mikroprocesoru při manipulaci s daty, nebude vytvoření vhodných posloupností stimulů pro vybudění všech jednotek příliš obtížné.

Platí, že čím složitější a větší bude testovaný systém, tím větší bude zisk vytěžený z použití PA.

Uzly je třeba vybudit tak, aby prostě měnily svůj stav. Mění-li uzel svůj stav, poskytuje velmi omezenou diagnostickou informaci — není zcela vyzkoušen. To platí jak pro body na deskách PS, tak pro body uvnitř IO. Naopak, mění-li uzel aktivně své stavy patřičným způsobem ve správných okamžicích, poskytuje mnohem více platné informace. Ve skutečnosti příliš nezáleží na tom „co“ uzel vybudí k poskytování diagnostické informace.

Úplná pravdivostní tabulka je sice obecně více vyčerpávající a může nalézt více chyb — ovšem za cenu podstatně rozsáhlejších prostředků a časových ztrát.

To vše vede k návrhu „volného běhu“. Volnoběh pro účely PA znamená:

Uvedení obvodu do běhu v opakuji se smyčce s minimálním počtem součástí k tomu potřebných, ale s maximálním počtem aktivně vybuděných uzlů.

U mikroprocesorů, kontrolérů, ASM aj. lze volnoběh elegantně vytvořit tím, že rozpojme datovou

vybrané části schéma испытываются независимо от других. Также синхронизация и измерительный интервал для сигнатурного анализатора должны быть выработаны на основании испытываемого прибора. В микропроцессорной системе стимулом является не программа, а что-нибудь другое (обычно ПЗУ), что проверит (возбуждает) постепенно все части системы. Если принять во внимание колоссальные возможности микропроцессора при манипуляции с данными, то создание подходящих последовательностей стимулов для возбуждения всех блоков не будет слишком затруднительным. Справедливо правило, что чем сложнее и больше испытываемая система, тем больше эффект, вытекающий из использования СА.

Узлы следует возбуждать таким образом, чтобы они просто меняли свое состояние. Если узел не меняет свое состояние, то он дает очень ограниченную диагностическую информацию и не является полностью проверенным. Это относится как к точкам на платах печатного монтажа, так и к точкам внутри интегральных микросхем. С другой стороны, если узел меняет активно свои состояния надлежащим образом, а также в надлежащие моменты времени, то он дает значительное большее количество нужной информации.

В действительности, неважно, как уzel возбуждается для получения диагностической информации. Полная таблица состояний является с общей точки зрения более исчерпывающей и может найти большее количество ошибок, однако это окупается ценой существенно более сложных средств и потерей времени. Это все приводит к проекту «свободного хода». Свободный ход для целей СА означает:

— пуск схемы в ход в повторяющейся петле с минимальным количеством деталей, необходимых для этого, но с максимальным количеством активно возбуждаемых узлов.

В случае микропроцессоров, контроллеров, ASM и т. п. можно свободный ход очень удобно создать так, что размыкается шина данных (или

others. Also, the synchronization and the measurement intervals must be derived for the signature analyzer from the tested instrument. In a microprocessor (μP) system, the stimulus is only the program (usually EPROM), which tests (drives) successively all the remaining parts of the system. Due to the enormous capabilities of a microprocessor to manipulate data, the production of a suitable sequence of stimuli for "exercising" all the nodes successively, does not seem to present excessive difficulties.

It stands that the more complex the system, the greater is the benefit derived from the application of SA.

The nodes must be "exercised" in such a manner that they change their states constantly. If a node does not do this, it offers only very limited information for diagnosis; it is not tested fully. This applies not only to nodes on a printed circuit board (PCB), but also to such which are inside an integrated circuit. If the node changes its state actively in a proper way and at the correct time, then it offers much more valid information. In actual practice, it does not matter much "what" evoked the node to provide diagnostic information. However, a complete "Truth Table" is generally more exhaustive and will uncover a larger number of failures — of course at the cost of considerably more extensive instrumentation and loss of time. All this leads to the concept of "free running".

The meaning of free running for the purpose of SA is as follows:

1. Inducing the circuit to run in a repetitive loop, with
 2. a minimum number of components required for the purpose, but
 3. with a maximum number of nodes exercising.
- For microprocessors (μPs), controllers, ASMs, etc., free running can be induced readily by opening

[небо инструкční] sběrnici a vnutíme jí takovou instrukci nebo řízení, která způsobí plynulý cyklický běh celým adresovým nebo řídícím polem. Obvody, které to zajišťují, nazveme „jádro“. Bývá to obvykle základ či srdce celého systému. Nepracuje-li, nefunguje celý systém.

Sledováním příznaků ve volnoběhu lze ověřit jádro, většinu kombinační logiky na adresových a řídících linkách [hlavně dekodéry a obsah paměti ROM] a funkci datové sběrnice. Ve většině případů však volnoběh sám o sobě nemůže dostatečně vyzkoušet všechny obvody a uzly. Např. RAM, většina sekvencních a LSI obvodů a mikroprocesory nejsou dobře testovatelné ve volnoběhu.

Pro vyzkoušení této třídy obvodových prvků musí být generovány testovací stimuly, které obsahují tolik mnohonasobných budících podnětů, kolik jen je ještě únosné. Často bývají tyto stimuly obsaženy v programu samocontroly jako podprogramy. Základním předpokladem a současně výhodou PA je to, že stimuly jsou generovány testovaným obvodem samým. V případě mikroprocesoru to lze jednoduše provést zápisem programu PA stimulů do části ROM. Tento program je typicky mnohem kratší, než vlastní operační program přístroje (typicky 5%) a snadněji sestavitelný. Jiné typy systémů, méně schopné generovat stimuly, si mohou vyžádat vyšší úroveň testovacího firmwaru. A konečně pro mnohé obecné logické systémy nebude PA vhodná, vzhledem k velkému rozsahu předávajícího hardwaru, nutného k vytvoření vhodných stimulů a k řízení datových zpětnovazebních smyček.

instrukcí) a v nee vводится такая инструкция или управляющий сигнал, которые способствуют непрерывному циклическому входу всего адресного или управляющего поля. Все схемы, которые обеспечивают такую работу, называются «ядром». Ядро представляет собой обычно основную часть всей системы. Если оно не работает, то вся система не работает.

Путем исследования сигнатур в режиме свободного хода можно проверить ядро, большую часть комбинационной логики на адресных и управляющих шинах (главным образом, декодирующие устройства и содержание запоминающих устройств ПЗУ) и работу шины данных. В большинстве случаев свободный ход сам по себе не является достаточным для полной проверки всех схем и узлов. Например, ОЗУ, большинство последовательных схем и БИС-схем, и микропроцессоры не очень хорошо испытываются в режиме свободного хода. Для проверки этого класса схемных элементов должны генерироваться испытательные стимулы, которые содержат такое количество многократных возбуждающих сигналов, какое является приемлемым. Часто эти стимулы включены в программу автоконтроля в качестве подпрограмм. Основной предпосылкой и одновременно преимуществом СА являются то обстоятельство, что стимулы генерируются самой испытываемой схемой. В случае микропроцессора это можно очень легко выполнить путем ввода программы стимулов СА в части запоминающего устройства ПЗУ. Эта программа всегда значительно короче собственно операционной программы (обычно 5%) и более просто составляется. Другие типы систем с меньшей способностью генерирования стимула могут требовать более высокого уровня испытательного фирменного математического обеспечения. А наконец, для новых общих логических систем СА не является подходящим ввиду большого объема дополнительного технического оснащения, необходимого для создания подходящих стимулов и для управления обратных петель данных.

the data (or instruction) bus and enforcing such an instruction or control which causes a continuous cyclic run through the whole address or control field. The circuitry which ensures this cycling is called the "kernel"; it is usually the basis or heart of the whole system. If it is out of action, then the whole system is inoperative.

By following the signatures in the free running mode, the kernel can be verified, as well as the majority of the combinatory logic on the address or control lines [especially address decoders and the content of ROM stores] and the operation of the data bus. However, in the majority of cases, free running alone cannot exercise all circuits and nodes sufficiently. For example, RAM stores and most of the sequential and LSI circuits, as well as microprocessors, are not testable properly only by free running.

In order to test this class of circuit components, special test stimuli must be generated which contain as many multiple evoking incentives as are still bearable. These stimuli are often contained as sub-routines in the self-testing program. The basic condition for and also the advantage of SA is that the stimuli are generated by the tested circuitry itself. In the case of a microprocessor, this can be achieved easily by preparing a separate program of SA stimuli and entering it into a part of the ROM store. This program is typically much briefer than the operating program of the instrument (typically only 5%) and also easier to compile. Other types of systems which are less capable of generating stimuli may require a test firmware of higher-level. Finally, for many random logic systems, SA may not be practicable, due to the extensive additional hardware which is needed for creating suitable stimuli and for controlling the data feedback loops.

Нейвече апликаци ПА буде правдэподобнэ ве сбэрничовых систэмах. Сбэрничовэ структуры наблизэи значнэ операцни входоу, моху а знеснаднит аналэзу завод. Обывкли проблемэ же, ктерэи IO высилá на сбэрничэ шпатнá дата? Тато отáзка в немусела бэи так обтизнá, але ексистуйэ такové заводоу, ктерэ локализовани чхыбы тэмэф знесоужни. Поступу, ктерэ умозни с помочи ПА налэзэи заводоу на сбэрничэ, будоу уведены дále.

I кдыз же ПА предностнэ урчэна jako сервисни а вэробои нáстрои к выхлэдани завод, мже пфинэст ценнэ выслэды I пфи овэфовани прототипу а взорку, какмиле жоу знáмы справнэ пфизнаки. Мже одхалит I чхыбы в часовани а пфилиснá зпоздэни нектерых узлу следованим stability пфизнаку пфи змэнáчху hodinовého кмточту.

13.3. Вывоэ тестователных пфистроэ

Добру тестователност пфистроэ нефи вэчэи нáходу. Тестователност муфи бэи добфэ наврзэна. Окáмзжик, кды зачэинáме мислэи на тестовани а сервис, настáне жэи в почáтку вывоэу, жешэи пфедтиф, неэ се устáли обводоу I програмовэ рэшэни пфистроэ. Тэхду жешэи мже бэи проведэни пинодоужнотнэ нáврх стратэгии оравр тесту а вымезэни простор про жеи имплементаци [напф. адресовэи простор в ROM, мисдо прэ пфепиначэ, мэфичэи бодоу а пфидáвнэи hardware].

Тестователност пфистроэ мже бэи звышэна дуслэднэм дэленэи на функцни целку. Напф. роздэлимэ-ли обводоу на некотлик взáемнэи минимáлнэи звáвислых модулу, пфичэмзжэи кáждэи будэи на влáстни десце плóш-

Сáмой бóльшой облáстэу применэния СА вэрóятно будоу систэма, испóлуэующие шинэ. Шинэные структуры дáют áзначительные операционные преимущэствá, однако они могуи затруднитэи аналэзи откáзов. Обывчнáя проблемá: какáя из микросхем перэдáет в шинэ неáправильные дáнные? Этои вопрос сам по себе не очэи труднэй, однако ексистуюи такие неисправности, кторые почти ексключоуи определэние местонахоужения ошибки. Спóсобоу рáботы, кторые испóлуэуи СА, дáют возможность определэи неисправности на сбэрничэи шинэ, привоужэи ниже.

Несмотря на то, что СА, в первую очэреду, предназначэни в качэствэ апаратá техничэского облуживаниа и производствá для отыскиваниа неисправностей, он мже дáти ценные результэты и при проверке прототипов и образцов при условии, что известны правильные сигнатурэи. Он мже обнаружитэи ошибки в синхронизации и чрезмерные задержки определэнных узлов в результэте исслэдованиа устойчивости сигнатурэи при изменэнии тактовой частоты.

13.3. Разрáботкá приборов, допускáющих испытáния

Вывсокая спóсобоност прибора к испытáниям не является случáйной. Она должнá бэи результэтом продумáнного прóекта. Момент, когду следуэи задумáться над испытáнием и техничэским облуживаниэи, наступáет уже в начале разрáботки еше до того, когду устáновлено схемное и программное рэшэние прибора. Еше в этои момент мжеи осущэствитэи полнэй прóект стратэгии рементá и испытáний и выделэи прострáнствэ для ввэдрэния этого. (Например, адресное прострáнствэ в ПЗУ, место для переключатэли, измерительные точки и дополнителное техничэское облэпэчение).

Спóсобоност прибора к испытáниям мже бэи звышэна его дэленэи на функциональные узлы. Например, ешеи схэму разбитэи на несколько модулэй, минимáльно звáвислых друг от друга, пфичэм кáждэи модуль собрани на собствэнной

Probably, SA will find most application possibilities in bus-structured systems. These offer considerable operational advantages, however, they can render fault analysis difficult.

The usual problem is: Which integrated circuit puts false data on the bus. This question should not be too difficult to answer, but there exist certain major defects which make the finding of a bus fault almost impossible. Procedures which enable the discovering of a bus defect with the aid of SA will be given later.

Even though the signature analyzer is primarily a service and production trouble-shooting device, it can be of value also in the checking of prototypes and proof samples, provided the correct signatures are known. It can reveal timing errors and excessive settling times of some of the nodes by following the stability of the signatures when the clock rate of the system is changed.

13.3. Designing of testable instruments

Good testability of an instrument is not accidental; it must be designed-in. The time to think about serviceability is already at the beginning of the designing phase, before the hardware and software designs are stabilized; then is the correct time to decide upon a full-valued concept of servicing and repair strategy and to make provisions for its implementation (e. g. by allocating space in the ROM store, providing room for switches, measuring points and service hardware).

The testability of an instrument can be enhanced by systematic partitioning of its functional units. For example, splitting-up the circuitry into several mutually minimally dependent modules, each on its own PCB, renders the instrument easier to

ных spojů, získáme snadněji pochoitelný a opravitelný přístroj než v případě masivu navzájem sblážit propojených obvodů na jedné velké desce PS. Mikroprocesorové systémy obecně umožňují takové dělení. Je-li však na takovém systému aplikována PA, ztrácení velké desky PS mnoho ze své špatné testovatelnosti a opět vystoupí do popředí jejich jiné výhody (např. nízká výrobní cena velkých sérií).

Základní složkou testovatelnosti je „samokontrola“. Obvykle je ve formě zkoušek a měření, prováděných přístrojem samým tak, aby se ověřila funkčnost většiny obvodů. Postupnost samokontroly může být nastartována automaticky po zapnutí přístroje nebo stisknutím příslušně označeného tlačítka na panelu. Výsledek typické samokontroly je indikace typu [dobrý — špatný] určena obsluze přístroje. Samokontrola tedy může poskytnout diagnostickou informaci určité úrovně, je-li vyžadána.

Hlavní vlastnosti samokontroly jsou:

1. předem upozorní obsluhu na možné problémy
2. přesvědčí obsluhu, že přístroj, o jehož správné funkci měla pochybnosti, je ve skutečnosti v pořádku.

Tato druhá vlastnost uchrání rovněž nezkušené zákazníky od zaslání fungujícího (ale značně složitějšího) přístroje k nepotřebné opravě.

Je-li přístroj shledán vadným, musí být buď opraven nebo vyřazen. Jelikož většina elektronických výrobků není dosud běžně k dispozici, zni problém „najít závaďu a lokalizovat ji“. Byl-li přístroj vyvíjen s ohledem na dobrou testovatelnost, bude vět-

štinou platby печатного монтажа, то получается более понятный и более ремонтоспособный прибор по сравнению с массивом проложенных между собой сложных схем на одной крупной плате печатного монтажа. Микропроцессорные системы обычно дают возможность такого разделения. Однако, если для таких систем использовать СА, то крупные платы печатного монтажа не являются столь непригодными для испытаний и снова появляются на первом плане их преимущества (например, низкая себестоимость больших серий).

Основной частью испытательности является автоконтроль. Обычно он дается в виде испытаний и измерений, осуществляемых самим прибором так, чтобы проверить работоспособность большинства схем. Последовательность операций автоконтроля может быть запущена автоматически после включения прибора или путем нажатия соответствующей кнопки на панели. Результат типичного автоконтроля — это индикация типа «исправный — неисправный», которая предназначена для обслуживающего персонала. Следовательно, автоконтроль может давать диагностическую информацию определенного уровня, если она требуется.

Основные свойства автоконтроля следующие:

1. заранее обращает внимание обслуживающего персонала на возможные проблемы
2. убеждает обслуживающий персонал в том, что прибор, о работоспособности которого были сомнения, является в действительности исправным.

Это второе свойство защищает также многих неопытных потребителей от отправления работающего (но очень сложного) прибора на ремонт, который не требуется.

Если прибор считается неисправным, то его следует отремонтировать или списать. Ввиду того, что большинство изделий электроники пока полностью недоступно, то проблема сводится к необходимости определения неисправности и ее местонахождения. Если прибор разработан с уче-

understand, to repair, than when it is a mass of mutually interconnected involved functional circuits on a common PCB. Microprocessor systems enable such partitioning in general. However, when SA is designed into even large PCBs, these lose much of their servicing disadvantages and their advantages [e. g. lower production costs in mass production] can become substantial.

A basic component of serviceability is "self-testing" which, in the form of tests and measurements carried out by the instrument itself, verifies the functioning of the circuits. The self-testing sequence can be initiated automatically after switching on the instrument, or by depressing the appropriately marked push-button on the front panel. The result of a typical self-testing is the indication good — bad, which is intended for the operator. Thus, self-testing can provide failure diagnosis of a certain degree, if requested.

The main advantages of self-testing are as follows:

1. Draws the operator's attention beforehand to possible problems.
2. Reassures the operator that the instrument which is suspected of malfunctioning is actually quite in order.

This second feature can save also an inexperienced user from sending a well-functioning (but fairly complex) instrument for a repair which is unnecessary.

If an instrument has been found to be faulty, it must be either repaired or discarded. As most electronic products are still not currently available, the aim is to ascertain the fault, to localize it and remedy it. If the instrument has been designed with good serviceability in mind, then most

šina závad velmi rychle nalezena a opravena. To je okamžik, kdy se naráz vyplatí vše, co bylo vloženo do dobrého návrhu aplikace PA a dokumentace. Kdo však vloží do přístroje schopnost PA? Nejčastěji se vývojář stará o to, aby hardware byl sčítelný se zásadami PA, a servisní inženýr připravuje servisní dokumentaci. Oba pak spolupracují na vytvoření programů testovacích stimulů a na celkové strategii vyhledávání chyb.

Jelikož PA je nová myšlenka, záleží první výsledky na tom, jak efektivně vývojář využije její principy při návrhu nového přístroje. Zkušenosti, které přitom získá, usnadní návrh dalšího přístroje a provedení se pochopitelně i na vyšší úrovni testovatelnosti.

13.4. Příznakový analyzátor BM 578 z hlediska aplikátora PA

Signály START a STOP vstupující do BM 578 zahajují a ukončují měřicí interval (okno, hradlo). Signál CLOCK synchronizuje vstupy START, STOP a DATA a řídí opakovací kmitočet jejich vzorkování tak, že data na nich jsou snímána a posouvána k dalšímu zpracování v každém hodinovém cyklu. Děje se tak vždy na hraně signálu CLOCK — je možno volit náběžnou nebo sestupnou hranu. Vstupy START a STOP pracují tak, že v klidovém stavu čeká BM 578 na hranu signálu START (synchronizovanou signálem CLOCK), bez ohledu na stav či změny signálu STOP. Touto hranou započne měřicí interval. Pak čeká BM 578 na hranu signálu STOP (synchronizovanou signálem CLOCK) bez ohledu na stav či změny signálu START. Takto sejmutá

tom obеспечения хорошей испытательности, то большинство неисправностей будет быстро найдено и устранено. Это — момент, когда сразу же окупается все, что было вложено в хороший проект применения СА и в документацию. Однако, кто вкладывает в прибор способность к СА? Конструктор чаще всего заботится о том, чтобы техническое оснащение было совместимо с принципами СА и нижезер по техническому обслуживанию подготавливает техническую документацию. Затем оба работают совместно при разработке программ испытательных стимулов и общей стратегии отыскания неисправностей.

Ввиду того, что СА — это новая идея, первые результаты зависят от того, насколько эффективно разработчик использует ее принципы при создании нового прибора. Опыт, который он при этом получит, облегчит проект следующего прибора, что проявляется и в виде высокого уровня способности прибора к испытаниям.

13.4. Сигнатурный анализатор BM 578 с точки зрения применения СА

Сигналы СТАРТ и СТОП, вступающие в BM 578, начинают и оканчивают измерительный интервал (вспышка, ключ). Сигнал ТАКТ синхронизирует входы СТАРТ, СТОП и ДАННЫЕ и управляет частотой повторения их стробирования таким образом, что данные снимаются и перемещаются для последующей обработки в каждом такте. Последнее имеет место всегда при прохождении фронта сигнала ТАКТ, причем можно выбрать восходящий и нисходящий фронты. Входы СТАРТ и СТОП работают таким образом, что в состоянии покоя прибор BM 578 ждет появления фронта сигнала СТАРТ, синхронизированного сигналом ТАКТ независимо от состояния или изменения сигнала СТОП. От этого фронта начинается измерительный интервал. Затем BM 578 ждет появления фронта сигнала СТОП (синхронизированного сигналом ТАКТ) независимо от состояния или изменения сигнала

defects can be located and repaired speedily. This is the moment when everything invested in the designing-in of SA and preparing documentation will prove lucrative. However, who is responsible for designing SA capability into a new product? Usually the designer takes care to ensure that the hardware is compatible with SA practice, and the service engineer prepares the service documentation; then, both participate in writing the programs of test stimuli and the overall troubleshooting strategy.

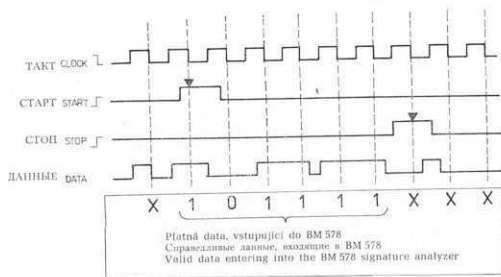
As SA is a new idea, the first results depend on how effectively a designer can utilize it in the designing of a new product. The experience he gains with his first SA application will make it easier to design a second type of instrument and obviously will enhance its testability even further.

13.4. The BM 578 signature analyzer employed as an SA applicator

The START and STOP operation signals entering the BM 578 signature analyzer initiate and terminate a measurement interval [window, gate]. The CLOCK signal synchronizes the inputs START, STOP and DATA and controls the repetition frequency of data sampling, so that the data on the inputs are sampled and passed on for further processing during every clock cycle. This takes place at the edge of the CLOCK signal; either the rising edge or the falling edge can be selected for triggering. The START and STOP inputs operate so that in the quiescent state the BM 578 instrument waits for the edge of the START signal [synchronized with the CLOCK signal], regardless to the state of or changes in the STOP signal. The measurement interval commences by this edge. Then, the BM 578 signature analyzer waits for the edge of the STOP signal [synchronized with the CLOCK signal], regardless to the state of or chan-

hrana ukončí měřicí interval a současně zobrazí přijatý příznak na displeji. Jako aktivní hranu signálů START a STOP lze opět volit náběžnou nebo sestupnou hranu (případně i téhož signálu, při spojení START—STOP paralelně). Detailní ohraničení měřicího intervalu je takové, že DATA sejmoutá současně s aktivní hranou START jsou již do příznaku započítána, kdežto DATA sejmoutá současně s aktivní hranou STOP již ne. Příklad reakce vstupních obvodů BM 578 na typické signály je na obr. 8.

Ukázka funkce vstupních obvodů BM 578



Obr. 8
Рис. 8
Fig. 8

Signály DATA, START a STOP musí být synchronní se signálem CLOCK a stabilní v okamžiku jeho aktivní hrany tak, aby byl dodržen potřebný

Сигналы ДАННЫЕ, СТАРТ и СТОП должны быть синхронизированы сигналом ТАКТ и устойчивы в момент прохождения его рабочего фронта

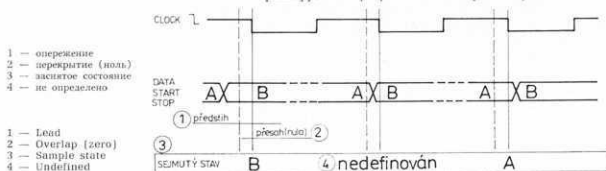
in the START signal. The edge thus sensed terminates the measurement interval and simultaneously presents the received signature on the display. As active (triggering) edge of the START and STOP signals, either the rising edge or the falling edge can be selected (also of the same signal, when START and STOP are connected in parallel). The measurement window is limited in such a manner that the DATA sampled simultaneously with the active edge of START are included in the signature, whereas those sampled simultaneously with the active edge of STOP, are not included. An example of how the input circuits of the BM 578 instrument respond to the typical signals is given in Fig. 8.

Example of the operation of the input circuits of the BM 578 signature analyzer

čas předstihu podle specifikace — viz obr. 9. Zaručovaný přesah dat je nula.

та для того, чтобы обеспечить необходимое время опережения — по спецификации см. рис. 9. Гарантируемое перекрытие данных равно нулю.

the time required for maintaining the specified lead [see Fig. 9] must be ensured. The guaranteed overlap is zero.



Obr. 9
Pac. 9
Fig. 9

Potřebný přesah START, STOP, DATA
Необходимое перекрытие START, STOP, ДАННЫЕ
Required overlap of START, STOP, DATA

Vstupy START, STOP a CLOCK mají jednu rozhodovací úroveň. Napětí nad 1,5 V je považováno za logický stav H, napětí pod 1,5 V za logický stav L.

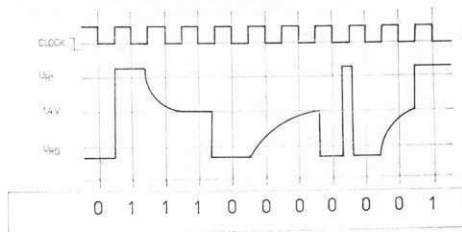
Входы START, STOP и ТАКТ имеют один пороговый уровень. Напряжение, превосходящее 1,5 В считается логическим состоянием H, напряжение ниже 1,5 В считается логическим состоянием L.

The inputs START, STOP and CLOCK have one decisive level. The voltage of 1.5 V is considered as logic state H and a lower voltage as logic state L.

Vstup DATA má dvě rozhodovací úrovně. Mezi aktivními logickými stavy H a L je ještě tzv. neplatný stav (0,8 V + 2 V). Tento stav se snímá vždy, je-li sledovaný uzel ve třetím logickém stavu (odpojený), nebo je-li hrot datové sondy ve vzduchu. To je dáno tím, že vstupní proud sondy je nulový při napětí 1,4 V. Vstupní impedanci si lze představit jako odpor $\approx 50 \text{ k}\Omega$, zapojený mezi vstup sondy a zdroj napětí 1,4 V, s paralelně připojenou vstupní kapacitou. Jelikož napětí 1,4 V je mezi oběma rozhodovacími úrovněmi, nezpůsobí změna z aktivního logického stavu na neplatný (nebo na třetí) stav změnu stavu JK klopného obvodu na vstupu BM 578. Vstup zůstane v posledním platném stavu. Obr. 10 ukazuje, jak tento vstupní obvod reaguje na různé signály.

Вход ДАННЫЕ имеет два пороговых уровня. Между активными логическими уровнями H и L имеется еще, так называемое, недействительное состояние (0,8 В — 2 В). Это состояние снимается тогда, если исследуемый узел находится в третьем логическом состоянии (отключен) или если наконечник щупа приемника данных не подключен. Последнее вызвано тем, что входной ток щупа равен нулю при напряжении 1,4 В. Входное сопротивление можно представить сопротивлением $\approx 50 \text{ k}\Omega$, которое подключено между входом щупа и источником напряжения 1,4 В с параллельно подключенной входной емкостью. Ввиду того, что напряжение 1,4 В находится между обоими пороговыми уровнями, изменение активного логического состояния в недействительное (или в третье) состояние не вызывает изменения состояния триггера JK на входе BM 578. Вход остается в последнем действительном состоянии. На рис. 10 показано, каким образом эта входная цепь реагирует на различные сигналы.

The DATA input has two decisive levels. However, between the active logic states H [high] and L [low] is also a non-valid state (0.8 to 2 V). This state is sampled always when the tested node is in its third logic state (disconnected), or when the tip of the data probe is in midair. The reason for this is that the input current of the probe is zero at a voltage of 1.4 V. The input impedance can be considered as a resistance $\approx 50 \text{ k}\Omega$ connected between the probe input and the 1.4 V voltage supply with the input capacitance connected in parallel. As the voltage of 1.4 V lies between the two decisive levels, a change from an active logic level to a floating (non-valid or third) state does not cause a change in the state of the JK flip-flop circuit at the input of the BM 578 signature analyzer. The input remains in the last valid state. Fig. 10 indicates how this input circuit reacts to various signals.

Obr. 10
Prac. 10
Fig. 10

Data, vstupující do BM 578
Данные, входящие в BM 578
Data entering into the BM 578 signature analyzer

Hlavní výhoda, získaná tímto algoritmem, je možnost získat stabilní a opakovatelné příznaky z třístavových uzlů. [Bude-li však uzel připojen přes odpor na napájecí napětí, může rozptylová kapacita uzlu zpozdit přechod do stavu H, a tím způsobit nesouhlasící příznak.]

Vstupní algoritmus nevyžaduje obecně, aby první bit datového řetězce byla „tvrdá jednička“ nebo „nula“. Jestliže však první datový bit do BM 578 [současný s hranou START] má neplatnou logickou úroveň (např. třetí stav), bude mu přiřazen logický stav posledního bitu s platnou logickou úrovní, zejménaž aktivní hranou CLOCK ještě před signálem START. Stisknutím tlačítka RESET na datové sondě BM 578 lze asynchronně nastavit poslední platný logický stav na „nulu“.

Основное преимущество, обеспечиваемое этим алгоритмом, — это возможность получать стабильные и повторяющиеся сигнатуры из трехуровневых узлов. (Если узел подключен через сопротивление к напряжению питания, то емкость рассеяния узла может вызвать задержку перехода в состояние H и в результате этого вызвать несоответствующую сигнатуру.)

Входной алгоритм обычно не требует, чтобы первый бит цепи данных был равен «жесткой единице» или «нулю». Однако, если первый бит данных, вводимый в BM 578 (одновременно с фронтом START) имеет неправильный логический уровень (например, третье состояние), то ему будет присуждено логическое состояние последнего бита с правильным логическим уровнем, которое было снято активным фронтом TAKT еще до появления сигнала СТАРТ. При нажатии на кнопку СБРОС на щупе данных BM 578 можно асинхронно установить последнее действительное логическое состояние, равное «нулю».

The main benefit derived with this algorithm is the possibility of obtaining stable and repeatable signatures from three-state nodes. (If the node should be connected to the powering voltage via a resistance, then the stray capacitance of the node would delay transition into the state H and cause inconsistent signatures.)

The input algorithm generally does not require that the first bit of the data string should be a "hard 1" or "hard 0". However, if the first data bit entering the BM 578 instrument [synchronously with the edge of START] has a non-valid logic level [e. g. the third state], then to it will be allotted the logic state of the last bit which had a valid level and was sampled by the active CLOCK edge before the signal START. By depressing the push-button RESET on the data probe of the BM 578 instrument, the last valid data can be set asynchronously to "zero".

13.5. Generování signálů START, STOP, CLOCK

Základní vlastností každého měřičho přístroje podobného typu jako BM 578 je, že má zanedbatelný vliv na funkci obvodu, do kterého je připojen. I když vstupy BM 578 mají relativně vysoký vstupní odpor a malou kapacitu, mohou být obvody s velmi malou zatěžovací schopností nepříznivě ovlivněny přidáním zátěží vstupů BM 578. Může-li taková situace nastat, je dobrým zvukem oddělit řídicí signály do BM 578 invertorem pro zajištění předpokládané funkce.

Pro připojení mohou být použity standardní měřič body, lepší jsou však špičky $\varnothing 0,6-0,7$ mm, které umožní přímé nasunutí vodičů hradlovací sondy bez použití zachytávací svorky.

Signály jdoucí do BM 578 musí být přiměřeně čisté na hraně hodin. Protože rychlost vstupů BM 578 je stejná nebo větší než rychlost čehokoliv v testovacích obvodech, mohou krátké špičky nebo překmitly v okamžiku hrany hodin (testovaným obvodem ignorované) způsobit chyby v odečtu příznaku. Je vhodné přesvědčit se o čistotě signálů, které hodláme použít jako hradlovací. Důkladně zemní spoje by měly být samozřejmostí — jejich opomenutí může rovněž způsobit nesnáze.

Měřicí interval ohraničený signály START a STOP musí být pro všechny testované uzly jednoznačný a synchronní, jinak dojde k víceznačnosti příznaku. Počet hran hodinového signálu uvnitř měřičho intervalu musí být při každém dalším spuštění testu stejný.

13.5. Генерирование сигналов СТАРТ, СТОП, ТАКТ

Основным свойством каждого измерительного прибора, аналогичного прибору BM 578, является то, что он оказывает пренебрежимо малые воздействия на работу схемы, к которой прибор подключен. Несмотря на то, что входы BM 578 обладают относительно высоким входным сопротивлением и малой емкостью все же цепи, требующие очень малую нагрузку, могут быть недопустимо нагружены дополнительной нагрузкой входов BM 578. Если такое положение имеет место, то целесообразно отделить управляющие сигналы, идущие в BM 578 с помощью инвертора для обеспечения предполагаемой функции. Для подключения можно использовать стандартные измерительные точки, однако, лучше всего использовать штифты диаметром 0,6—0,7 мм, которые дают возможность прямого подсоединения проводов ключевого пула без использования зажима.

Сигналы, идущие в BM 578, должны обладать соответственно малым шумом при прохождении фронта тактовых импульсов. Ввиду того, что скорость входов BM 578 равна или больше скорости испытываемых схем, короткие выбросы или пики, появляющиеся в момент прохождения фронта тактового импульса, которые игнорируются испытываемым прибором, могут вызвать ошибки при отсчете сигнатуры. Целесообразно убедиться в чистоте сигналов, которые должны быть использованы в качестве ключевых. Тщательные заземляющие соединения — само собой разумеется. В противном случае могут возникнуть затруднения.

Измерительный интервал, ограниченный сигналами СТАРТ и СТОП, должен быть для всех испытываемых узлов однозначным и синхронным, в противном случае имеет место многозначность сигнатуры. Количество фронтов тактового сигнала внутри измерительного интервала должно быть при каждом последующем запуске испытания одинаковым.

12.5. Generating of the signals START, STOP, CLOCK

A basic property of all the measuring instruments of similar type as the BM 578 signature analyzer is that they have a negligible influence on the operating circuit to which they are connected. Even though the inputs of the signature analyzer represent a relatively high input resistance and low capacitance, circuits which have only very low drive capabilities, may be affected by any additional loading due to the inputs of the BM 578 instrument. If this situation is likely to occur, it is advisable to separate the control signals going to the BM 578 instrument by means of an inverter gate, so as to ensure predictable operation.

For connection, the standard test points are applicable. However, tags of $\varnothing 0,6$ to $0,7$ mm are better, as they enable the test leads of the gating probe to be connected directly without the test clips.

The signals entering the BM 578 signature analyzer must be adequately clean at the clock edge. As the input speed characteristics of the BM 578 instrument are the same as, or higher than, the speed of anything in the test circuits, short peaks or overshoots at the instant of the clock edge (which may be ignored by the tested circuit) can result in an error in the reading of a signature. It is advisable to ensure that the signals to be employed for gating are clean. Substantial earth leads are an obvious prerequisite; the neglecting of this rule can also cause many difficulties.

The measurement window framed (i. e. determined) by the signals START and STOP must be unambiguous and synchronous for all the tested nodes, otherwise an ambiguous signature would be created. The number of clocking edges in the measurement window must be the same at each further test.

Сворки хвостовые sondy, т. е. CLOCK, START и STOP зůstávají обычно на стáлых мѣстах бѣгом многа (небо вѣсех) снѣмání пѣзнакѣ датовой сôндой. Тѣм се велка чást пѣзнаковой аналѣзы обводу зjednoduší на пôuhѣ пѣсôувání датové sôнды з узлу на узел. Земнѣní почу тестѣ, в нѣхѣ же тѣба мѣнит пѣпоjení START, STOP и CLOCK на мѣнѣмум, мѣже вѣст ке зjednodušení поступу vyhledání chyby. Záležѣ hlavnѣ na обводovém řešení пѣстроје, до jakѣ míry то пѣjde uskutečnit.

Nejčastѣjším мѣstem пѣпоjení вступу CLOCK BM 578 je та fáze hodinového systѣmu testovaného пѣстроје, пѣи které jsou stabilní adresové i датové linky.

Typickými zdroji signálů START и STOP jsou adresové linky, adresové dekodéry, ovládací vstupy integrovaných обводů (chip enable), linky povolení пѣrušení, dále programové řízení „vlajky“, датové registry, I/O porty atd. Je však tѣba mít na paměti, že čím větší část обводу bude použita на generování START и STOP, tím větší bude pravděpodobnost, že závada bude právě в této části обводу. V tom případě není možné závadu lokalizovat, protože budou samozřejmě chybně všechny пѣznaky. Je vždy lepší, když se на generování START и STOP podílí jen malá část обводů пѣстроје. Je také nutné zajistit, aby funkce této části пѣстроје byla ověřena nejdříve.

Jsou-li jako START и STOP použity signály „chip enable“, které в sobѣ mají zakódován hodinový signál, je tѣba dát pozor, zda hrana CLOCK BM 578 je с нѣм ve fázi. Není-li tomu tak (jak se často stává), může nastat пѣpad, že měřicí interval bude trvat pouze jeden hodinový cyklus (což je sice

Зажимы ключевого шупа, т. е. ТАКТ, СТАРТ и СТОП остаются обычно подключенными к постоянным местам в течение многих (или всех) случаев снятия сигнатуры с помощью шупа приема данных. В результате этого большая часть сигнатурного анализа схемы упрощается и сводится к простому переключению шупа приема данных от одного узла к другому. Уменьшение количества испытаний, при которых необходимо изменить место присоединения СТАРТ, СТОП и ТАКТ, может обеспечить упрощение процесса нахождения ошибки. Решающим является схемное решение прибора, которое позволит произвести такое упрощение.

Самым частым местом подключения входа ТАКТ BM 578 является та фаза тактовой системы испытываемого прибора, при которой являются стабильными линии адресов и данных. Типичными источниками сигналов СТАРТ и СТОП являются линии адресов, декодирующие схемы адресов, схемные управления интегральных схем (chip enable), линии разрешения прерывания, далее программно-управляемые «флаги», регистры данных, входы И/О и т. д. Однако, необходимо иметь в виду, что чем больше часть схемы использована для генерирования сигналов СТАРТ и СТОП, тем больше вероятность того, что неисправность находится именно в этой части схемы. В таком случае нельзя неисправность найти, так как ошибочными будут все сигнатуры. Всегда лучше, когда генерирование сигналов СТАРТ и СТОП обеспечивается только малой частью схем прибора. Также можно обеспечить, чтобы работа этой части прибора была проверена первой. Если в качестве сигналов СТАРТ и СТОП использованы сигналы «chip enable», которые содержат закодированный тактовый сигнал, то необходимо обратить внимание на то, находится ли фронт сигнала ТАКТ BM 578 в фазе с указанным тактовым сигналом. В противном случае (что часто бывает) может быть такой случай, что измерительный интервал будет содержать только один тактовый цикл. (Это хотя и возможно в случае

The terminals of the gating probe, i. e. CLOCK, START and STOP, usually remain connected to the same points during several (or even all) signature samplings with the data probe. Thus, much of the SA of the circuitry is simplified to only repositioning the data probe from node to node. The reduction to minimum of the number of tests for which the connections START, STOP and CLOCK must be altered, can result in simplification of the process of fault-finding. Much depends on the circuit design of the instrument under test, how far this simplification is feasible.

Most often the point for connecting the CLOCK input of the BM 578 signature analyzer is that phase of the clock system of the instrument under test, at which the address and data lines are stable.

Typical START and STOP signal sources are: address lines, address decoders, chip enable inputs of integrated circuits, interrupt acknowledge lines and program-controlled flags, data latches and output I/O ports, etc. However, it must be borne in mind that the larger the part of the circuitry employed for generating the START and STOP signals, the greater is the probability that the sought defect is in this [employed] part of the instrument under test. In such a case, the defect will resist locating, as obviously all the signatures will be false. It is always best when only a small part of the circuitry takes part in the generating of the START and STOP signals. Also it is necessary to verify the correct operation of this part of the instrument beforehand.

When "chip enable" signals are used which have clock data encoded on them for START and STOP signals, it is essential to be very careful, as when the input CLOCK edge of the BM 578 instrument is not in phase with them [as is often the case], it can happen that the measurement window is only one clock cycle long (which is an acceptable state for the BM 578 signature analyzer, but

možný stav analyzátoru BM 578, avšak nepříliš použitelný pro testování). Je-li však ve fázi, je možno příslušný „chip enable“ jako START či STOP použít.

Pro vytvoření určitého měřicího intervalu je někdy nutný přídavný hardware. I když je většinou možné vyhnout se tomu pečlivým rozvržením adresových polí, bývá někdy přidání dekodérů, čítačů či jiných obvodů praktické pro definování specifických START—STOP intervalů. Jedna z nových technik generování signálů START a STOP je dekodování softwarového zápisu na adresu ROM.

Jestliže jsou do systému zabudovány přerušeni, obnovovací cykly paměti, či jiné asynchronní jevy, které nemohou být z testovací funkce vyloučeny, bývá v tomto systému často i hardware generující speciální „hodiny platných dat“ (právě tak jako vytváří většina mikroprocesorů signál „adresy platné“, který může být použit k hradlování hodinového signálu).

BM 578 pak vzorkuje data pouze tehdy, jsou-li stabilní a platná. Rovněž může být použito vypínání signálu CLOCK v těch časových intervalech, kdy je příjem dat nežádoucí. Často bývá tento signál v systému k dispozici (clock qualifier).

Datově řetězcem snímané datovou sondou uvnitř měřicího intervalu musí být přesně opakovatelné, aby se zajistilo snímání souhlasných příznaků v každém START—STOP intervalu. Obecně je nejlepší získávat signály START a STOP z co největší blízkosti mikroprocesoru nebo řidiče pro omezení možností ovlivnění vstupů START a STOP BM 578

analyzátoru BM 578, no ne slyšněm udobno dla ispytaniy). Odnako, esli signaly совпадают по фазе, то можно использовать соответствующий сигнал „chip enable“ в качестве сигнала START или СТОП.

Dla sozdaniya opredelennoho izmeritel'nogo intervala inogda trebuetsya dopolnitel'noe skhemnoe osnasheniye. Nesmotrya na to, chto v bol'shinstve sluchayev možno izbezhat' takoy neobkhodimosti putem tshatel'nogo raspredeleniya adresnykh poley, inogda dobavleniye dekodiruyushchey ustroystv schetchikov ili drugiy skhem yavlyetsya praktichnyy dla opredeleniya spetsificheskikh intervalov START, СТОП. Odnа из новых техник генерирования сигналов START и СТОП заключается в декодировании программной записи на адресе ПЗУ.

Если в системе предусмотрены прерывания, циклы восстановления запоминающих устройств или другие асинхронные явления, которые невозможно исключить из испытательной функции, то в этом случае часто имеется и программное оснащение, генерирующее специальные тактовые импульсы справедливых данных» (именно таким же образом большинство микропроцессоров вырабатывает сигнал «адреса справедливы», который может быть использован для ключевого управления тактовым сигналом).

В этом случае BM 578 стробирует данные только в том случае, если они стабильны и справедливы. Также можно использовать выключение сигнала ТАКТ в тех интервалах времени, когда прием данных нежелателен. Часто этот сигнал имеется в системе в распоряжении (clock qualifier). Цели данных, снимаемые шупом приема данных в пределах измерительного интервала, должны точно повторяться для обеспечения снятия одинаковых сигнатур в каждом интервале START, СТОП. Вообще лучше всего снимать сигналы START и СТОП как можно ближе к микропроцессору или управляющему устройству для ограничения возможности поступления ошибок в схемном оснащении на вход СТАРТ и СТОП

is not very useful for test purposes). However, a "chip enable" with clock data encoded on it at correct phase relations can be useful as a source of START and STOP.

In order to generate a particular measurement window, sometimes additional hardware is required. Although this can be mostly avoided by careful field mapping, the addition of decoders, ring counters, or other circuits, is sometimes practical for defining specific START—STOP windows. A new technique for generating START and STOP signals is the decoding of a software "write" to a ROM address.

If interrupts, store refresh cycles, or other asynchronous occurrences are integral to the circuitry being tested and cannot be eliminated from the test mode, often hardware is included in such a system and will generate a special "valid data clock" signal (just as a "valid address" signal is provided by the majority of microprocessors and can be used for gating the clock signal). Then, the BM 578 signature analyzer would sample data only when they are valid and stable. It is possible also to gate-off the CLOCK signal during such time intervals when data input is not desired. Often, these required gated signals are already available (clock qualifier) in the system.

The data strings sampled by the data probe during the measurement window must be repeatable exactly, in order to ensure the sampling of consistent signatures during each START—STOP window. In general, it is best to gain the START and STOP signals as close as possible to the microprocessor or controller, in order to reduce the possibility of influencing the START and STOP inputs of the BM 578 instrument by hardware faults. An ideal source is e. g. an unused high-

chybami v hardwaru. Ideálním zdrojem jsou např. nepoužité vyšší řady adresních linek mikroprocesoru. Je možné i spojit START a STOP paralelně a tím zjednodušit připojení BM 578 do testovaného přístroje.

I když i jediný START—STOP interval může poskytnout platný příznak, vyhledávání chyb je rychlejší s cyklickým opakováním stimulu. Jednorázové snímání příznaku najde uplatnění při sledování skutečně jednorázových dějů (např. procedura zapnutí přístroje, některá přerušení, aj.).

13.6. Inicializace jednotlivých testů

Prostředky (hardwarové či softwarové) pro generování různých soustav testovacích stimulů zkoušených jednotlivě částí systému musíme postupně uvádět v činnost. Možnosti startování samokontroly, testovacích funkcí PA, či volnoběhu jsou omezeny pouze vynalézavostí vývojáře. Pro samokontrolu a testy PA je nutné nastartovat program v té části ROM, která není v běžném provozu systému používána.

Následuje několik vhodných metod:

- Výměna stávající ROM za jinou, obsahující testovací program. V tomto případě je nutné nejdříve stávající ROM (v objímce) ověřit ve volnoběhu a teprve potom zaměnit za jinou. Startovací adresa testovacího programu musí být totožná se startovací adresou normálního programu. Hlavní nevýhodou této metody je to, že pro testování přístroje je nutné mít k dispozici příslušnou testovací ROM a také to, že při manipulaci s citlivými MOS paměťmi může dojít k jejich zničení.

BM 578. Ideálním zdrojem je například, neisпользуемые более высокие разряды линий адресов микропроцессора. Можно также соединить START и STOP параллельно, а результате чего упрощается подключение BM 578 к испытываемому прибору. Несмотря на то, что и один интервал START—STOP может дать правильную сигнатуру, процесс отыскания неисправностей проходит быстрее при циклическом повторении стимула. Однократное снятие сигнатуры находит применение при исследовании действительно однократных явлений (например, процедура включения прибора, некоторые прерывания и т. д.).

13.6. Инициализация отдельных испытаний

Средства (технические или программные) для генерирования различных систем испытательных стимулов, проверяющих отдельные части системы, должны вводиться в ход постепенно. Возможности запуска автоконтроля, испытательных функций СА или свободного хода ограничены только изобретательностью разработчика. Для автоконтроля и испытаний СА необходимо запустить программу в той части ПЗУ, которая при обычной работе системы не используется. Ниже приводятся несколько подходящих методов:

- Замена существующего устройства ПЗУ другим, содержащим испытательную программу. В этом случае необходимо сначала существующее устройство ПЗУ (а панели) проверить в режиме свободного хода и только после этого заменить другим. Адрес старта испытательной программы должен совпадать с адресом старта нормальной программы. Основным недостатком этого метода является то обстоятельство, что для испытания прибора необходимо иметь в распоряжении соответствующее испытательное устройство ПЗУ, а также то, что при манипуляции с чувствительными микросхемами МОП может иметь место их повреждение.

order address line of the microprocessor. Also it is possible to interconnect the START and STOP lines in parallel and thus to simplify connection of the instrument under test to the BM 578 signature analyzer.

Even though already a single START—STOP window can provide a valid signature, trouble-shooting is speedier when cyclic repetition of the stimulus is used. One-shot signature sampling finds application when actual one-shot occurrences are being followed (e. g. the process of switching-on an instrument, certain interrupts, etc.).

13.6. Initiating individual tests

The means (hardware or software) generating various strings of test stimuli for verifying the individual parts of the system must be set in operation successively. The possibilities of self-testing, function testing by SA, and free running, are limited only by the designer's inventiveness. In the self-testing or SA test mode it is necessary to start the program in that part of the ROM store which is not used in normal operation of the system.

Some methods suitable for the purpose are as follows:

- Exchange of the existing ROM store by another one containing the test program. In this case, the existing ROM store (plugged into the socket) must be verified as good in the free-running test and only then replaced by another one. The starting address of the test program must be identical with the starting address of the normal program. The main disadvantages of this method are that, in order to deal with the instrument under test, it is necessary to have a test ROM store, and that during manipulation with sensitive MOS stores (insertion and removal) they can easily incur damage.

- Použití tzv. servisního spínače (propojky, svorky) v přístroji nebo v testovacím přípravku.

Tento spínač může provést:

- a) předadresování určité části ROM obsahující testovací program
 - b) aktivování přerušení, jehož obslužný program obsahuje příslušný test
 - c) změnu stavu vstupního portu, který je v dotazovací smyčce mikroprocesoru
 - d) zablokování RAM, do které program v každé smyčce zkouší zapsat nuly. Ze zablokované paměti dostane zpět (vlivem odporů na +5 V) jedničky.
- Sdílení tlačítek vybavujících normálně jiné funkce. Např. adresovací tlačítka modulu IEC interfejsu mohou být použita pro výběr různých testovacích programových smyček, jsou-li přístupná přes software.
- Připojení testovací ROM k datové sběrnici více-násobnou propojkou. Např. vyvedeme datovou sběrnici na přímý konektor na stranu součástek desky PS a výstupy testovací ROM na tentýž konektor na stranu spojů. Připojení testovací ROM pak lze provést nasunutím konektoru s propojenými horními a spodními špičkami. Vývod může současně sloužit jako měřicí body datové sběrnice.
- Program samokontroly je možné startovat automaticky při každém zapnutí přístroje nebo tlačítkem (či nepoužitou kombinací tlačítek) na panelu.

- Использование, так называемого, выключателя технического обслуживания (перемычки, зажимы) в приборе или в испытательном приспособлении. Этот выключатель может осуществлять:

- a) изменение адреса определенной части ПЗУ, содержащей испытательную программу
 - b) активацию прерывания, программа обслуживания которого содержит соответствующее испытание
 - в) изменение состояния входа, который находится в петле запроса микропроцессора
 - г) блокировку ОЗУ, в котором программа при каждой петле проверит запись нулей. Из заблокированного запоминающего устройства получает обратно (под влиянием сопротивлений, подключенных к напряжению +5 В) единицы.
- Использование кнопок, которые нормально управляют другими функциями. Например, кнопки адресации модуля МЭК интерфейса могут быть использованы для выбора различных испытательных программных петель, если они доступны через математическое обеспечение.
- Подключение испытательного ПЗУ к шине данных с помощью многократного соединения. Например, вывести шину данных к прямому коннектору со стороны деталей платы печатного монтажа и выходы испытательного ПЗУ подвести к тому же коннектору со стороны соединения. Подключение испытательного ПЗУ можно затем осуществить путем подключения коннектора с соединенными верхними и нижними штифтами. Вывод может одновременно служить в качестве измерительных точек шины данных.
- Программа автоконтроля может запускаться автоматически при каждом включении прибора или с помощью кнопки на панели (или с помощью неиспользуемой комбинации кнопок).

- Use of a so-called service switch (jumpers, terminals) in the instrument or in the test jig. This switch can be used for carrying out the following:

- a) Readdressing a certain part of the ROM store which contains the test program.
 - b) Activation of an interrupt, the service program of which contains the appropriate test.
 - c) Changing the state of an input port which is in the interrogate loop of the microprocessor.
 - d) Disabling a RAM store into which the program at each loop attempts to store "zeros", and from which disabled store "ones" are read back [due to the resistors to +5 V].
- Sharing of push-buttons used normally for evoking other functions in the instrument. For example, the addressing push-buttons of an IEC interface module can be employed for selecting various test program loops if they are accessible via software.
- Connection of a test ROM store to the data bus by means of a multiple jumper. For example, the data bus is brought out to an edge connector on the side of components of the PCB and the test ROM store outputs to the same connector at the side of connections. Then connection of the test ROM store to the data bus can be carried out by sliding on a connector with short-circuited top and bottom tags. The mentioned outlets can serve conveniently as measuring points for examining the data bus.
- The self-testing program can be started automatically at each switching on of the instrument, or it can be initiated by means of a push-button [or an unused combination of push-buttons] on the panel.

— Dovoluje-li to prostor, může být deska PS navržena tak, že ji lze vyjmout a zasunout zpět do téhož konektoru opačnou stranou nebo (při použití přímého konektoru) toutéž stranou, ale obráceně. Jiné zapojení určitých špiček konektoru pak odstartuje testovací program.

— Pro výběr jednotlivých testů mohou být použita tlačítka na předním panelu, zajišťující jinak normální funkci přístroje. Znamená to však, že jistá část hardwaru musí zůstat stále ve funkci.

13.7. Volný běh

Volného běhu lze dosáhnout několika způsoby. Normální aktivita datové sběrnice mikroprocesorového systému musí být zbavena možnosti vstupovat do mikroprocesoru a nahrazena instrukcí umožňující volnoběh (tzv. prázdné instrukce, např. NOP, MOV A, A aj.). Nejvhodnější metodou je mechanické rozpojení sběrnice spínači, mnohonásobnou propojkou nebo vyjmutím sběrnicevých vodičů z objímek. Metody typu zablokování sběrnicevých vodičů přináší možnost, že případná závada spolupracujících obvodů vyzvozní volnoběh. Taková závada však může být obvykle lokalizována datovou sondou BM 578 použitou ve funkci logické sondy. (Před rozhodnutím o použití určitého spínače či propojky je nutné znát jeho spolehlivost.)

Nejčastější metodou „vnucení“ prázdné instrukce do odpojeného (plovoucího) vstupu mikroprocesoru jsou odpory na +5 V a současně pro vytvoření kódu požadované instrukce buď

— Если этого позволяет пространство, то плата печатных соединений может быть выполнена так, чтобы ее можно было вынуть и вставить обратно в тот конектор с другой стороны или при использовании прямого конектора с той же стороны, но в перевернутом виде. Другой способ включения определенных штифтов конектора затем служит для запуска испытательной программы.

— Для выбора отдельных испытаний можно использовать кнопки на передней панели, которые обеспечивают в нормальных условиях нормальную работу прибора. Однако, это означает, что определенная часть технического оснащения должна оставаться в рабочем состоянии.

13.7. Свободный ход

Свободный ход может быть обеспечен различным образом. Шина данных микропроцессорной системы при нормальной работе должна быть лишена возможности входа в микропроцессор и должна быть заменена инструкцией, позволяющей свободный ход. Например, пустые инструкции — NOP, MOV A, A и т. п. Наиболее подходящим методом является механическое разъединение шины выключателями, многократной перемычкой или путем вынимания возбuditелей шины из панелей. Методы типа блокировка возбuditелей шины дают возможность использования метода и в тех случаях, когда неисправность сотрудничающих схем исключает режим свободного хода. Однако, такая неисправность может быть обычно найдена с помощью щупа приема данных BM 578, используемого в режиме логического щупа (перед решением вопроса об использовании определенного выключателя или перемычки необходимо знать его надежность).

Самым частым методом ввода пустой инструкции в отключенный (плавающий) вход микропроцессора являются сопротивления, подключенные к +5 В и одновременно для создания кода требуемой инструкции

— If space permits, a certain PCB can be designed so that it can be withdrawn from and re-inserted into the same connector socket either by the opposite edge, or by the same edge, but turned to the other side (if an edge-connector is used), thus causing the service program to run due to the altered connections of the connector socket.

— For selecting the individual test modes, the push-buttons on the front panel, which serve for normal instrument operation, can be used also. However, in this case, it is assumed that a certain part of the hardware must remain operative all the time.

13.7. Free running

This mode of operation can be accomplished in several ways. In a microprocessor system, the normal data bus activity must be cut off from entering the microprocessor and replaced by an instruction enabling it to run freely (so-called empty instructions, e. g. NOP, MOV A, A, etc.). The most dependable method of opening the bus is mechanical, by using switches, a multiple jumper, or by removing bus driving components from their sockets. Methods consisting of blocking the bus drivers, can mean the possibility that a defect in the co-operating circuits will prevent free running. However usually such a defect can be located by using the logic function of the data probe of the BM 578 signature analyzer. (Before deciding to use certain switches or jumpers, it is essential to verify their dependability.)

The most frequently applied method of "forcing" empty instructions into the isolated (floating) input of a microprocessor is the use of pull-up resistors to +5 V. Simultaneously, the code of the required instruction can be created as follows:

- uzemnit příslušné linky přes jeden spínač (pro-
pojkou) a několik diod nebo
- přepojit některé odpory z +5 V na zem.

Některé mikroprocesory samy interpretují vstup z plovoucí sběrnice jako vhodnou prázdnou instrukci.

U malých systémů se zanedbatelnou kapacitou sběrnice může být vhodné ponechat odpory na +5 V trvale. Získá se tím jednoznačné definování stavu plovoucí sběrnice, případně i zrychlení ná-
běžných hran signálů. Podrobněji viz dále.

K volnému běhu procesorů, u nichž je datová sběrnice buďto ukryta v čipu (např. F-8) nebo sdílena s adresovou sběrnicí (např. 8048, SCMP), je nutno použít jiné prostředky. Např. může část ROM na čipu obsahovat programovou smyčku volnoběhu (případně i samokontroly i dalších testů PA). Je-li však na čipu umístěna i celá uživatelská ROM, ztrácí volnoběh reálný význam. Je vhodnější nahradit jej přímo testy PA. Závada jádra se stejně projeví tím, že testovací programy nepoběží. Výběr testů může být proveden použitím vstupních nebo přerušovacích linek do mikropočítače na čipu.

Je třeba varovat před používáním nedefinovaných kódů instrukcí pro volnoběh. Provádění takovýchto instrukcí není zaručeno a může se u těchto procesorů různých výrobců lišit. Navíc může výrobce v budoucnu použít právě tento dosud nedefinovaný kód pro novou uživatelskou či diagnostickou instrukci.

Volnoběh je snadno proveditelný u mikroprocesorových systémů. To platí obecně i pro takové typy systémů, které používají čítač pro řízení aktivity. Není-li zde čítač (např. některé ASM), bývá vhodné navrhnout přípravek s čítačem, který nahradí

- заземление соответствующей линии через один выключатель, перемычку или несколько диодов или
- переключение некоторых сопротивлений от +5 В к земле.

Některé mikroprocesory sami переводят вход от плавoucí sběrnice v podhodující prázdnou instrukci. В случае малых систем с пренебрежимо малой емкостью сборной шины может оказаться целесообразным подключением постоянно сопротивлений к +5 В. В результате этого получается однозначное определение состояния плавoucí sběrnice, а также ускорение передних фронтов сигнала. Более подробно см. ниже.

Для свободного хода процессоров, шина данных которых скрыта в микросхеме (например, F-8) или совмещена с шиной адресов (например, 8048, SCMP), необходимо использовать другие средства. Например, часть ПЗУ микросхемы может содержать программную петлю свободного хода (или автоконтроля и других испытаний СА). Однако, если в микросхеме установлено и целое потребительское ПЗУ, то свободный ход терять практическое значение. Целесообразно, заменить его непосредственно испытаниями СА. Неисправность ядра также проявляется в том, что испытательные программы не будут работать. Испытания можно выбрать путем использования входных линий или линий прерываний в микро-ЭВМ на чипе.

Необходимо избегать использования неопределенных кодов инструкции для свободного хода. Выполнение таких инструкций не гарантируется и может быть различным у того же процессора различных изготовителей. Кроме того, изготовитель может в будущем использовать именно этот пока неопределенный код для новой потребительской и диагностической инструкции.

Свободный ход легко осуществляется в микропроцессорных системах. Это справедливо в общем виде и для таких типов систем, которые используют счетчик для управления работой. При отсутствии счетчика (например, некоторые ASM)

- By earthing the appropriate lines via a switch, jumper and several diodes, or
- By changing over some of the resistors from +5 V to earth.

Some microprocessors themselves interpret an input from the floating bus as an empty instruction. In small systems of negligible bus capacitance, it can be advantageous to leave the pull-up resistors permanently at +5 V. Thus, an unambiguously defined state of the floating bus is obtained, or also acceleration of the signal leading edges. More details will be given further.

In order to accomplish free running of a microprocessor, the data bus of which is either buried in a chip (e. g. F-8), or shared with the address bus (e. g. 8048, SCMP), other means must be used. For example, part of the ROM store on the chip can contain the program loop of free running (and/or self-testing and other SA programs). However, if also the whole user's ROM store is housed on the chip, free running may lose its real benefit; it is better to replace it by direct SA tests. A defect in the kernel manifests itself anyway by the fact that the test programs do not run. Test selection can be accomplished by the use of input or interrupt lines to the microprocessor on the chip.

An undefined code of instruction for free running must not be used. Its operation is not guaranteed and can differ in processors of various makes. Also, it is possible that in the future the makers will employ exactly this hitherto undefined code for a new user's or diagnostic instruction.

It is easy to design free running into a microprocessor system. This applies also in general to such types of systems which employ counters for directing the system activity. If a counter is not used (as in some algorithmic state machines),

Na IQ 8080 uzemnit šp. 13 HLD
14 INT

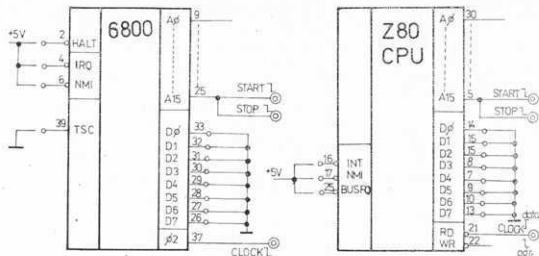
START  připojit na šp. A15
STOP 

Для IQ 8080 заземлить штыфты 13 HLD
14 INT

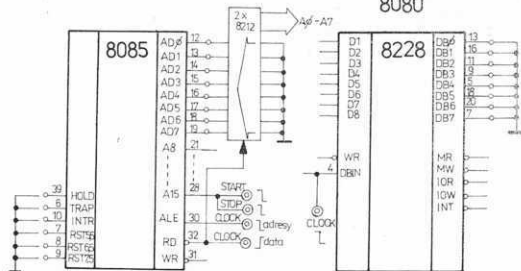
СТАРТ  подключить к шт. А15
СТОП 

On IQ 8080 earth the tags 13 HLD
14 INT

START  connect on tag A15
STOP 



8080



Obr. 11 — [Nejsou zakresleny všechny vývody IO]

Fig. 11 — (Не указаны все выводы IO)

Fig. 11 — [All the outlets of the integrated circuits are not indicated.]

nebo rozšíří standardní obvody a vytvoří simulovaný stimul volnoběhu [viz kapitola 13.19].

K přepnutí některých známých procesorů na volný běh je možno použít námětů na obr. 11. Příznaky v tabulce 5 platí pro adresové linky všech procesorů s šestnáctibitovou adresovou sběrnicí.

Tab. 5

A0	UUUU	A8	HC89
A1	5555	A9	2H70
A2	CCCC	A10	HPP0
A3	7F7F	A11	1293
A4	5H21	A12	HAP7
A5	0AFA	A13	3C96
A6	UPFH	A14	3827
A7	52F8	A15	755U

13.8. Procesory

Základním předpokladem PA je správná funkce alespoň základního jádra testovaného systému, tj. procesoru a jeho obslužných obvodů (generátoru hodinového signálu, řídicí logiky sběrnic aj.). Je tedy nutné při použití PA k hledání chyby nejdříve ověřit funkci tohoto jádra.

Již odpovídající příznaky všech adresových výstupů procesorů při volnoběhu dávají (podle statistiky závad procesorových čipů) značnou pravděpodobnost správné funkce. Tím je vlastně ověřena schopnost procesoru adresovat kterékoli místo z celého adresového prostoru.

целесообразно создать приспособление со счетчиком, которое заменяет или расширяет стандартные схемы и создает имитацию стимула свободного хода (см. п. 13.19.).

Для переключения некоторых известных процессоров в режим свободного хода можно использовать информации, данные на рис. 11. Сигнатуры в таблице 5 действительны для линий адресов всех процессоров с шестнадцатибитовой адресной шиной.

Таблица 5

A0	UUUU	A8	HC89
A1	5555	A9	2H70
A2	CCCC	A10	HPP0
A3	7F7F	A11	1293
A4	5H21	A12	HAP7
A5	0AFA	A13	3C96
A6	UPFH	A14	3827
A7	52F8	A15	755U

13.8. Процессоры

Основным условием СА является правильная работа хотя основного ядра испытываемой системы, т. е. процессора и его обслуживающих схем (генератора тактового сигнала, управляющей логики шин и т. д.). Следовательно, при использовании СА для отыскания неисправности необходимо сначала проверить работу этого ядра.

Уже соответствующие сигнатуры всех адресных выходов процессора при свободном ходе дают (по статистике неисправностей процессорных чипов) значительную вероятность правильной работы. На этом собственно проверена способность процессора к адресации определенного места из всего пространства адресов.

sometimes it is suitable to design a jig with counter which replaces or extends the standard circuitry and produces a simulated free running stimulus (see details about ASM in item 13.19.).

For switching over some of the known processors to the free running mode, the suggestions shown in Fig. 11 can be used. The signatures in Table 5 apply to the address lines of all the processors which have 16-bit address buses.

Table 5.

A0	UUUU	A8	HC89
A1	5555	A9	2H70
A2	CCCC	A10	HPP0
A3	7F7F	A11	1293
A4	5H21	A12	HAP7
A5	0AFA	A13	3C96
A6	UPFH	A14	3827
A7	52F8	A15	755U

13.8. Processors

A basic prerequisite for SA is the correct functioning of at least the kernel of the tested system, i. e. of the processor and its service circuits (clock generator, control logic of the buses, etc.). Therefore, in trouble-shooting using SA, first of all the correct operation of the kernel must be verified.

Already the appropriate signatures of all the address outputs of the processor during free running indicate (according to the failure statistics of processor chips) that its operation is most probably correct. Thus, the capability of the processor of addressing any location in the address field is verified.

Další funkce procesoru již nelze ověřovat ve volnoběhu. Do programu samokontroly a také do programů generování stimulů pro PA se obvykle zařazuje podprogram zkoušející jednotlivé registry procesoru. Algoritmus je stejný jako při zkoušení paměti RAM [viz kapitola 13.13. Paměti RAM]. Zkouší se většinou schopnost registrů uchovat jedničku či nulu v každém bitu a neexistence vazeb mezi jednotlivými registry. Stimulem je v tomto případě postupný zápis každého bajtu z testovací posloupnosti do všech registrů a jeho opětovné přečtení. V případě samokontroly se zapsané a přečtené bajty porovnávají a výsledek předává k vyhodnocení. V případě generování stimulu pro PA stačí každý přečtený bajt okamžitě předat na sběrnici, např. vysláním na fiktivní [neexistující] adresu. Porovnání již provede servisní technik s pomocí BM 578.

V dokonalých testech je možno (pokud je to umožněno z hlediska délky programu) i vyzkoušet celý instrukční soubor procesoru. Vytvoření takového testu však již vyžaduje značnou zkušenost a podrobnou znalost vnitřní struktury a funkce procesoru.

Většinou se u menších systémů z ekonomických důvodů předpokládá (s poměrně značnou jistotou), že procesor schopný volného běhu a s funkcijními registry je v pořádku.

13.9. Sběrniceové struktury

Mikroprocesory [μ P] a ASM jsou pružné a výkonné díky sběrniceové struktuře. Z hlediska hardwaru je sběrniceová organizace jednoduchá a jasná, avšak jakmile je systém v chodu, stane se tok dat na sběrnici složitou záležitostí. Zkušený vývojář dovedou

Posledující funkce procesoru už ne může být ověřena v režimu svobodného chodu. V programu autokontroly, a také v programu generování stimulů pro SA obvykle vstoupí podprogram, který ověřuje jednotlivé registry procesoru. Algoritmus je stejný jako při zkoušení paměti RAM [viz kapitola 13.13. Paměti RAM]. Zkouší se většinou schopnost registrů uchovat jedničku či nulu v každém bitu a neexistence vazeb mezi jednotlivými registry. Stimulem je v tomto případě postupný zápis každého bajtu z testovací posloupnosti do všech registrů a jeho opětovné přečtení. V případě samokontroly se zapsané a přečtené bajty porovnávají a výsledek předává k vyhodnocení. V případě generování stimulu pro PA stačí každý přečtený bajt okamžitě předat na sběrnici, např. vysláním na fiktivní [neexistující] adresu. Porovnání již provede servisní technik s pomocí BM 578.

V dokonalých testech je možno (pokud je to umožněno z hlediska délky programu) i vyzkoušet celý instrukční soubor procesoru. Vytvoření takového testu však již vyžaduje značnou zkušenost a podrobnou znalost vnitřní struktury a funkce procesoru.

Většinou se u menších systémů z ekonomických důvodů předpokládá (s poměrně značnou jistotou), že procesor schopný volného běhu a s funkcijními registry je v pořádku.

13.9. Struktury šiny

Mikroprocesory (MK) a ASM jsou výkonné a pružné díky sběrniceové struktuře. Z hlediska hardwaru je sběrniceová organizace jednoduchá a jasná, avšak jakmile je systém v chodu, stane se tok dat na sběrnici složitou záležitostí. Zkušený vývojář dovedou

Other functions of the processor cannot be proved in the free running mode. It is usual to insert into the self-testing program and also into the program of stimuli generating for SA a sub-routine for testing the individual registers of the processor. The algorithm is the same as when RAM stores are tested [see item 13.13.]. In the majority of cases, the test verifies the capability of retaining a "one" or a "zero" in each bit, as well as the freedom from interactions between the individual registers. In this case, the stimulus is the successive entry of each byte from the test sequence into all the registers and their reading. In the case of self-testing, the entered and read bytes are mutually compared and the results passed on for evaluation. For generating stimuli for SA, it is sufficient to pass each read byte immediately to the bus, e. g. by sending it to a fictitious (non-existent) address. The mentioned comparison has to be carried out by a service engineer with the aid of the BM 578 signature analyzer.

During a thorough test, it is possible also to verify the whole instruction set of the processor (if this is acceptable with regard to the length of the program). However, the preparation of such a test necessitates much experience and detailed knowledge of the internal structure and operation of the processor.

In the majority of cases, in smaller systems, for economical reasons it is supposed (with a great deal of certainty) that the processor is capable of free running and that it is in order together with the operating registers.

13.9. Bus structures

Microprocessor [μ Ps] and algorithmic state machines [ASM] are versatile and efficient due to their bus structure. As far as hardware is concerned, the bus organization appears to be straightforward and simple, but when the system is run-

2. Použít A k testování B (jiný obvod)

3. Testování A a B společně
4. Použít A a B k testování C
5. Testování A, B a C společně
6. atd.

Jestliže potom krok 4. ukáže, že C je v pořádku při otevřené zpětné vazbě, avšak krok 5. ukáže chybu, znamená to interfejsovou chybu mezi dvěma testovanými obvody A, B a C. V některých případech je lepší vyloučit kroky 2. a 4., protože jejich provádění by znamenalo zvýšenou potřebu rozpojovacích prvků [konektory, propojky, přepínače]. Např. předpokládáme, že B a C jsou ROM — paměti připojené na datovou sběrnici. Krok 2. a 4. vyžaduje odpojení sběrnice nejen mezi A a B, ale i mezi B a C.

Je důležité mít prostředky k rozpojení sběrnice nebo k jejímu uvedení do třetího stavu (stav vysoké impedance). To je nutné k izolaci chyby a k umožnění volnoběhu systému. Prostředky k rozpojení sběrnice jsou např. softwarově či hardwarově řízené vstupy CS (výběr čipu), dále propojky, zkratovací zástrčky, vytahování prvků obvodu z patič. Často právě obvody sběrnice mohou být umístěny v patičích.

Ačkoliv PA umožňuje jednoduché testování a opravu velkoplošných desek PS, její výhody vyniknou i u dražších více deskových sběrnicových struktur.

Týká se to zejména sloučených sběrnic. Možnost dělení sběrnice v systémech se zásuvnými jednotkami usnadňuje nalezení chyby. Volně běžící funkční jádro může být rozšířováno přidáváním desek, dokud se neobjeví chyba [chybný příznak sběrnice, zhroutení celého systému]. Můžeme mezi známou vadnou deskou a zbytek systému vložit spe-

2. Использовать A для испытания B (другая схема)

3. Осуществить испытание A и B вместе
4. Использовать A и B для испытания C
5. Испытывать A, B и C одновременно
6. И т. д.

Если потом на четвертом шагу оказывается, что C исправно при разомкнутой обратной связи, но на пятом шагу появляется неисправность, то это означает интерфейсную ошибку между ранее испытываемыми схемами A, B и C. В некоторых случаях лучше исключить шаги 2 и 4, так как их производство означало бы необходимость повышенного количества разъединяющих элементов (разъемы, перемычки, переключатели). Например, предполагается, что B и C — это запоминающие устройства ПЗУ, которые подключены к шине данных. Шаги 2 и 4 требуют отключения шины не только от A и B, но также отключения B от C.

Необходимо иметь средства для размыкания шины или для ее перевода в третье состояние (состояние характеризуется высоким сопротивлением). Это необходимо для изоляции неисправности и для обеспечения возможности свободного хода системы. Средства размыкания шины — это, например, схемно- или программно-управляемые входы CS (выбор чипа), далее перемычки, короткозамыкающие вилки, выдвигание элементов схемы из панелей. Часто именно схемы шины могут быть установлены в панели.

Несмотря на то, что SA дает возможность простого испытания и ремонта крупноформатных плат печатного монтажа, преимущества этого метода особенно выделяются в случае более дорогих структур шин с несколькими платами. Последнее касается также совмещенных шин. Возможность разделения шины в системах с выдвигаемыми блоками облегчает процесс нахождения ошибки. Свободно работающее функциональное ядро может расширяться путем добавления плат до появления неисправности (ошибочный признак шины, срыв работы всей системы). Между негодной платой

2. Use of A to test B (another circuit)

3. Testing of A and B together
4. Use of A and B to test C
5. Testing of A, B and C together
6. Etc.

If step 4. reveals that C is running properly with open feedback loop, but step 5. exhibits a fault, this indicates a probable interfacing fault between the previously tested circuits A, B and the circuit C. In some cases it may be better to eliminate steps 2. and 4., as they require a larger number of disconnecting elements [connectors, jumpers, switches]. For example, supposing B and C are ROM stores connected to the data bus, then steps 2. and 4. would assume that the bus can be opened not only between A and B, but also between B and C.

It is essential to have means for opening the bus or for setting it into the third [floating] state (of high impedance). This is imperative for isolating faults and for enabling free running of the system. Means for disconnecting the bus are e.g. software- or hardware-controlled chip select [CS] inputs, jumper wires, shorting plugs and withdrawal of devices from their sockets. Often sockets can be designed on PCBs for the bus components.

Even though SA makes possible the testing and repair also of large PCBs, its advantages are pronounced also with the more expensive multi-board bus structures. This concerns mainly the conjugated buses. The possibility of partitioning buses in systems with plug-in units facilitates fault finding. The free running kernel can be enlarged by the addition of PCBs until the malfunctioning one is found (false signature of the bus, breakdown of the whole system). A special PCB with switches in each data and address line can be inserted between the known faulty PCB and the

ciální desku s vypínači na každé datové a adresové lince. Postupným vypínáním jednotlivých vypínačů za současného sledování jednotlivých příznaků odhalíme chybnou linku. Se všemi vypnutými vypínači na datové sběrnici (ale na adresové sběrnici se všemi zapnutými) lokalizujeme příznakovým analyzátozem závalu bez vlivu chybných dat z výstupu vadné desky na zbytek systému. BM 578 přijímá data jako nuly a jedničky. Proto musí být v uzlech definované, opakovatelné a stabilní logické stavy H, L nebo mezi H a L, K tomu mohou být použity odpory definující napěťové úrovně linek (pull-up), přídavný budič sběrnice (budič uvádějící sběrnici do definovaného logického stavu, když na ni není připojen žádný jiný budič) nebo vstupní odpor sondy BM 578. Toto opatření je nutné z toho důvodu, že při volném běhu mikroprocesor nerozlišuje přidělené a volné adresové prostory. Na rozdíl od chodu uživatelského programu, kdy je na sběrnici vždy připojen jeden z budičů, existují při volném běhu úseky se zcela odpojenou sběrnicí. V těchto úsecích je tedy třeba opakovaně definovat logický stav sběrnice.

Ve většině μP sběrnic jsou použity pracovní odpory v rozsahu 5–20 kilohmů. Hodnota odporů musí být dostatečně nízká, aby se překryly svody a dostatečně rychle nabíjely kapacity sběrnice, a tím se dosáhlo potřebného předstihu dat pro BM 578. Musí však být i dostatečně vysoká, aby i nejslabší budič sběrnice ji mohl ovládat zároveň s normálním zatížením sběrnice. Tedy pracovní odpory nejsou vždy vhodné, zvláště při kombinaci vysoké

и остальной частью системы можно использовать специальную плату с выключателями в цепи каждой линии данных и адресов. Путем постепенного выключения отдельных выключателей при одновременном наблюдении за отдельными сигналами обнаруживается негодная линия. При всех выключенных выключателях шины данных и при всех включенных выключателях шины адресов с помощью анализатора сигналов обнаруживается неисправность без воздействия ошибочных данных, передаваемых с выхода негодной платы в остальную часть системы.

V случае BM 578 принимаются данные в качестве нулей и единиц. Поэтому в узлах должны быть определенные воспроизводимые и устойчивые логические состояния H и L или состояния между H и L. Для этого можно использовать сопротивления, определяющие уровни напряжения линии (pull-up) дополнительной возбуждательной шины (возбудитель, переводящий шину в определенное логическое состояние, когда к ней не подключен ни один возбуждатель) или входное сопротивление мюды BM 578. Эти меры являются необходимыми ввиду того, что при свободном ходе микропроцессор не различает присужденные и свободные пространства адресов. В отличие от входа адресов потребительской программы, когда к шине всегда подключен один из возбуждателей при режиме свободного хода существуют участки с полностью отключенной шиной. На этих участках следует определить воспроизводимое логическое состояние шины.

V большинстве микропроцессорных шин используются рабочие сопротивления в пределах 5–20 кОм. Значение сопротивлений должно быть достаточно малым, чтобы перекрыть утечки и чтобы достаточно быстро заряжать емкости шины с целью обеспечения требуемого опережения данных для BM 578. Это сопротивление должно быть одновременно достаточно большим для того, чтобы и самый слабый возбуждатель шины мог осуществлять управления при наличии нормальной нагрузки шины. Следовательно, рабочие сопроти-

rest of the system. A specific defective bus line can be identified by closing one switch at a time and observing the displayed signatures. With all the data bus switches open (but all the address switches closed), the failure can be located with the aid of the BM 578 signature analyzer without feeding back wrong data from the output of the defective PCB to the rest of the system.

The BM 578 signature analyzer accepts data as "zeros" and "ones". Consequently, a node must always be in a defined repeatable and stable logic state H or L, or between H and L. In order to ensure this, resistors defining the voltage levels of the lines (pull-up resistors), default bus drivers (drivers that pull the bus to a defined logic state when another driver is not connected), or the resistance of the probe of the BM 578 instrument, can be used. This measure is necessary, as in the free running mode a μP does not distinguish between allotted and free address spaces. As different from during the running of the user's program, when to the bus is always connected one of the drivers, in free running sections exist which are completely separated from the bus. Consequently, in these sections it is necessary to define repeatedly the logic state of the bus.

In most μP system buses, pull-up resistors of 5 to 20 k Ω are employed. The values of the resistors must be sufficiently low to overdrive bus leakage and to charge the capacitance of the bus fast enough to comply with the required data lead for the BM 578 signature analyzer. However, the values of the resistors must be high enough so that even the weakest bus drivers can handle them simultaneously with the normal bus load. Therefore, resistor pull-ups are not always suitable, especially due to the combination of high speed

рхлості а великє капациі розсáhlє sběrnice. Např. sběrnicevá linka s pracovním odporem 10K а капациі 100 пФ má RC konstantu 1 μs. Přílišný čas nastavení je jedním z nejčastějších důvodů nestabilitního přiznaku.

Na sběrnici může být přidán budič, který vybudí sběrnici (na H nebo L), není-li naadresováán žádný jiný budič. K jeho řízení lze použít dekodér řídicích signálů sběrnice. Normálně musí být brán zřetel na mód volnoběhu, kdy je generovááo mnoho adres navíc. Obtížnější je však uvažovat síce definované, ale neobsazené adresové pole. (Např. volná místa připravená pro zasunutí ROM, přidávané jednotky vstup—výstup aj.).

Další možností je hradlování hodin. Jsou místa, kdy musí být sběrnice ve stavu vysoké impedance nebo jsou na ní náhodná data. (Stává se při operacích DMA či nastavování asynchronních vstupů.) Zablokování hodinového vstupu BM 578 bude zabráňovat vstupu nežádoucích dat během této periody. Někdy lze vyloučit vstup nežádoucích dat i nastavením START/STOP intervalu, aniž bychom ztrátili žádanou informaci. Obě možnosti obvykle vyžadují přidávané programem řízené výstupy nebo dekodéry v přístroji, či v přidávném testovacím přípravku а mohou vyžadovat mnohonásobné nastavení START/STOP signálu pro stejný uzel.

Jestliže signálem «zápis» bude hradlován hodinový vstup BM 578, data budou vstupovat do BM 578, jen když z μP (nebo z jiného zařízení, které právě

влєния являются не всегда подходящими, особенно при комбинации высокой скорости и большой емкости объемной шины. Например, линия шины с рабочим сопротивлением 10 кОм и емкостью 100 пФ обладает постоянной времени 1 мкс. Слишком большое время установления является одной из наиболее часто встречающихся причин неустойчивой сигнатуры.

На шине может быть возбудитель, который возбуждает шину (до состояния H или L) при условии, что адресом не определен никакой другой возбудитель. Для его управления можно использовать декодирующее устройство сигналов управления шиной. Нормально необходимо принимать во внимание вид свободного кода, когда вырабатывается много адресов одновременно. Более затруднительным является учет определенного, но незанятого поля адресов. (Например, свободные места, подготовленные для задания ПЗУ, дополнительные блоки вход-вывод и т. д.).

Следующей возможностью является ключевое управление стартовым сигналом. Существуют места, когда шина должна находиться в состоянии высокого сопротивления или когда на ней имеются случайные данные. (Сказанное может иметь место при операциях DMA или при установке асинхронных входов). Блокировка входов тактовых импульсов BM 578 будет препятствовать вводу нежелательных данных в течение этого интервала времени. Иногда можно исключить ввод нежелательных данных и путем установки интервала старт—стоп без потери требуемой информации. Обе возможности нужны, обычно, в дополнительных управляемых программой выходах или в декодирующих устройствах в приборе, или же в дополнительном испытательном приспособлении и могут потребовать многократную установку старт—стоп сигнала для одинакового узла.

Если сигналом «запись» управлять входом тактовых импульсов BM 578, то данные будут вводиться в BM 578 только, когда из микропроцессора (или из другого устройства, которое в дан-

and the large bus capacitance of multiboard bus structures. For example, a bus line with 10K pull-up resistor and 100 pF capacitance has an RC time constant of 1 μs. Excessive bus settling time is one of the most frequent causes of unstable signature reading.

A default bus driver can be added to drive the bus (to H or L) if another driver is not addressed. For its control, a bus decoder of control signals can be employed. Usually, allowance must be made for the free running mode, when many address states are generated additionally. However, it is more difficult to account for the unoccupied, but defined, address field (e. g. free locations, prepared for ROM store plug-in, additional I/O units, etc.).

Another possibility is offered by clock gating. There are instances where a bus must be floating (state of high impedance), or must have on it random data (as might occur in DMA operations, or in an asynchronous input setup). Inhibiting the clock input to the BM 578 instrument prevents the ingress of unwanted data during this period. Sometimes the START—STOP window can be set so as to exclude the unwanted data, without losing the required information. These two latter techniques usually necessitate additional program-controlled outputs or decoders built into the tested instrument, or into an extra test jig, and also may demand multiple START—STOP signal adjustment for the same node.

If the clock input to the BM 578 signature analyzer will be gated by the "write" enable signal, data will enter it only when valid data will emerge from the μP (or from another device which is just

se vzorovým zbytkem, platným pro jednotlivé paměti ROM. [Cyklická redundance a kontrolní součty jsou dva příklady z mnoha algoritmů.]

Program testovací ROM může být částí rozsáhlého testu, či samostatný program. Může přispět k rozhodnutí o celém přístroji DOBRÝ—SPATNÝ, či produkovat vlastní informaci o chybě, jako např. „chyba ROM“, nebo přesněji „ROM 3 je vadná“. Chyba může být indikována stávajícími panely LED diod, přidavnými indikátorem nebo LED diodami na desce s plošnými spoji. Někdy se zpráva o chybě kóduje, např. ERROR 03. Nejlepší je, vyhradit si část hardwaru předem. V tom případě použijeme vždy negovaný indikátor chyby. Nefungující indikátor bude potom vždy ukazovat záradu. Je vhodné mít možnost vyjmát nebo odpojovat jednotlivé paměti ROM. Když ale nemůžeme vyhovět tomuto požadavku, lze i jinak izolovat jednu paměť ROM od druhé a jiných částí sběrnic. Ve volnoběhu musíme dbát na to, abychom nenaadresovali více obvodů na sběrnici současně (včetně paměti ROM),

V módu volnoběhu můžeme použít „izolace chyby adresovým oknem“. Při použití této techniky připojíme vstupy START a STOP BM 578 k odpovídajícímu výstupu adresového dekodéru, příslušujícímu k vybrané paměti ROM. Nyní kontrolujeme datovým vstupem BM 578 datovou sběrnici, zda jsou správné příznaky jednotlivých linek. Data vstupují do BM 578 pouze během adresového pole příslušné vybrané paměti ROM. Pohybem START—STOP okna můžeme ověřovat jednotlivé paměti, či jejich skupiny. Viz obr. 12.

s obrazovým zbytkem, spravedlivým pro jednotlivé akumulátory, a kontrolní součty — это два примера многих алгоритмов).

Программа испытания ПЗУ может быть частью более широкого испытания или может быть самостоятельной программой. Она может способствовать решению вопроса качества всего прибора ХОРОШИЙ — ПЛОХОЙ или генерировать собственную информацию об ошибке, как например, «неисправность ПЗУ» или точнее «ПЗУ 3 неисправно». Ошибка может индифицироваться панелями светодиодов, дополнительным индикатором или светодиодами на плате печатного монтажа. Иногда сообщение о неисправности кодируется, например, ERROR 03. Лучше всего, выделить заране часть технического оснащения. В этом случае всегда используется инвертированный индикатор неисправности. Неработающий индикатор потом всегда сигнализирует неисправность. Целесообразно иметь возможность внимания и отключения отдельных запоминающих устройств ПЗУ. Если это требование не удовлетворяется, то можно и по-другому изолировать одно устройство ПЗУ от другого и других частей шины. В режиме свободного хода следует следить за тем, чтобы не осуществить адресацию большого количества схем на шине одновременно (включая устройства ПЗУ).

В режиме свободного хода можно использовать «изоляция неисправности адресным окном». При использовании этой техники входы START и STOP BM 578 подключаются к соответствующему выходу адресного декодирующего устройства, принадлежащего выбранному устройству ПЗУ. Теперь посредством входа данных BM 578 контролируется шина данных, т. е. проверяется, что правильны сигналы отдельных линий. Данные вводятся в BM 578 только во время поля адреса соответствующего выбранного запоминающего устройства ПЗУ. Перемещая окошко START—STOP можно проверять отдельные запоминающие устройства или их группы. См. рис. 12.

individual ROM stores. [Cyclic redundancy and check totals are two examples of many algorithms suitable for this purpose.]

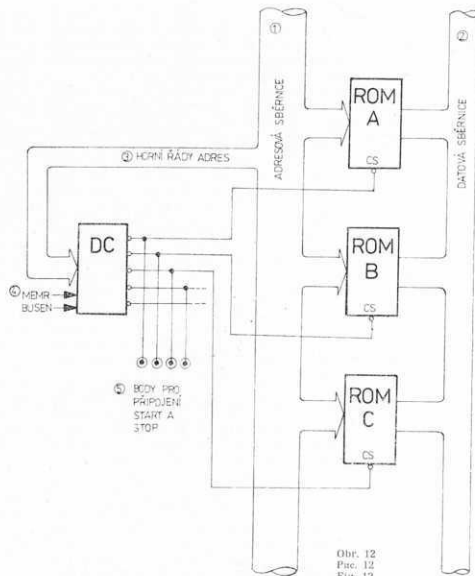
A ROM test program can form a part of an extensive test sequence, or can be an autonomous program. It can contribute to determining a GO—NO GO condition of the whole instrument, or provide information about a failure, such as a “ROM defect”, or more exactly: “ROM 3 is defective”. The failure can be indicated on the existing LED indicator panels of the instrument, or by an additional indicator, or by LEDs on a PCB. Sometimes, the message about a fault is coded, e. g. ERROR 03. It is best to reserve a part of the hardware beforehand. In such a case, always negative fault indicators are employed and an inoperative indicator shows a failure condition. It is very convenient to be able to remove or disconnect the individual ROM stores. However, if this requirement cannot be met, other ways can be found to isolate one ROM store from another one and from the other parts of the bus. During free running, care must be taken not to address several circuits on the bus simultaneously [including ROM stores].

In the free running mode, the method called “address window fault isolation” can be used. This method involves the connection of the START and STOP inputs of the BM 578 signature analyzer to corresponding outputs of the address decoder associated with the selected ROM store. Then, each line of the data bus can be checked for signature correctness with the data probe of the BM 578 instrument. Data enter into the BM 578 signature analyzer only during a field of addresses associated with the selected ROM store. By moving the START—STOP address window, the individual stores, or groups of them, can be verified [see Fig. 12].

- 1 — adresová sběrnice
- 2 — datová sběrnice
- 3 — horní řady adres
- 4 — MEMR BUSEN
- 5 — body pro připojení START a STOP

- 1 — адресная шина
- 2 — шина данных
- 3 — верхние разряды адресов
- 4 — MEMR BUSEN
- 5 — точки для подключения СТАРТ и СТОП.

- 1 — Address bus
- 2 — Data bus
- 3 — High-order addresses
- 4 — MEMR BUSEN
- 5 — Points for connecting START and STOP



Obr. 12
 Prc. 12
 Fig. 12

Bez možnosti vyjmutí všech ostatních obvodů připojených na sběrnici existuje vždy možnost, že špatný příznak je způsoben jiným prvkem na sběrnici. V tom případě je nutné použít např. proudovou logickou sondu k odhalení obvodu s vadným výstupem (vstupem).

Mnohem výkonnější metoda kontroly pro izolaci vadné paměti ROM je speciální testovací program řízený μP . Během testovací smyčky PA mohou být použity na každé paměti kontrolní součty, či cyklická redundance. Generováním testovacího programu, který spolupracuje přímo s testovaným hardwarem (v tomto případě ROM), může program sám poskytnout informaci o chybě. V případě, že se např. program vrátí smyčkou na začátek po nalezení chyby, je počet cyklů hodin měřítkem, jak daleko proběhl bez chyby. Připojením vstupu START—STOP na linku měničů svůj stav s každým průchodem smyčkou, dostaneme měřicí interval s různou délkou. Např. pro chyby, které jsou na začátku testovací smyčky, je na vstupu menší počet hodinových impulsů během kratšího měřicího okna než pro chyby, které se objeví později ve smyčce. Jestliže je datový vstup BM 578 připojen pevně na log. 1 (t. j. V_{cc}), je do jeho registru posouván plynulý proud "jedniček" každým průběhem smyčky. Všechny možné příznaky pro různé délky smyček je vhodné zahrnout do katalogu závad.

Toto je velmi výkonný způsob, jak nalézt chybu ve velké skupině obvodů při použití jediného vstupu do BM 578. Indikuje samozřejmě pouze první chybný obvod. Další jsou detekovány až po od-

Bez možnosti vyjmutí všech ostatních schem, podklopených k šine, всегда существует возможность того, что неправильная сигнатура вызвана другим элементом на шине. В этом случае необходимо использовать, например, токовой логической щуп для нахождения схем с неправильным выходным сигналом (входным).

Гораздо более производительным методом контроля за целью изоляции неисправного запоминающего устройства ПЗУ является метод специальной испытательной программы, управляемой микропроцессором. Во время испытательной петли СА можно использовать контрольные суммы на каждом запоминающем устройстве или циклическую избыточность. В результате генерирования испытательной программы, которая непосредственно сотрудничает с испытываемым техническим изделием (в данном случае ПЗУ), сама программа может дать информацию о неисправности. В том случае, когда, например, программа возвращается к началу после нахождения ошибки, количество циклов тактовых импульсов является информативней о том, какая часть программы выполнена без ошибки. При подключении входов START—STOP к линии, изменяющей свое состояние при каждом прохождении петли, получается измерительный интервал различной длины. Например, для неисправностей, которые имеют место в начале испытательной петли на входе меньше количество тактовых импульсов в течение более короткого интервала измерения схем в случае ошибок, которые появляются в петле позднее. Если вход данных прибора BM 578 подключен постоянно к уровню лог. 1 (т. е. V_{cc}), то в его регистр вводится непрерывный поток единиц при каждом прохождении петли. Все возможные сигнатуры для различных значений длины петли целесообразно включить в каталог неисправностей. Это — очень производительный способ обнаружения ошибки в большой группе схем при использовании одного входа BM 578. При этом определяется, конечно, только первая неисправная схема. Остальные опреде-

Without the ability of removing all the remaining circuits connected to the bus, there is a possibility that a false signature could result from one of the other bus components. In this case, it is necessary to use e. g. a logic current probe for discovering the circuit with incorrect output (input).

A much more efficient way of verifying ROM stores in order to isolate the defective one, is the use of a special test program controlled by a μP . During an SA test loop, a cyclic redundancy, or other test can be employed for each store. By generating a test program which co-operates directly with the hardware under test (in this case with a ROM store), the program itself can provide information about the fault. If the test program loops back to its beginning after a fault has been encountered, then the number of clock cycles is the measure of how far the test has progressed without failure. By connecting the START and STOP inputs to a line which changes its state every time the test loop completes a cycle, a measurement window of various lengths will be created. Thus, for a failure occurring early in the test loop, a smaller number of clock pulses will enter during a shorter measurement window than for failures which take place later in the loop. If the data probe of the BM 578 signature analyzer is connected permanently to log. 1 (i. e. V_{cc}), a continuous stream of "ones" is shifted into its register at each passing of the loop. It is advisable to list in a Catalogue of Failures all the various signatures obtained for all possible loop lengths.

This is a very efficient way of facilitating fault finding in a large group of circuits (components) with only one input to the BM 578 signal analyzer employed. Obviously, it indicates only the first defective circuit found. Further failures (if any) can be detected only after remedying the one just

странění první chyby. Počítá se samozřejmě s tím, že určitá část hardware je již v pořádku. Je žádoucí vytvářet menší smyčky, které testují jednotlivé ROM nebo skupiny ROM. Jiné varianty této techniky mohou být způsobem, jak získat více či méně diagnostických informací o systému. (Tj. identifikovat špatný modul nebo desku, vadnou paměť ROM, výstupní špičku paměti ROM, apod.).

13.11. Zpětnovazební smyčky

Jak již bylo dříve naznačeno, nejlepší cesta k testování obvodů se signálovými i datovými zpětnými vazbami je rozpojení jejich smyček. Jestliže nelze zpětné vazby otevřít, stojíme před problémem, ve kterém místě obvodu je závada, neboť chybná data obíhají smyčkami dokola a nelze určit, kde vlastně vznikají. V μP systémech je velkou společnou smyčkou zpětné vazby datová sběrnice — není ale jediná. Zpětnovazební větve v periferních obvodech nás nutí zajistit již při vývoji možnost rozpojení i těchto smyček v obvodech, jako např. vnější ALU, programovatelné čítače, konvertory dat aj.

13.12. Dekódovací obvody

Tyto obvody jsou obvykle složeny z přímé kombináčnací logiky. Používají hradla, čipy dekodérů, paměti ROM nebo PLA obvody. Mnoho z nich může být ověřeno pomocí PA ve volnoběhu. Jestliže výstupy dekodérů jsou hradlovány řídicími signály „data platná“ nebo „adresy platné“ (např. READY nebo MEMR, MEMW u 18080), je nutné zajistit, aby vstupy BM 578 DATA a CLOCK splňovaly požadavky

lžou se podle odstranění první неисправnosti. Při этом также предполагается, что определенная часть технического оснащения уже исправна. Желательно образовать более короткие петли, которые служат для испытания отдельных ПЗУ или групп ПЗУ. Другие варианты этой техники могут служить для улучшения более или менее диагностических информаций о системе (т. е. идентифицировать неправильный модуль или плату, негодное запоминающее устройство, выходящий штифт памяти ПЗУ и т. д.).

13.11. Петля обратной связи

Как уже было сказано выше, самый хороший путь для испытания схем с сигнальными обратными связями и обратными связями данных является размыкание их петель. Если нельзя оборвать петли обратной связи, то появляется проблема определения, в каком месте схемы имеется неисправность, так как ошибочные данные проходят периодически по петлям и нельзя определить, где они собственно генерируются. В микропроцессорных системах большой общей петлей обратной связи является шина данных. Однако, она не является единственной. Цепи обратной связи в периферийных схемах заставляют нас уже при разработке предусматривать возможность размыкания этих петель в схемах, как например, внешние ALU, программируемые счетчики, преобразователи данных и т. д.

13.12. Схемы декодирования

Эти схемы обычно состоят из прямой комбинационной логики. Они используют вентили, чипы запоминающих устройств, запоминающие устройства ПЗУ или ПЛИС. Многие из них могут проверяться с помощью СА в режиме свободного хода. Если выходы декодирующих устройств блокируются управляющими сигналами «данные справедливы» или «адреса справедливы» (например, READY или MEMR, MEMW у 18080), то необходимо обеспечить, чтобы входы BM 578 ДАН-

found. Also it is assumed that a certain part of the hardware is in good condition to begin with. It is desirable to select smaller loops which can test individual ROM stores, or groups of them. Other variants of this technique can be used to provide more or less diagnostic information about the system (i. e. to identify a defective PCB or module, a defective ROM store, or a wrong output tag of a ROM store, etc.).

13.11. Feedback loops

As has been mentioned already, the best way to test circuits having either signal or data feedback, is to open their loops. If this is not practicable, then the problem is: where is the defect in the circuit, as the faulty data circulate around the loop and it is never known which element is faulty and creates them. In μP systems, the data buses are the most common feedback loop paths, but they are not the only ones. Feedback paths in the peripheral circuitry call for taking care of the possibility of opening also these loops, i. e. dedicated ALUs, programmable counters, data converters, etc., already in the development phase of a new type of instrument.

13.12. Decoding circuits

These circuits are formed usually by straightforward combination logic. They employ gates, decoder chips, ROM stores, or PLA circuits. Many can be verified with the aid of SA in the free running mode. If the outputs of the decoders are gated by control signals "data valid" or "addresses valid" (e. g. READY or MEMR, MEMW of 18080), it is necessary to ensure that the DATA and CLOCK inputs to the BM 578 signature analyzer meet the

Obr. 13 — Jeden možný vývojový diagram testu ROM

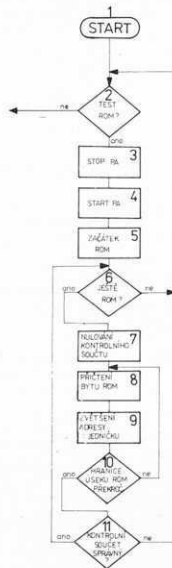
- 1 — START
- 2 — Test ROM?
- 3 — STOP PA
- 4 — START PA
- 5 — Začátek ROM
- 6 — Ještě ROM?
- 7 — Nulování kontrolního součtu
- 8 — Přičtení bajtu ROM
- 9 — Zvětšení adresy o jedničku
- 10 — Hranice 1K úseku ROM překročena
- 11 — Kontrolní součet správný ?

Рис. 13 — Одна из возможных структурных схем для испытания ПЗУ

- 1 — старт
 - 2 — испытание ПЗУ?
 - 3 — стоп СА
 - 4 — старт СА
 - 5 — начало ПЗУ
 - 6 — еще ПЗУ?
 - 7 — сброс контрольной суммы
 - 8 — прибавление байта ПЗУ
 - 9 — увеличение адреса на единицу
 - 10 — граница участка 1К устройства ПЗУ превоидена
 - 11 — контрольная сумма правильная ?
- ano = да
ne = нет

Fig. 13 — One of the feasible ROM test flow diagrams

- 1 — START
 - 2 — Test ROM ?
 - 3 — STOP SA
 - 4 — START SA
 - 5 — Beginning of ROM
 - 6 — Still ROM ?
 - 7 — Zeroizing the check total
 - 8 — Byte addition to ROM
 - 9 — Address increase by one
 - 10 — Limit of 1K ROM section exceeded
 - 11 — Check total correct ?
- ano = Yes
ne = No



справného časování (DATA musí být na sondě v předstihu před aktivní hranou CLOCK).

Jestliže jsou všechna nebo jen některá dekodování provedena uvnitř IO [jako např. u μ P řady 6800], lze správné dekodování ověřit obtížněji. Při servisních opravách i ve výrobě se však nejedná o to, co je uvnitř součástky chybné, častěji se pouze identifikuje celá vadná součástka. Když chybí vnitřní dekodování, většinou negeneruje chybu pouze ve svém adresovém poli, ale stejně tak ruší i jiná adresová pole. Tato skutečnost může při hledání chyb působit obtíže. Opět platí, že možnost odpojení jednotlivých IO (vyjmutím z objímky) nebo zablokování na nevyužitém řídicím vstupu, vyvedeném na měřicí bod, zrychluje a zjednodušuje nalezení závady.

13.13. Paměti RAM

Statické paměti RAM obecně dobře vyhovují zásadám testování pomocí PA. Nemohou být testovány v módu volnoběh, jelikož do nich musí být nejdříve zapsána data a teprve potom mohou být čteny. Je však mnoho softwarových algoritmů, které je mohou testovat a lokalizovat chyby. V dnešních pamětech RAM s velkou hustotou je mnoho možností ke vzniku chyby. K vytvoření účinného souboru testů jsou výhodné podrobné znalosti vnitřní struktury jednotlivých částí paměti RAM. Některé postupy testu jsou např. řádek po řádku, sloupec po sloupci atd. V úvahou připadají také testy, které zabírají málo místa v paměti ROM, jsou jed-

noduché a TAKT uspokojují podmínky správné synchronizace (DANNE musí být v čase před aktivní hranou TAKT).

Если все виды декодирования или только некоторые из них осуществляются внутри IO (как например, в микропроцессорах серии 6800), то правильный процесс декодирования проверяется сложнее. При ремонте в рамках техобслуживания и на производстве речь идет не о том, что неисправность внутри элемента, но чаще всего определяется весь неисправный элемент. В том случае, когда неправильно работает система внутреннего декодирования, обычно ошибки генерируются не только в своем адресном поле, но имеются также помехи и в других адресных полях. Это обстоятельство может также при отыскании неисправностей вызывать затруднения. Опять справедлив принцип, что возможность отключения отдельных IO (выниманием из панели) или блокировки неиспользуемого управляющего входа, подключенного к измерительной точке, ускоряет и упрощает нахождение неисправности.

13.13. Накопители ОЗУ

Статические запоминающие устройства ОЗУ в общем виде очень пригодны при испытаниях с помощью СА. Они не могут испытываться в режиме свободного хода, так как в них следует сначала ввести данные, а только после этого их можно считать. Однако, существует много алгоритмов математического обеспечения, которые могут служить для их испытания и определения неисправностей. В современных запоминающих устройствах ОЗУ с большой плотностью имеется много возможностей возникновения ошибки. Для создания эффективного набора испытаний целесообразно подробно знать внутреннюю структуру отдельных частей запоминающего устройства ОЗУ. Некоторые способы испытания заключаются в построчном испытании, поколонном испытании и т. д. Принимаются во внимание также испытания, которые занимают мало места в запоминающем устройстве ПЗУ, являются простыми и быстрыми.

requirements of correct timing (the DATA must be on the probe with a certain lead before the CLOCK triggering edge).

If all the decoding, or only some of it, is accomplished inside an integrated circuit (as it is in μ Ps of the 6800 line), then it is more difficult to verify correct decoding. However, in service practice or in production, it is not important what is defective inside a component, more often the defective part only has to be identified. If internal decoding fails, usually it generates failures not only in its own address field, but also disturbs other address fields. This fact can cause difficulties in trouble-shooting. Thus, it stands again: The facility of disconnecting the individual integrated circuits (by pulling them out from their sockets), or blocking at the unused control input brought out to a measuring point, hastens and simplifies fault finding.

13.13. RAM stores

Static RAM stores are generally suitable for the SA test technique; however, they cannot be tested in the free running mode, as first the data must be stored in them and only then can they be read. Nevertheless, there are many software algorithms which can test these stores and locate faults. In modern high-density RAM stores there are many potential failures. For forming an efficient set of tests, a detailed knowledge of the internal structure of the individual parts of the RAM store is necessary. Some test procedures investigate row-to-row, column-to-column, etc. failures. Such test patterns have to be considered which take up only little space in a ROM store, are simple and

noduché a rychlé. Důležité vlastnosti RAM, které by měl dobrý test ověřit, jsou:

1. Schopnost zapsat a číst z každé buňky nulu i jedničku
2. Neexistence vzájemné interakce dvou paměťových buněk
3. Přesná funkce vstupů, výstupů a řídicích linek
4. Schopnost jednoznačného adresování každého slova.

Některé obvyklé postupy používané k testování těchto vlastností jsou:

- šachovnicový test
- putující nulový či jedničky
- zapamatování adres [plynule rostoucích čísel]
- ukládání obsahu paměti ROM do paměti RAM.

Test paměti RAM může být částí inicializační procedury nebo samokontroly a může být také použit v testovacím programu PA. Příznakový analyzátor může být použit přímo k identifikaci vadné paměti RAM, testujeme-li programem ve smyčkách (viz kapitola ROM). Programová smyčka může být vytvořena pro jednotlivé RAM, skupiny RAM i pro celý systém, přesně tak jako v případě testování ROM. Výhoda samostatného testování paměti RAM je, že je známo, co se testuje a je tedy jasné, že nalezneme-li špatný příznak, je chyba jednoznačně v RAM.

Při testování dynamických pamětí RAM lze použít rovněž některé vzorové programy použitelné pro statické paměti RAM. Jediná přídavná komplikace pochází z existence „refresh“ obvodů. I když jsou paměti RAM testovány přímo v systému a v plné rychlosti, nebyvají většinou těžkosti s nestabilitou. Nestabilní příznak se však může objevit, když

Основные свойства ОЗУ, которые должны проверяться хорошим испытательным методом, являются:

1. Способность записать и испытать ноль и единицу в каждой ячейке.
2. Отсутствие взаимосвязи двух запоминающих ячеек.
3. Точная работа входов, выходов и управляющих линий.
4. Способность однозначной адресации каждого слова.

Некоторые обычные способы, используемые для испытания этих свойств, следующие:

- шахматное испытание
- перемещающиеся нули и единицы
- запоминание адресов (плавно возрастающих чисел)
- ввод содержания запоминающего устройства ПЗУ в запоминающее устройство ОЗУ.

Испытание запоминающего устройства ОЗУ может быть частью инициализационной процедуры или автоконтроля и может быть также использовано в рамках испытательной программы СА. Сигнатурный анализатор может быть использован непосредственно для определения неисправного устройства ОЗУ, когда испытание осуществляется программой по петлям (см. гл. ПЗУ). Программная петля может быть создана для отдельных ОЗУ, групп ОЗУ и для всей системы точно также, как и в случае испытания ПЗУ. Преимущество самостоятельного испытания запоминающего устройства ОЗУ заключается в том, что известно, что испытывается и, следовательно, ясно, что если найдена неправильная сигнатура, то неисправность однозначно находится в ОЗУ.

При испытании динамических запоминающих устройств ОЗУ можно использовать также некоторые образцовые программы, которые могут быть использованы для статических запоминающих устройств ОЗУ. Единственное дополнительное осложнение вытекает из существования схем восстановления (refresh). Даже в том случае, когда запоминающие устройства ОЗУ испытываются

speedy. Essential properties of a RAM store which an efficient test set should verify are as follows:

1. Ability to write and read a "zero" and a "one" in every cell.
2. Absence of interactions between two store cells.
3. Correct operation of inputs, outputs and control lines.
4. Ability to address each word separately.

Some of the usual procedures employed for testing the above properties are as follows:

- Chessboard test.
- "Zero" or "one".
- Storing an address (gradually increasing numbers).
- Storing the content of a ROM store in a RAM store.

The RAM store test can be a part of an initializing procedure or of a self-testing program and can be used also in an SA test program. The signature analyzer can be employed directly for identifying defective RAM stores when the test program proceeds in loops (see item 13.10). The program loop can be formed for the individual RAM stores, or groups of RAM stores, as well as for the whole system, exactly as in the case for the ROM test loop. The advantage of testing only a RAM store is the fact that it is known what is being tested; when a wrong signature is displayed, the fault is definitely in the tested RAM store.

When testing dynamic RAM stores, also certain standard test programs used for static RAM stores are applicable. The only additional complication comes from the "refresh" circuitry. Even though the RAM stores are tested directly in the system and at full speed, usually instability is not a problem. However, an unstable signature may be displayed when the "refresh" circuitry gains control

„refresh“ обводы преобразуют в адресах данных RAM случайно и независимо от μP . И когда же „refresh“ обвод синхронен с центральными часами, не является большинством однозначно синхронным с проводимым тестовым программой. Это много проблем, как выразить этот вопрос. Каждый из них генерирует „часы платных данных“. Данные в том случае снимаются признаковым анализатором только тогда, когда на шине присутствуют данные из RAM, но сигнал CLOCK до анализатора всегда во время „refresh“ цикла выключен. Сигнал, который выключает часы (т.е. clock qualifier) всегда в системе к dispozici, но для него требуется установка остальных обвод на сброс.

Случайные сигналы из „refresh“ обвод могут быть подавлены его полным блокированием. Содержимое может быть и потом сохранено, если часы, которые тестируют программу, пройдут все адреса RAM, кратчайшее из разрешенных периодов обновления данных. Данные обновляются самодельным тестовым программой. В действительности же хороший тест RAM за короткое время сделать практически невозможно. А также, комплексный тест динамической RAM может быть проверен стабильностью данных в течение цикла, а не в течение периода обновления данных.

Техники тестирования „refresh“ обвод являются зависимыми от их конструкции. Без проблем это тестирование тех обвод в случае их синхронизации с μP (например, Z80). Если они асинхронны, могут быть

непосредственно в рамках системы на полной скорости, то обычно нет проблем с неустойчивостью. Неустойчивая сигнатура может появиться в том случае, когда схемы восстановления (refresh) переключают управление адресами и данными запоминающего устройства ОЗУ случайно и независимо от микропроцессора. Даже в том случае, когда схема восстановления (refresh) синхронна с центральным тактовым сигналом, она обычно не является однозначно синхронной с осуществляемой испытательной программой. Существует много способов решения этой проблемы. Один из них заключается в выработке тактов справедливых данных. Данные в этих случаях снимаются сигнатурным анализатором только тогда, когда на шине справедливы данные от ОЗУ, так как сигнал ТАКТ, поступающий в анализатор, всегда выключен в течение циклов восстановления (refresh). Сигнал, который включает часы (так называемый, clock qualifier), имеется всегда в системе, так как он необходим для управления остальными схемами на шине.

Случайные сигналы из схемы восстановления «refresh» могут быть подавлены ее полным блокированием. Содержимое запоминающего устройства может и после этого сохраниться, если время, в течение которого испытательная программа проходит через все адреса ОЗУ, меньше предельно-допустимого предела восстановления данных. Данные будут восстанавливаться самой испытательной программой. Однако, в действительности подходящий способ тестирования ОЗУ невозможно сделать в столь короткий промежуток времени и, кроме того, комплексное испытание динамического устройства ОЗУ при проверке стабильности данных должен содержать петли ожидания, длительность которых больше периода восстановления данных.

Способы тестирования схем восстановления «refresh» зависят от их конструкции. Без проблем можно испытывать указанные схемы в том случае, если они управляются и синхронизируются от микропроцессора (например, Z80). Если они

адреса и линии чтения независимо от μP . Даже если „refresh“ обвод синхронен с часами, это не обязательно синхронно с тестовым программой. Существует много способов решения этой проблемы, один из которых заключается в генерации сигнала „valid data clock“. В этом случае, данные образуются в БМ 578 сигнатурным анализатором только тогда, когда данные из RAM присутствуют, а сигнал CLOCK до анализатора всегда выключен во время „refresh“ циклов. Сигнал, который переключает часы, имеется всегда в системе, так как необходимо для управления остальными обвод.

Случайные сигналы, поступающие из „refresh“ обвод могут быть подавлены ее полным блокированием. Содержимое может быть сохранено даже тогда, когда время, в течение которого тестирующая программа проходит через все адреса RAM, меньше предельно-допустимого периода обновления данных. Данные будут обновляться самой тестирующей программой. В действительности же хороший тест RAM за короткое время сделать практически невозможно. А также, комплексный тест динамической RAM может быть проверен стабильностью данных в течение цикла, а не в течение периода обновления данных.

Техника тестирования „refresh“ обвод зависит от их конструкции. Если это тестирование выполняется с μP (например, Z80), тогда проблем с тестированием „refresh“ обвод нет. Если „refresh“ обвод асинхронны,

testovány jako nezávislý systém ve volném běhu. Připojením vývodu CLOCK BM 578 k hodinám „refresh“ obvodu a vývodů START—STOP k nejvýznamnějšímu bitu „refresh“ adres, můžeme ověřit přiznaky celého obvodu. Obvykle je nutné zastavit při testování „refresh“ obvodů mikroprocesor (RESET a HALT), aby svou schopností přerušit refresh či „vykrádat“ cykly neovlivňoval test.

13.14. Vstupy a výstupy

Na tyto obvody se lze dívat jako na paměťová místa s navazující logikou. Do testovacího programu se vloží části, které zapsáním či přečtením každého členu testovací posloupnosti stimulují postupně všechny výstupy a vstupy (vstupy je nutné propojit s některým předem ověřeným výstupem a číst z nich data až po zápisu do tohoto výstupu). Typickou testovací posloupností dat pro osmibitový výstup může být např. putující jednička (hexadecimálně 00 01 02 04 08 10 20 40 80 FF). Příklad algoritmu vytváření stimulu je na obr. 14. Navazující logiku je nutné vyzkoušet dalšími stimuly, vytvořenými podle struktury a složitosti navazujících obvodů. Vždy se snažíme o to, aby co největší počet uzlů (i uvnitř IO) měnil definované své stavy.

Při zkoušení vstupů je nutno mít v paměti, že vlastně dochází k jistému druhu zpětné vazby — data se po průchodu dvojicí výstup—vstup opět objeví na sběrnici. To může při současném zkoušení více vstupů v jedné smyčce znemožnit loka-

lizační, to mohou испытываться в качестве независимой системы в режиме свободного хода. В результате подключения вывода ТАКТ BM 578 к тактовому входу схемы восстановления «refresh» и выводов СТАРТ—СТОП к старшему биту адреса восстановления «refresh» можно проверить сигнатуры всей схемы. Обычно необходимо остановить микропроцессор (СБРОС и СТОП) при испытании схем восстановления «refresh» для того, чтобы микропроцессор с помощью своей способности прерывать восстановление «refresh» или вынимать циклы не оказывал воздействие на процесс испытания.

13.14. Входы и выходы

Эти схемы можно рассматривать в качестве запоминающих мест с сопряженной логикой. В испытательную программу вводятся части, которые в результате записи или считывания каждого элемента испытательной последовательности возбуждают постепенно все выходы и входы (входы необходимо соединить с определенным ранее проверенным выходом и читать снимаемые с них данные вплоть до записи на данном выходе). Типичной испытательной последовательностью данных для восьмибитового выхода может быть, например, перемещающаяся единица (в шестнадцатеричном виде 00 01 02 04 08 10 20 40 80 FF). Пример алгоритма создания стимула дан на рис. 14. Сопряженную логику следует проверить дополнительными стимулами, созданными в зависимости от структуры и сложности сопряженных схем. Всегда следует стремиться к тому, чтобы как можно большее количество узлов (и внутри IO) изменяли определенным образом свое состояние.

При испытании входов следует иметь в виду, что собственно имеет место определенный вид обратной связи — данные после прохождения через тракт выход—вход снова появляются на шине. Это может свести на нет возможность определения местонахождения неисправности при одновременном

then it can be tested as an autonomous system in free running. By connecting the CLOCK output of the BM 578 instrument to the clock of the „refresh“ circuitry, and the START and STOP lines to the most significant bit of the „refresh“ address, the signatures of the whole circuitry can be verified. Usually, it will be necessary to stop the microprocessor (RESET and HALT) during testing of the „refresh“ circuitry, in order to prevent it from influencing the test by its interrupt and cycle stealing capability over the „refresh“ circuitry.

13.14. Inputs and outputs

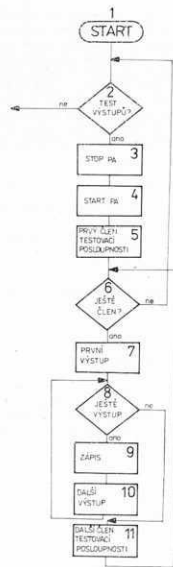
These circuits can be considered as store locations with related logic. Into the test program are inserted parts which, by writing or reading each element of the test sequence, stimulate successively all the outputs and inputs (it is necessary to interconnect the inputs with one of the outputs which has been verified previously and to read the input data only after writing them into this output). A typical data test sequence for an eight-bit output can be a „walking one“ [in hexadecimal form: 00 01 02 04 08 10 20 40 80 FF]. An example of an algorithm for stimulus creation is in Fig. 14. The related logic has to be tested by means of other stimuli created in accordance with the structure and involvedness of the related circuits. The endeavour is to cause a maximum number of nodes [also inside integrated circuits] to change their states in a defined manner.

When testing inputs, it is necessary to bear in mind that actually a certain type of feedback is created, as after passing through an output/input pair, the data appear again on the bus. When several inputs to one node are tested simultaneously, this can prevent fault location. Consequently,

- 1 — START
- 2 — test výstupů ?
- 3 — STOP PA
- 4 — START PA
- 5 — prvý člen testovací posloupnosti
- 6 — ještě člen ?
- 7 — první výstup
- 8 — ještě výstup ?
- 9 — zápis
- 10 — další výstup
- 11 — další člen testovací posloupnosti

- 1 — старт
 - 2 — испытание выходов ?
 - 3 — стоп CA
 - 4 — старт CA
 - 5 — первый элемент последовательности испытаний
 - 6 — еще элемент ?
 - 7 — первый выход
 - 8 — еще выход ?
 - 9 — запись
 - 10 — последующий выход
 - 11 — последующий элемент последовательности испытаний
- ano = да
ne = нет

- 1 — START
 - 2 — Test of outputs ?
 - 3 — STOP SA
 - 4 — START SA
 - 5 — First element of the test sequence
 - 6 — Still element ?
 - 7 — First output
 - 8 — Still output ?
 - 9 — Write
 - 10 — Further output
 - 11 — Further element of the test sequence
- ano = Yes
ne = No



Obr. 14
Fig. 14

lizač závady. Testujeme proto vždy každý vstup zvlášť, nebo svěříme celý test (porovnávání vyslaných a sejmутých dat postupně u všech vstupů) procesoru, s odskokem na začátek celé smyčky při nalezení chyby. Přiznakovým analyzátozem pak zjišťujeme pouze délku smyčky a z charakteristických příznaků můžeme v dokumentaci sestavit přímou chybovňák vstupů. Tato metoda je podrobně popsána v kapitole 13.10. Paměť ROM a na obr. 13.

13.15. Asynchronní obvody

Existují obecně čtyři cesty, jak se vypořádat s testováním asynchronních obvodů:

1. Vyhneme se používání asynchronních obvodů
2. Během PA obvody synchronizujeme
3. Testujeme je autonomním testem
4. Netestujeme je.

13.15.1. Přerušení

Pro získání opakovatelných platných příznaků u obvodu přerušení musí existovat přesné časové relace mezi vstupem CLOCK, START/STOP intervalem a datovým vstupem. Protože přerušení jsou obecně řízena asynchronními obvody, musíme často učinit speciální opatření pro umožnění PA. Signál přerušení může přijít v kterémkoliv bodu programu a přesný okamžik jeho příchodu není obvyklá řízená μP .

Je mnoho typů obvodů, které mohou vysílat signál pro přerušení: klávesnice, displej, obvody „refresh“ paměti RAM, DMA, komunikace, obvody servopřívazky a obvody sběru dat. Víceúčelná přerušení jsou často řazena podle priority či vektorově.

isпытании большого количества входов в одной петле. Поэтому испытывается каждый вход отдельно или все испытание (сравнивание передаваемых и снимаемых данных постепенно на всех входах) осуществляется микропроцессором с переходом в начало всей петли при обнаружении несправности. С помощью сигнатурного анализатора определяется только длина петли и на основании характерных сигнатур можно в документации непосредственно составить перечень несправностей входов. Этот метод подробно описан в п. 13.10. «Запоминающие устройства ПЗУ» и на рис. 13.

13.15. Асинхронные схемы

В общем виде существуют четыре пути испытания асинхронных схем:

1. Избегать использования асинхронных схем
2. Во время СА обеспечить синхронизацию схем
3. Испытание осуществляется с помощью автономного способа испытания
4. Испытания не производятся.

13.15.1. Обрывание

Для получения воспроизводимых правильных сигнатур в схеме прерывания должно существовать точное временное соответствие между сигналами входа ТАКТ, СТАРТ—СТОП, интервала и входа данных. Так как прерывание осуществляется в общем случае с помощью асинхронных схем, то часто необходимо принять специальные меры для возможного использования СА. Сигнал прерывания может появиться в любом месте программы и точное время его появления обычно не определяется микропроцессором.

Существуют много схем, которые могут передавать сигнал прерывания: клавиатура, дисплей, схемы восстановления «refresh» запоминающего устройства ОЗУ, запоминающее устройство с прямым доступом ЗУПД, линия связи, схемы управления и схемы сбора данных. Многократные

each input must be tested separately, or the whole test (comparing of the sent and sampled data on all the inputs successively) can be entrusted to a processor with loop-back to the beginning of the whole loop when a defect is found. With the aid of the BM 578 signature analyzer, only the length of the loop has to be determined and, from the specific signatures for the documentation, a catalogue of input failures can be compiled directly. This technique is described in detail in item 13.10. (and supported by Fig. 13) where the tests of ROM stores are described.

13.15. Asynchronous circuits

Generally, there exist four basic ways of dealing with the testing of asynchronous circuits:

1. Complete avoidance of using asynchronous circuits.
2. Synchronizing them during the application of SA.
3. Testing them by an autonomous test.
4. Not testing them at all.

13.15.1. Interrupts

In order to obtain repeatable valid signatures from an interrupt circuit, exact time relations must exist between the CLOCK input, the START—STOP window and the DATA input. Interrupts are usually controlled by asynchronous circuits, therefore, often special provision must be made for employing SA. The interrupt signal can occur at any program point and usually the precise time of its occurrence is not μP -controlled.

Many different types of circuits can send an interrupt signal, i. e. keyboard, "refresh" circuits, RAM stores, DMA, communications, servo-control and data acquisition circuits. Multiple interrupts are often controlled according to priority or vectored networks.

Нейlepší je chápat přerušení jako uzavřenou zpětnovazební smyčku, která musí být pro aplikaci PA otevřena. Nejvhodnějším místem k tomu je přerušovací vstup do μP . Rozpojením přerušovací linky v tomto místě získáme možnost ovládat přerušení.

I když nyní dojde k vyslání požadavků přerušení, μP jej nepřijme. Při běhu PA testovacího programu potom trvalý požadavek na přerušení (vypínačem či propojkou u μP), způsobí v přesně definovaném místě (u instrukce E1) skok do testovacího podprogramu přerušení, odlišného od normálního obslužného programu. Tento podprogram vytvoří a vyšle takovou posloupnost dat (tj. stimul), která vyzkouší, tj. vybudí obvody, související s generováním příslušného požadavku přerušení.

Jeden způsob, jak to provést, je nahradit adresový prostor paměti ROM (v níž je obsluha přerušení) jinou pamětí ROM s testovacím programem PA. Viz obr. 15 a, b.

Jiná možnost je zahrnout do obslužného programu přerušení rozhodovací blok (PA—NORM.) — viz obr. 15c.

Některé asynchronní obvody, obsluhující přerušení, mohou být buď synchronizovány nebo ignorovány. Zpětnovazební smyčky lze otevřít a testovat samostatně. Pro hodinový vstup BM 578 lze obvykle použít hodiny systému. Signály START/STOP mohou být vzaty z vodiče potvrzení přerušení nebo softwarově generovány na nevyužitých adresových vodičích či na zařízeném řízeném datovou sběrnici (např. výstupní port aj.). V případě mnohonásobných přerušení vybudujeme systém testů postupně

prerývání často sortují podle priority nebo vektorovým obrazem. Nejlepší je chápat přerušení jako uzavřenou zpětnovazební smyčku, která musí být pro aplikaci PA otevřena. Nejvhodnějším místem k tomu je přerušovací vstup do μP . Rozpojením přerušovací linky v tomto místě získáme možnost ovládat přerušení. I když nyní dojde k vyslání požadavků přerušení, μP jej nepřijme. Při běhu PA testovacího programu potom trvalý požadavek na přerušení (vypínačem či propojkou u μP), způsobí v přesně definovaném místě (u instrukce E1) skok do testovacího podprogramu přerušení, odlišného od normálního obslužného programu. Tento podprogram vytvoří a vyšle takovou posloupnost dat (tj. stimul), která vyzkouší, tj. vybudí obvody, související s generováním příslušného požadavku přerušení. Jeden způsob, jak to provést, je nahradit adresový prostor paměti ROM (v níž je obsluha přerušení) jinou pamětí ROM s testovacím programem PA. Viz obr. 15 a, b. Jiná možnost je zahrnout do obslužného programu přerušení rozhodovací blok (PA—NORM.) — viz obr. 15c. Některé asynchronní obvody, obsluhující přerušení, mohou být buď synchronizovány nebo ignorovány. Zpětnovazební smyčky lze otevřít a testovat samostatně. Pro hodinový vstup BM 578 lze obvykle použít hodiny systému. Signály START/STOP mohou být vzaty z vodiče potvrzení přerušení nebo softwarově generovány na nevyužitých adresových vodičích či na zařízeném řízeném datovou sběrnici (např. výstupní port aj.). V případě mnohonásobných přerušení vybudujeme systém testů postupně

prerývání často sortují podle priority nebo vektorovým obrazem. Nejlepší je chápat přerušení jako uzavřenou zpětnovazební smyčku, která musí být pro aplikaci PA otevřena. Nejvhodnějším místem k tomu je přerušovací vstup do μP . Rozpojením přerušovací linky v tomto místě získáme možnost ovládat přerušení. I když nyní dojde k vyslání požadavků přerušení, μP jej nepřijme. Při běhu PA testovacího programu potom trvalý požadavek na přerušení (vypínačem či propojkou u μP), způsobí v přesně definovaném místě (u instrukce E1) skok do testovacího podprogramu přerušení, odlišného od normálního obslužného programu. Tento podprogram vytvoří a vyšle takovou posloupnost dat (tj. stimul), která vyzkouší, tj. vybudí obvody, související s generováním příslušného požadavku přerušení. Jeden způsob, jak to provést, je nahradit adresový prostor paměti ROM (v níž je obsluha přerušení) jinou pamětí ROM s testovacím programem PA. Viz obr. 15 a, b. Jiná možnost je zahrnout do obslužného programu přerušení rozhodovací blok (PA—NORM.) — viz obr. 15c. Některé asynchronní obvody, obsluhující přerušení, mohou být buď synchronizovány nebo ignorovány. Zpětnovazební smyčky lze otevřít a testovat samostatně. Pro hodinový vstup BM 578 lze obvykle použít hodiny systému. Signály START/STOP mohou být vzaty z vodiče potvrzení přerušení nebo softwarově generovány na nevyužitých adresových vodičích či na zařízeném řízeném datovou sběrnici (např. výstupní port aj.). V případě mnohonásobných přerušení vybudujeme systém testů postupně

prerývání často sortují podle priority nebo vektorovým obrazem. Nejlepší je chápat přerušení jako uzavřenou zpětnovazební smyčku, která musí být pro aplikaci PA otevřena. Nejvhodnějším místem k tomu je přerušovací vstup do μP . Rozpojením přerušovací linky v tomto místě získáme možnost ovládat přerušení. I když nyní dojde k vyslání požadavků přerušení, μP jej nepřijme. Při běhu PA testovacího programu potom trvalý požadavek na přerušení (vypínačem či propojkou u μP), způsobí v přesně definovaném místě (u instrukce E1) skok do testovacího podprogramu přerušení, odlišného od normálního obslužného programu. Tento podprogram vytvoří a vyšle takovou posloupnost dat (tj. stimul), která vyzkouší, tj. vybudí obvody, související s generováním příslušného požadavku přerušení. Jeden způsob, jak to provést, je nahradit adresový prostor paměti ROM (v níž je obsluha přerušení) jinou pamětí ROM s testovacím programem PA. Viz obr. 15 a, b. Jiná možnost je zahrnout do obslužného programu přerušení rozhodovací blok (PA—NORM.) — viz obr. 15c. Některé asynchronní obvody, obsluhující přerušení, mohou být buď synchronizovány nebo ignorovány. Zpětnovazební smyčky lze otevřít a testovat samostatně. Pro hodinový vstup BM 578 lze obvykle použít hodiny systému. Signály START/STOP mohou být vzaty z vodiče potvrzení přerušení nebo softwarově generovány na nevyužitých adresových vodičích či na zařízeném řízeném datovou sběrnici (např. výstupní port aj.). V případě mnohonásobných přerušení vybudujeme systém testů postupně

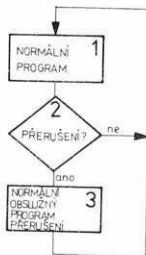
prerývání často sortují podle priority nebo vektorovým obrazem. Nejlepší je chápat přerušení jako uzavřenou zpětnovazební smyčku, která musí být pro aplikaci PA otevřena. Nejvhodnějším místem k tomu je přerušovací vstup do μP . Rozpojením přerušovací linky v tomto místě získáme možnost ovládat přerušení. I když nyní dojde k vyslání požadavků přerušení, μP jej nepřijme. Při běhu PA testovacího programu potom trvalý požadavek na přerušení (vypínačem či propojkou u μP), způsobí v přesně definovaném místě (u instrukce E1) skok do testovacího podprogramu přerušení, odlišného od normálního obslužného programu. Tento podprogram vytvoří a vyšle takovou posloupnost dat (tj. stimul), která vyzkouší, tj. vybudí obvody, související s generováním příslušného požadavku přerušení. Jeden způsob, jak to provést, je nahradit adresový prostor paměti ROM (v níž je obsluha přerušení) jinou pamětí ROM s testovacím programem PA. Viz obr. 15 a, b. Jiná možnost je zahrnout do obslužného programu přerušení rozhodovací blok (PA—NORM.) — viz obr. 15c. Některé asynchronní obvody, obsluhující přerušení, mohou být buď synchronizovány nebo ignorovány. Zpětnovazební smyčky lze otevřít a testovat samostatně. Pro hodinový vstup BM 578 lze obvykle použít hodiny systému. Signály START/STOP mohou být vzaty z vodiče potvrzení přerušení nebo softwarově generovány na nevyužitých adresových vodičích či na zařízeném řízeném datovou sběrnici (např. výstupní port aj.). V případě mnohonásobných přerušení vybudujeme systém testů postupně

It is best to consider an interrupt as a closed feedback loop, which must be opened in order to render the application of SA feasible. A suitable point where the loop can be opened is the μP interrupt input. By opening the interrupt line at this point, the capability of interrupt control is gained. Even if an interrupt request is sent, the μP does not accept it. With the SA test program running, a constant interrupt request [by means of a switch or jumper at the μP], causes at the exactly defined point (at an EI instruction) a jump into the test interrupt subroutine which differs from the normal service program. This subroutine produces and sends such a data sequence (i. e. stimulus) which tests, i. e. exercises, the circuits involved in the generating of the pertaining interrupt request.

One way of carrying out this is to replace the ROM address space, where normally a service interrupt would be caused, by an SA test program [see Figs. 15a, 15b].

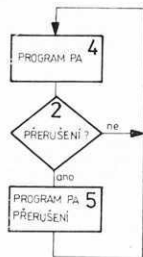
Another way is to include in the service interrupt program a decision block (SA—NORM), see Fig. 15c.

Certain asynchronous circuits, service interrupts, can be either synchronized or ignored. The feedback loops can be opened and tested separately. For the CLOCK input of the BM 578 signature analyzer, usually the system clock is applicable. The START and STOP signals can be drawn from an interrupt acknowledge line or software generated via an unused address line, or data bus-controlled device (s. g. output port, etc.). In the case of multiple interrupts, the test system can be built up from a gradually increasing number of permit-



Obr. 15a Pnc. 15a Fig. 15a

Normální uspořádání ROM a obsluhy přerušení.
 Нормальное выполнение ПЗУ и обслуживания прерывания
 Normal system ROM and service interrupt



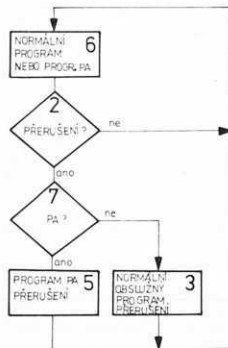
Obr. 15b Pnc. 15b Fig. 15b

Uspořádání ROM a obsluhy přerušení při PA.
 Выполнение ПЗУ и обслуживания прерывания при CA
 ROM and SA service interrupt

ano — da — yes
 ne — net — no

- 1 — normální program
- 2 — přerušení ?
- 3 — normální obslužný program přerušení
- 4 — program PA
- 5 — program PA přerušení
- 6 — normální program nebo program PA
- 7 — PA ?

- 1 — нормальная программа
- 2 — прерывание ?
- 3 — нормальная программа обслуживающая прерывания
- 4 — программа CA
- 5 — программа CA прерывания
- 6 — нормальная программа или программа CA
- 7 — CA ?



Obr. 15c Pnc. 15c Fig. 15c

Normální nebo PA ROM s výběrem přerušení.
 Нормальная или CA ПЗУ с выбором прерывания
 Normal or SA ROM with interrupt selection

- 1 — Normal program
- 2 — Interrupt ?
- 3 — Normal service interrupt program
- 4 — SA program
- 5 — SA interrupt program
- 6 — Normal program or SA program
- 7 — SA ?

rozšiřujících počet povolených přerušení. Nejdříve všechna přerušení zakážíme kromě jednoho, které ověříme s pomocí PA. Potom povolíme a ověříme další atd.

Zkoušení zpětnovazebních smyček i bez jejich rozpojení může být také prováděno pomocí testovacího programu PA; pouze je třeba přemostit všechna asynchronní zpoždění. Takto identifikujeme chyby funkce, ale lokalizovat přesně oblast závady je velice obtížné, jelikož jsou zapojeny zpětné vazby. Jednou z takových možností je také povolení přerušení ještě před START/STOP intervalem a poté již jen ověření výsledků přerušení.

13.15.2. Monostabilní multivibrátory

Monostabilní multivibrátory představují, zvláště potřebujeme-li značně velká zpoždění, výrazně jednodušší řešení časovacího obvodu než čistě číselná verze. Monostabilní obvody v zařízeních kompatibilních s PA musí být schopny produkovat synchronní předem známé opakovatelné impulsy, aby vznikaly jednoznačné a souhlasné příznaky. Náběžná hrana monostabilního multivibrátoru může obvykle být spouštěna μP , což bohužel už neplatí pro sestupnou hranu. V případě, že impuls je delší než několik hodinových cyklů, vznikají potíže s dodržením časových vztahů mezi jednorázovým dějem a hodinami systému. Opatření k odstranění tohoto problému je buď monostabilní obvod přemostit nebo jeho impuls zažít. Může toho být dosaženo změnou hodnoty časovací kapacity monostabilního obvodu. Je vhodné zkrátit (pro účely PA) délku impulsu pouze tak, aby byl ještě delší než

množství dopustitelných přerušení. Nejdříve všechna přerušení zakážíme kromě jednoho, které ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA.

množství dopustitelných přerušení. Nejdříve všechna přerušení zakážíme kromě jednoho, které ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA. Potom povolíme a ověříme s pomocí SA.

13.15.2. Мультивибраторы с одним устойчивым состоянием

Мультивибраторы с одним устойчивым состоянием представляют собой (особенно в тех случаях, когда необходима большая задержка) значительно более простое решение схемы времени, чем чисто цифровые варианты. Схемы с одним устойчивым состоянием в устройствах, совместимых с SA, должны быть способны создавать синхронные ранее известные повторяемые импульсы для того, чтобы создать более простые сигнатуры и сигнатуры соответствия. Передний фронт сигнала мультивибратора с одним устойчивым состоянием может, как правило, запускаться микропроцессором, что, к сожалению, не относится к нисходящему фронту. В том случае, когда длительность импульса превосходит несколько циклов тактового сигнала, появляются затруднения, связанные с соблюдением временных соотношений между однократным явлением и тактовыми импульсами системы. Решением, устраняющим эту проблему, является шунтирование схемы с одним устойчивым состоянием или создание более узкого импульса. Последнее может быть достигнуто путем изменения постоянной времени (емкости) схемы мультивибратора. Целесообразно укоротить (для целей SA) длительность импульса

ted interrupts. First, all the interrupts are disabled with the exception of one which is verified with the aid of SA. Then, the others are enabled and verified successively.

Also testing of the feedback loops, without opening them beforehand, can be accomplished by using an SA test program. It is only necessary to bridge over all the asynchronous delays. In this manner, functional failures can be identified, but exact fault locating is very difficult, as the feedback paths are operative. Another possibility is to enable an interrupt before the START—STOP window and only then to test the consequences of the interrupt.

13.15.2. Monostable multivibrators

Monostable multivibrators, especially when considerable time delays are required, provide more practical solutions of the timing circuits than purely digital alternatives. Monostable circuits in devices compatible with SA must be capable of producing synchronous, predictable, repeatable pulses, in order to create unambiguous consistent signatures. The rising edge of a monostable multivibrator usually can be μP -triggered; unfortunately, this does not apply to the falling edge. If the duration of the pulse exceeds several clock cycles, it becomes difficult to maintain time relations between the one-shot phenomenon and the system clock. The way to deal with this problem is either to bypass the monostable circuit, or to reduce the width of its pulse. The latter can be achieved by altering the value of the timing capa-

один часовый цикл. Так может быть правильная функция моностабильного обвода доказана признаковой анализом. Правильную функцию одноразово спущенного обвода lze také ověřit schopností datové sondy BM 578 zachytit, prodloužit a indikovat krátké impulsy. Je-li výstup моностабильного обвода potřebný pro funkci další navigační logiky, je možné jeho výstupní impuls simulovat synchronně uvnitř testovacího programu PA s použitím výstupní linky μP , umístěné mimo právě testovanou část systému. Výstup моностабильного обвода se po dobu testu nahradí jmenovanou linkou. Jinou možností je použít autovaciaho vstupu моностабильного обвода pro předčasné synchronní ukončení impulsu.

13.15.3. Displeje

Обводы дисплеев jsou velice různorodé podle různých aplikací. Některé jsou plně závislé na μP a představují významnou skupinu, jiné mohou být úplně samostatné.

Дисплеи mají jedinečnou výhodu в том, že může provádět vizuální ověřování jejich vlastních funkcí. Některé chyby můžeme určit přímo (vadný segment). Pro rychlou kontrolu je vhodné doplnit inicializační program celého přístroje, probíhající vždy po zapnutí sítě, o zapnutí všech segmentů na určitou dobu. Tím se umožní rychlé vizuální ověření všech segmentů. Podrobnější test je vhodné zařadit do programu samokontroly. Vhodná forma testu je např. posouvání rychlostí všech znaků přes displej zprava doleva rychlostí vhodnou pro přečtení. Tímto způsobem vyzkoušíme správ-

только так, чтобы он был длиннее одного тактового импульса. После этого правильная работа схемы с одним устойчивым состоянием может быть проверена с помощью сигнатурного анализа. Правильную работу однократно запускаемой схемы можно также проверить с помощью шупа данных BM 578, т. е. фиксировать, удлинить и индифицировать короткие импульсы. Если выход схемы с одним устойчивым состоянием необходим для работы последующей сопряженной логики, то можно имитировать его выходной импульс синхронно внутри испытательной программы SA при использовании выходной линии микропроцессора, установленного вне как раз испытываемой части системы. Выход схемы с одним устойчивым состоянием в течение испытания заменяется вышеупомянутой линией. Другой возможностью является использование входа сброса схемы с одним устойчивым состоянием для преждевременного синхронного окончания импульса.

13.15.3. Дисплей

Схемы дисплеев являются весьма разнообразными в зависимости от назначения. Некоторые полностью зависят от микропроцессора и представляют собой значительную группу, другие могут быть совершенно самостоятельными.

Дисплеи имеют одно исключительное преимущество в том, что можно осуществлять визуальную проверку их собственной функции. Некоторые ошибки можно определить непосредственно (неработающий сегмент). Для быстрого контроля целесообразно дополнить программу инициализации всего прибора, протекающую всегда после включения сети, путем включения всех сегментов на определенное время. В результате этого дается возможность быстрой визуальной проверки всех сегментов. Более подробные испытания целесообразно включить в программу автоконтроля. Подходящая форма испытания — это, например, перемещение последовательности всех знаков через дисплей справа налево со скоростью, подходящей для чтения. Таким образом, прове-

ditor of the monostable circuit. For SA purposes it is advisable to reduce the duration of the pulse only so far that it still exceeds that of one clock cycle. This enables verifying of the correct functioning of a monostable circuit by the SA technique. The correct operation of a one-shot triggered circuit can be verified by the capability of the data probe of the BM 578 instrument to intercept, extend and indicate short pulses. If the output of a monostable circuit is needed for the operation of a further, linked-up logic it is possible to simulate its output pulse synchronously in the SA test program by using the output line of a μP situated outside the part of the system just being tested. Then, the output of the monostable circuit is substituted by the μP line for the duration of the test. Another technique is to use the zeroizing input of the monostable circuit for premature synchronous termination of the pulse.

13.15.3. Displays

The circuits of displays vary widely, depending on the applications; some are completely dependent on the μP and form a significant group, whereas others can be absolutely self-sufficient.

The great advantage of displays lies in the presentation of visual verification of their own operation. Some failures (a defective segment) can be determined directly. For speedy checking it is advantageous to supplement the initializing program of the whole instrument, which always runs after the mains power has been switched on, by lighting up of all the indicator segments for a brief period of time. Thus, fast visual checking of all the segments can be made. A more thorough test can be included in the self-testing program, a suitable form is e.g. shifting of the sequence of all the characters from right to left across the display at a speed suitable for comfortable reading. Thus, the correctness of the hardware of a display can

[nepředvídatelně] zasáhnout. Jinak by mohlo dojít ke generování nesouhlasících či nestabilních příznaků.

13.15.4. Klávesnice

Klávesnice, spínače a obvody tlačítek mají výhodu v možnosti generování vlastního stimulu přímým ručním zásahem. Správnost operace sepnutí můžeme často sledovat přímo na odezvě objektů, které ovládáme příslušným spínačem. Jindy například fungující displej může být použit pro echo (zopakování) stisků tlačítek.

Při používání statické klávesnice je hledání chyb v jejích obvodech jednoduché, je to v podstatě hledání a sledování chyb logickou sondou zabudovanou v datové sondě BM 578 v logické síti. V případě multiplexované klávesnice je třeba testovat jiným způsobem.

Multiplexované klávesnice obvykle používají buď integrované klávesové kodéry nebo mikroprocesorem řízené rozkladové obvody. Obecně se integrované kodéry nehodí pro testování pomocí PA, jelikož časovací a řídicí signály jsou nepřístupné a nelze provést synchronizaci. Každá aplikace musí být tedy posuzována individuálně.

Na druhé straně v případě použití μP v rozkladových obvodech klávesnice lze aplikovat testy s využitím PA. Testovací smyčka PA pro rozkladové obvody generuje výstupní signály do matice kláves, ze které odebíráme příznaky. Stisknutím jednotlivých kláves uzavřeme obvod a na linkách jdoucích do μP je generován příslušný příznak. Viz obr. 16.

торые могут асинхронно (неожиданно) вмешаться в работу схем дисплея. В противном случае может иметь место генерирование несоответствующих или неустойчивых сигналов.

13.15.4. Клавиатура

Клавиатуры, выключатели и схемы кнопок обладают преимуществом, заключающимся в возможности генерирования собственного стимула путем прямого ручного вмешательства. Правильность операции срабатывания можно часто исследовать непосредственно по отклику объектов, которые управляются соответствующим ключом. В ином случае, например, работающий дисплей может быть использован для эха (повторения) нажатия кнопок.

При использовании статической клавиатуры отыскание неисправности ее схем является простым. Это, по существу, — отыскание и слежение за неисправностями с помощью логического щупа, установленного в щупе приема данных BM 578 в логической сети. В случае мультиплексной клавиатуры следует осуществлять проверку другим образом.

Мультиплексные клавиатуры обычно используют интегральные клавишные кодирующие устройства или схемы развертки, управляемые микропроцессором. В общем случае интегральные кодирующие устройства непригодны для испытания с помощью СА, так как тактовые и управляющие сигналы недоступны и невозможно обеспечить синхронизацию. Каждое применение должно оцениваться индивидуально.

С другой стороны, в случае использования микропроцессора в схемах развертки клавиатуры можно использовать испытания при применении СА. Испытательная петля СА для схем развертки генерирует выходные сигналы в матрицу клавишей, с которой снимаются сигнатуры. Путем нажатия на отдельный клавиш замыкается цепь и на линиях, идущих в микропроцессор генерируется соответствующая сигнатура. См. рис. 16.

[unexpectedly] asynchronously with the operation of the display circuitry. Otherwise, inconsistent or unstable signatures could be generated.

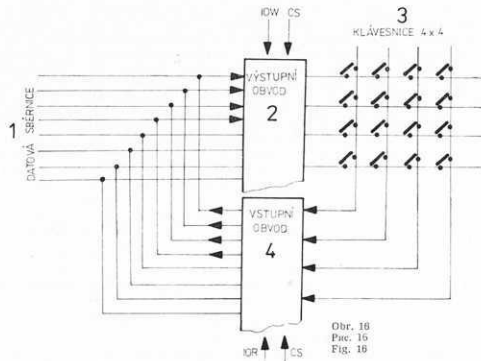
13.15.4. Keyboards

Keyboards, switches and push-button circuits have the advantage of being able to generate their own stimulus via manual intervention. Often the correctness of the switching operation can be observed directly by the response of the objects which are being controlled by means of the appropriate switch. If there is an operating display, it can be used to echo (repeat) the push-button switch closing.

When a static keyboard is used, trouble-shooting in its circuits is quite simple merely by following failures with the aid of the logic probe built into the data probe of the BM 578 signature analyzer. In the case of a multiplexed keyboard, the test must be carried out in another manner.

Multiplexed (scanned) keyboards usually employ either a keyboard encoder integrated circuit, or a microprocessor-controlled scanning circuit. Generally, integrated encoders cannot be tested by the SA technique, as the timing and control signals are not accessible and thus synchronism cannot be established. Therefore, each application must be evaluated individually.

On the other hand, when a μP is used to scan a keyboard, then the tests with SA employed can be applied. The SA test loop for the scanning circuits can generate output signals for the keyboard matrix, from which signatures can be obtained. By depressing the individual keys, the circuit is closed and causes generating of the appropriate signature on the lines leading to the μP (see Fig. 16).



- 1 — datová sběrnice
- 2 — výstupní obvod
- 3 — klávesnice 4 × 4
- 4 — vstupní obvod

- 1 — шина данных
- 2 — выходная схема
- 3 — клавиатура 4 × 4
- 4 — входная схема

- 1 — Data bus
- 2 — Output circuit
- 3 — Keyboard 4 × 4
- 4 — Input circuit

Generuje-li klávesnice v okamžiku stisknutí klávesy požadavek přerušení, je nutné při návrhu testu postupovat podle kapitoly 13.15.1. PŘERUŠENÍ. Samozřejmě, že přerušeni můžeme jednoduše vyloučit tím, že nestiskneme klávesu. Ovšem při testování musí být klávesy postupně stisknuty, a proto bývá vhodné mít možnost rozpojit nebo jinak řídit linku přerušení z klávesnice do μP .

Если клавиатура в момент нажатия клавиши генерирует требование на прерывание, то необходимо при проектировании испытания поступать в соответствии с п. 13.15.1. «Прерывание». Само собой разумеется, что прерывание можно просто исключить путем ненажатия на соответствующий клавиш. Однако, при испытании клавиши должны постепенно нажиматься и поэтому целесообразно иметь возможность размыкания или другого управления линией прерывания от клавиатуры в микропроцессор.

If, at the instant of depressing the key generates an interrupt, then the test has to be prepared according to item 13.15.1. — "Interrupts". Obviously, the interrupt can be inhibited easily simply by not depressing the key. However, as the keys must be depressed during checking of the keyboard, it is useful to be able to disconnect, or to control in some other way, the interrupt line leading to the μP .

Je možná i efektivnější a rychlejší metoda testování klávesnice: klávesnici můžeme považovat za zařízení, jehož funkci je možno simulovat výstupem z μ P. Budeme-li mít možnost přes propojky nebo přes část konektoru přivést paralelně k tlačítkům klávesnice signály z některého μ P řízeného výstupu, můžeme sem přivést stimul, vytvořený testovacím programem a vyzkoušet (ověřit příznaky) převážnou část obvodů klávesnice bez zdlouhavého mačkání tlačítek. Touto metodou se ovšem nevyzkouší samotné mechanické kontakty tlačítek, které je nutno vyzkoušet např. logickou sondou.

13.16. Analogové obvody

Analogové obvody nejsou v podstatě vhodné pro kontrolu pomocí PA, PA však může být někdy použita pro nepřímé testování analogových lineárních obvodů. Např. některé analogové obvody mohou být buzeny tak, aby se chovaly „číslícově“ [DA převodník programovaný pouze na napětové úrovni logické nuly a jedničky apod.]. Jindy můžeme přivést analogový signál z řízeného zdroje (např. impulsní generátor nebo napájecí zdroj) do vstupu typu AD převodník, připojeného svým výstupem do číslícového systému. Správnost může být ověřena sejmutím příznaků z číslícové části zařízení. Naopak dříve přezkoušený číslícový obvod může být použit pro přezkoušení analogového obvodu. Výsledný analogový signál může být měřen běžnými přístroji (osciloskop, DMM, čítač) nebo v některých případech lze uzavřít smyčku přivedením signálu zpět na vyzkoušený analogový výstup číslícového systému. Při práci s analogovými obvody je nutné věnovat pozornost dodržení časových požadavků BM 578. Např. při sledování ana-

Существует и более эффективный и быстрый метод испытания клавиатуры. Клавиатуру можно считать устройством, работу которого можно имитировать выходами микропроцессора. Если будет возможность подачи параллельно клавишам клавиатуры сигналов от определенного выхода, управляемого микропроцессором, с помощью перемычек или с помощью части коннектора, то можно в эти точки подать стимул, образованный испытательной программой и проверить сигналы, подаваемой части цепей клавиатуры без продолжительного нажатия кнопок. Однако, при использовании этого метода не будут проверены сами механические контакты клавишей, которые необходимо проверить с помощью, например, логического щупа.

13.16. Аналоговые схемы

Аналоговые схемы, по существу, не подходят для контроля с помощью СА. Однако, СА может быть иногда использован для косвенного испытания аналоговых линейных схем. Например, некоторые аналоговые схемы могут возбуждаться так, чтобы они вели себя «цифровым образом» (цифро-аналоговый преобразователь запрограммирован только для уровней напряжения логического нуля и единицы и д. т.). В другом случае можно подать аналоговый сигнал от управляемого источника (например, импульсный генератор или источник питания) на вход типа аналого-цифрового преобразователя, выход которого подключен к цифровой системе. Правильность может быть проверена путем снятия сигнатур с цифровой части аппаратуры. Наоборот, ранее проверенная цифровая схема может быть использована для проверки аналоговой схемы. Результатирующий аналоговый сигнал может измеряться обычными приборами (осциллоскоп, DMM, слетчик) и в некоторых случаях можно замкнуть петлю путем подачи сигнала на проверенный аналоговый выход цифровой системы. При работе с аналоговыми схемами необходимо уделять внимание соблюдению времен-

There is also another, more efficient and speedier, method for keyboard checking. A keyboard can be considered as a device, the function of which can be simulated by the outputs of the μ P. Provided signals taken from one of the μ P-controlled outputs can be applied in parallel with the push-buttons of the keyboard via jumpers or a free part of a connector, then a stimulus formed by a test program can be employed to verify the majority of the keyboard circuits (by means of signatures) without tedious push-button depressing. It is clear that by this method it is impossible to verify the mechanical contacts of the keyboard; these must be tested e. g. with a logic probe.

13.16. Analog circuits

Analog circuits are not testable generally with the aid of SA. However, sometimes the SA technique is applicable for testing linear analog circuits indirectly. For example, some of these circuits can be driven so as to act as "digital" ones (D/A converters programmed only for the voltage levels of logic zero and logic one). In another case, an analog signal can be taken from a controlled supply (e. g. a pulse generator or a power supply) and applied to the input of an A/D converter connected by its output to a digital system. The correctness of operation can be verified by sampling signatures from the digital part of the device. Conversely, a previously verified digital circuit can serve for testing an analog one. The resulting analog signal responses can be measured with conventional instruments (CRT oscilloscope, digital voltmeter, or counter), or in certain cases the loop can be closed by bringing back the signal to the tested analog output of the digital system. When dealing with analog circuits, the timing requirements of SA [of the BM 578 instrument] must be ensured. For example, when

логовých узlů bývá nutné snížit kmitočet hodinových impulsů pro BM 578, aby měl pomalejší analogový obvod dost času na odezvu.

13.17. Multiprocesorové systémy

V těchto zařízeních je obvykle jeden μP řídící a komunikuje s ostatními. Tento primární řídící μP je obvykle jediný, který potřebuje ROM s testovacím programem pro PA a který musí být schopen pracovat ve volnoběhu. Po ověření správné funkce tohoto μP se pomocí něj zkouší ostatní μP a jejich periferní obvody.

Jestliže však neexistuje efektivní řídící cesta z primárního μP k sekundárnímu, znamená to, že neexistuje mnoho přímých interakcí mezi oběma μP . V tomto případě je vhodné přerušit všechny cesty spojené mezi oběma μP (může být provedeno softwarem) a testovat sekundární μP a jeho periferní obvody samostatně. Je zvláště důležité zajistit, aby právě testovaný μP byl jediný, který má přístup na společný hardware (např. paměť RAM) během START/STOP intervalu. Tím odstraníme případné nahodilé závislosti příznaků na obvodech mimo testovanou oblast a dosáhneme izolace testované části systému. Usnadní se tak lokalizace případné nalezené chyby.

13.18. Čítače a posuvné registry

Čítače a posuvné registry řízené μP mohou být testovány v mnoha případech stejně jako jiné μP

ných požadavků, předvzhlávaných BM 578. Například, při исследовании аналоговых узлов обычно необходимо уменьшить частоту тактовых импульсов для BM 578 для того, чтобы дать медленной аналоговой схеме достаточно времени для отклика.

13.17. Мультипроцессорные системы

В таких системах обычно один микропроцессор является управляющим и ведет связь с остальными. Этот первичный управляющий микропроцессор, как правило, один, который нуждается в ПЗУ с испытательной программой для ОЗУ и который должен иметь возможность работы в свободном режиме. После проверки работоспособности этого микропроцессора с его помощью испытываются остальные микропроцессоры и их периферийные цепи.

Однако, если нет эффективного управляющего пути от первичного микропроцессора ко вторичному, то это означает, что нет много прямых связей между обоими микропроцессорами. В этом случае целесообразно прервать все линии связи между обоими микропроцессорами (что может быть выполнено с помощью математического обеспечения) и испытывать вторичный микропроцессор и его периферийные схемы самостоятельно. Особенно важно обеспечить, чтобы испытываемый в данный момент микропроцессор был единственным, который имеет доступ к общему техническому оснащению (например, запоминающее устройство ОЗУ) в течение интервала СТАРТ — СТОП. В результате этого устраняются возможные случайные зависимости сигнатур от схем испытываемой области и обеспечивается изоляция испытываемой части системы. Таким образом облегчается процесс нахождения ошибки.

13.18. Счетчики и сдвигающие регистры

Счетчики и сдвигающие регистры, управляемые микропроцессором, могут во многих случаях испытываться так же, как и другие схемы, управля-

емые аналоговыми узлами. Обычно необходимо выбрать более низкую частоту тактовых импульсов для BM 578 для того, чтобы дать медленной аналоговой схеме достаточно времени для реакции.

13.17. Multiprocessor systems

In this type of equipment, usually one μP controls and communicates with the others. This primary "control μP " is usually the only one which needs a ROM test program for applying the SA technique and must be capable of free running. After verifying the correctness of operation of this μP , with its aid all the other μP s and the related peripheral circuits can be exercised and tested.

If there is no effective control path from the primary μP to a secondary one, then also there are not many direct interactions between them. In such a case, it is necessary to disconnect all the paths between the two μP s (this can be carried out in the software) and to test the secondary μP and the related peripheral circuits separately. It is especially important to ensure that the μP under test is the only one which has access to the common hardware (e. g. RAM store) during the START — STOP window. Thus, random dependence of the signatures on circuits outside the area which is just being tested are eliminated, also the test field is reduced in this manner. Location of a defect (if any) is facilitated.

13.18. Counters and shift registers

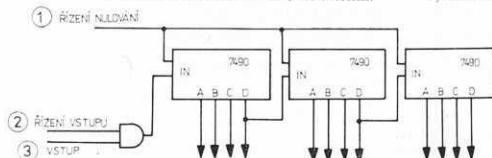
Counters and shift registers which are μP -controlled can be tested in many cases in the same man-

řízené obvody. Všimněte si např. obvodu na obr. 17.

Jestliže nulování i vstupní hradlo jsou řízeny μP a rovněž vstupní signál může být nahrazen jiným generovaným mikroprocesorem, bývá stimul pro vybuzení čítače (či registru) generován částí testovacího programu a sledování příznaků čítače probíhá stejně jako testy ostatních obvodů systému.

- 1 — управление сбросом
- 2 — управление входом
- 3 — вход

- 1 — Zeroizing control
- 2 — Input control
- 3 — Input



Obr. 17
Рис. 17
Fig. 17

Jiný způsob je testovat čítače a registry samostatně, nezávisle. Postupujeme tak, že zajistíme odpojení nulování nebo synchronizujeme nulovací vodič tak, aby nuloval čítače vždy při jejich naplnění na určitý stav. Potom přivedeme na vstup čítače impulsní signál menšího kmitočtu, než je příslušný mezní kmitočet vstupu BM 578 a čítače. Nyní již lze ověřit správnost čítače pomocí PA. Testujeme-li řetězec identických a shodně zapojených čítačů, lze postup značně zjednodušit použitím tzv. kleští na integrované obvody. Vstupy BM 578 připojíme na kleště a přesouváním kleští z pouzdra na pouzdro testujeme jednotlivé stupně řetězce. Hodinový vstup CLOCK připojíme na vstup čítače, vstupy START i STOP na bit s nejvyšší váhou nebo na přenos, datový vstup připojíme na

с помощью микропроцессоров. Обратите внимание, например, на схему на рис. 17.

Если сброс и входной ключ управляются микропроцессором и если входной сигнал может быть также заменен другим сигналом, вырабатываемым с помощью микропроцессора, то стимул для возбуждения счетчика (или регистра) вырабатывается частью исполнительного программы и слежение за сигнатурами счетчика происходит так же, как и испытания остальных схем системы.

Иной способ испытания счетчиков и регистров заключается в их независимом отдельном испытании. При этом обеспечивается отключение схемы сброса или на провод сброса подается синхронизирующий сигнал так, чтобы сброс счетчика имел место при достижении счетчиком определенного состояния. Затем на вход счетчика подается импульсный сигнал более низкой частоты по сравнению с ограниченной частотой входа BM 578 и счетчика. После этого можно проверить работоспособность счетчика с помощью СА. Если испытывать цепь идентичных счетчиков, включенных по одинаковой схеме, то процесс может быть значительно упрощен путем использования, так называемых, клещей для интегральных микросхем. Входы BM 578 подключаются к клещам и путем переключения клещей от одной микросхемы к другой испытываются отдельные каскады цепи. Тактовый вход ТАКТ подключается ко входу счетчика. Входы СТАРТ и СТОП подключаются к старшему биту или к цепи переноса, вход

as other μP -controlled circuits, Fig. 17 serves as an example.

If the zeroizing and input gates are μP -controlled and also if the input signal can be substituted by another, generated by the μP , then the stimulus for exercising the counter (or register) can be generated by a part of the test program and the signatures of the counter can be followed in the same manner as when the other circuits of the system are tested.

Another method is to test counters and registers independently and separately. The procedure is as follows: First the zeroizing has to be disconnected or the zeroizing conductor has to be synchronized so that it resets the counter always when it is filled to a certain count state. Then, by applying an input pulse train of a frequency lower than the maximum allowed rate of the BM 578 signature analyzer and of the counter, correct operation of the counter can be verified by SA. If a chain of identically designed and equally wired counters is tested, then the procedure can be simplified by using a "test clip" for integrated circuits. The inputs of the BM 578 signature analyzer are connected to the test clip; then, the individual stages of the chain are tested by moving the clip from one integrated circuit to another. The CLOCK input has to be connected to the input of the counter, the START and STOP inputs to the most significant bit tag, or carry out; the data probe has to

výstupy nebo na +5 V. (Dotekem na +5 V kontrolujeme správnost START/STOP intervalu a tím i dělicího poměru čítače.)

Čítače však mohou čítat vnitřně dobře a přesto na výstupu bude stále jedna nebo více chyb. Přemístováním testovací svorky z jednoho čítače na druhý totiž zkontrolujeme jednotlivě všechny čítače, ale nikoliv jejich spojení a výstupní budiče. Je tedy třeba brát metodu s použitím testovacích kleští pouze jako vyhledání vadného integrovaného obvodu a spolupracující hardware ověřit s čítačem jako celek při testu kompletního čítače.

Na obr. 18 je příklad připojení BM 578 k jednomu stupni čítače, osazenému MH 7490, včetně správných příznaků. Takto zapojený přípravek lze rovněž použít k prvnímu seznámení s BM 578 a s PA.

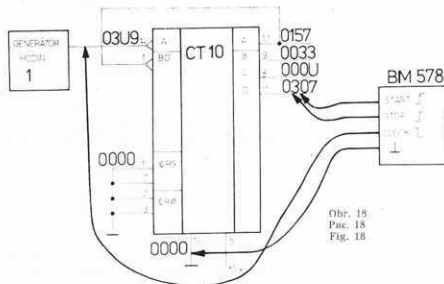
данных подключается к выходам или к +5 В (путем прикосновения к напряжению +5 В проверить правильность интервала СТАРТ—СТОП) и в результате этого и коэффициента деления счетчика. Однако, если счетчики и работают правильно, на выходе может быть одна или большее количество ошибок. Путем перемещения испытательного зажима от одного счетчика к другому контролируются по отдельности все счетчики, но не все сразу, включая выходной возбудитель. Следовательно, метод переключаемых клемм может быть принят только в качестве метода отыскания негодной интегральной микросхемы, причем со- трудничающие схемы должны проверяться в комплексе со счетчиком при испытании счетчика в целом.

На рис. 18 дан пример подключения BM 578 к одному каскаду счетчика, собранному на микросхеме МН 7490, включая правильные сигналы. Приспособление, включенное по указанной схеме, можно также использовать для первого ознакомления с прибором BM 578 и с методом СА.

be connected to the various outputs, or to +5 V [by touching +5 V, the correctness of the START—STOP window can be checked and thus also the dividing ratio of the counter].

A counter integrated circuit can count correctly internally and nevertheless one or more errors can be encountered at the output. By moving the integrated circuit test clip from one counter integrated circuit to another, all of these circuits can be checked individually, but not their interconnections and output drivers. Therefore the application of the test clip serves only for finding a defective integrated circuit, and the hardware co-operating with a counter integrated circuit must be verified together with this circuit when the counter as a whole is being tested.

Fig. 18 shows an example of connecting the BM 578 signature analyzer to one stage of a counter, formed by an MH 7490 device, and with the correct signatures indicated. This setup can serve as a means of becoming familiar with the BM 578 instrument and with signature analysis.



Obr. 18
Рис. 18
Fig. 18

- 1 — генератор часов
- 1 — генератор тактового сигнала
- 1 — Clock generator

При тестовании длинных асинхронных цепочек Фетечко нарастает значительное пружинное задерживание. Если не учитывать это явление, то это может привести к индикации неустойчивых или несоответствующих сигнатур при совершенно одинаковых схемах. Необходимо убедиться в том, что период входного тактового сигнала цепи не меньше предельного случая, соответствующего максимальной задержке всей цепи. Аналогично счетчикам можно проверить и сдвигающие регистры.

Кроме того, необходимо обеспечить управляемый входной поток данных, чтобы можно было контролировать смещение нулей и единиц. Если счетчики и сдвигающие регистры синхронны, то, как правило, нет проблем со временем задержки.

13.19. ASM (Algorithmic State Machine — алгоритмические состояния)

Структуры ASM являются составными из регистров, памяти ROM и обратной связи логики, и в целом являются хорошо приспособленными для тестирования с помощью СА. Несмотря на то, что они менее гибки по сравнению с микропроцессорными системами, тщательно разработанная ASM может очень хорошо пользоваться преимуществами СА. Правила, справедливые для применения СА в микропроцессорных схемах, справедливы и для ASM: метод постепенного расширения ядра (начала регистр состояний, затем ПЗУ и, наконец, логика), свободный ход, размыкание цепи обратной связи, генерирование стимулов.

Если регистр состояний ASM способен считать (или шагать), то в принципе нетрудно его перевести в режим свободного хода. Управляющие провода регистра для разветвления можно заблокировать, что дает возможность непрерывных приращений регистра состояний. От режима свободного хода можно отказаться в случае, когда это привело бы к повышению стоимости изоляции ошибок. Иногда можно внешне вызвать режим свободного хода с помощью дополнительного тех-

When testing long ripple counter chains, considerable propagation delay can take place. If this phenomenon is not accounted for, then unstable or false signatures can result on entirely identical circuits. It is advisable to ensure that the period of the clock input to the counter chain is not shorter in the worst case than maximum propagation delay of the entire chain.

Also shift registers can be verified by applying the same methods as for verifying counters. However, additionally a controlled input data stream must be provided, in order to be able to check the shifts of "zeros" as well as of "ones". If the counter or shift register chains are synchronous, propagation delay problems are seldom encountered.

13.19. ASM (Algorithmic State Machine — машины алгоритмических состояний)

Структуры ASM образуются из регистров состояний, запоминающих устройств ПЗУ и логики обратной связи и, в принципе, пригодны для испытания с помощью СА. Несмотря на то, что они менее гибки по сравнению с микропроцессорными системами, тщательно разработанная ASM может очень хорошо пользоваться преимуществами СА. Правила, справедливые для применения СА в микропроцессорных схемах, справедливы и для ASM: метод постепенного расширения ядра (начала регистр состояний, затем ПЗУ и, наконец, логика), свободный ход, размыкание цепи обратной связи, генерирование стимулов.

Если регистр состояний ASM способен считать (или шагать), то в принципе нетрудно его перевести в режим свободного хода. Управляющие провода регистра для разветвления можно заблокировать, что дает возможность непрерывных приращений регистра состояний. От режима свободного хода можно отказаться в случае, когда это привело бы к повышению стоимости изоляции ошибок. Иногда можно внешне вызвать режим свободного хода с помощью дополнительного тех-

13.19. Algorithmic state machines

ASM structures are assembled from state registers, ROM stores and feedback logic, and generally are well suited for the application of the SA test technique. Even though they are not as flexible as μP systems, a well designed ASM can benefit greatly from the advantages of SA. The same rules valid for the application of SA to μP s are valid also for ASMs, i. e. the method of gradually extending the kernel (first the state register, then the ROM store, and finally the logic), free running, opening of feedback loops, and generating of SA stimulus test routines.

If the ASM state register has the capability of counting (or incrementing), generally it is not difficult to induce it to free running. The control lines of the register for branching can be disabled; this allows the state counter to increment continuously. Free running can be omitted if the fault isolation would be affected adversely by it. Sometimes it is possible to stimulate free running externally by using additional service hardware. Then, the signatures are taken at the ROM store, state

ме на памяти ROM, Stavovém регистру а в остальных бодех прибора. Пříklad takového řešení je на obr. 19.

Hlavní důvod pro použití externí stimulace k volnému běhu ASM je ten, že v mnoha případech by jinak musela být в pořádku značná část (často i více než polovina) hardware, aby volnoběh vůbec nastal а produkoval použitelné příznaky.

V případě, že je ASM в μP systému а μP má možnost ASM Fidit, je testování ASM mnohem jednodušší. μP provádějící testovací program PA je použit i pro ovládání stavového регистру nebo čítače, а так může vyzkoušet většinu nebo i všechny ободы řízené ASM. ASM se в tomto smyslu stane programovaným stimulusem, jehož programová data přicházejí з μP .

Sequenční ободы jsou takové ASM, ve kterých chybí algoritmus. Pecházejí з jednoho stavu до druhého по předurčené cestě, která není ovlivněна zpětnými vazbami nebo jinými podmínkami. S výjimkou operací čekání а nulování mají sequenční ободы definované časování а jsou vhodné pro testování pomocí PA. U jednoduchých sequenčních ободů je test с PA pouhé proběhnutí všemi stavy в jejich normální funkci а sejmутí příznaků ze všech uzlů.

13.20. Многособные часы

V systémech, kde se vyskytuje více než jedna časová základна [např. frekvenční čítač а jedněmi hodinami pro μP а druhými pro měřící část], se můžeme setkat při použití PA с проблемой синхронизации [nezaměňovat с víцефазовыми hodinami].

нического оснащения. Сигнатуры наблюдаются на запоминающем устройстве ПЗУ, регистре состоянии и в остальных точках прибора. Пример такого решения дан на рис. 19. Основной причиной использования внешней стимуляции свободного хода ASM является то, что во многих случаях необходимо, чтобы значительная часть схемы была исправна (часто больше половины схемы) для того, чтобы режим свободного хода вообще мог иметь место и давал применимые сигнатуры.

В том случае, когда ASM использована в микропроцессорной системе и микропроцессор имеет возможность управлять ASM, то испытание ASM становится значительно проще. Микропроцессор, осуществляющий испытательную программу SA, используется и для управления регистром состояний или счетчиком и, таким образом, он может проверить большинство или все схемы, управляемые с помощью ASM. ASM в этом смысле становится программным stimulusem, программные данные которого поступают от микропроцессора. Последовательностные схемы — это такие ASM, в которых нет алгоритма. Они переходят из одного состояния в другое по заранее определенному пути, который не обусловлен обратными связями или другими условиями. За исключением операций ожидания и сброса последовательностные схемы имеют определенные такты и они являются подходящими для испытания с помощью SA. В случае простых последовательностных схем испытание с SA состоится а простому прохождению через все состояния при их нормальной работе и снятие сигнатур всех узлов.

13.20. Многократные таймеры

В системах, где имеет место больше одного таймера (например, счетчик частоты с одними тактовыми импульсами для микропроцессора и другими — для измерительной части), использование SA может встретиться с проблемами синхронизации (не следует смешивать с многофазными таймерами). Какалось бы, что можно просто син-

register, and other points of the instrument. An example of this solution is given in Fig. 19.

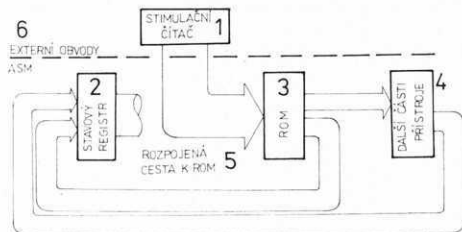
The main reason for using an external stimulus to induce free running of an ASM is that otherwise in many cases a too large part of the hardware (often more than half of it) would have to be in perfect order to make free running possible at all, let alone to produce a usable signature.

If there is an ASM in a μP system and the μP has control of the ASM, then the testing of the latter is much easier. The μP which is carrying out the SA test program can be employed also for controlling the state register or the counter and thus can exercise many or all of the circuits of the ASM-controlled circuitry. In a sense, the ASM becomes a programmable stimulus, the program data of which arrive from the μP .

Sequencers are such ASMs in which the algorithm is missing. A sequencer simply passes from one state to the next one along a predetermined path, which is not influenced by feedbacks or other conditions. Except for a wait or zeroizing operation, sequencers have predictable timing and are suitable for testing by SA methods. In simple sequencers, the SA test consists in simply stepping through all the states in the normal manner of these sequencers and in sampling the signatures from all the nodes.

13.20. Multiple clocks

In a system which uses more than one time base [e. g. a frequency counter with one clock for the μP and another clock for the measuring part], synchronization difficulties can be encountered when SA is applied (not to be confused with multiphase clocks). Even though it seems to be easy to



Obr. 19
Fig. 19

- 1 — stimulační čítač
- 2 — stavový registr
- 3 — ROM
- 4 — další části přístroje
- 5 — rozpojená cesta k ROM
- 6 — externí obvody ASM

- 1 — счетчик стимуляции
- 2 — регистр состояний
- 3 — ПЗУ
- 4 — следующие части прибора
- 5 — разомкнутый путь к ППУ
- 6 — внешние схемы ASM

- 1 — Stimulating counter
- 2 — State register
- 3 — ROM store
- 4 — Rest of the instrument
- 5 — Opened path to the ROM store
- 6 — External ASM circuitry

Zdálo by se jednoduché synchronizovat mnohonásobné hodinové obvody mezi sebou (pomocí přerušování nebo čekání), avšak příznaky jsou v mnoha místech obvodu funkcí více než jedné časové základny, což je nevhodné pro BM 578 s pouze jedním hodinovým vstupem.

Pro účely PA je vždy vhodnější jednoduchá časová základna. Někdy lze nahradit nebo synchronizovat všechny časové základny tak, aby byl synchronní celý systém. Nevýhodou tohoto postupu je, že některé obvody nepoběží svou normální rychlostí a to bude znamenat ztrátu informací o dynamických vlastnostech těchto obvodů.

Jiný způsob je vzájemně izolování systémů s různými hodinami a jejich samostatné testování. Znamená to ovšem otevření nebo zablokování některých signálních cest mezi jednotlivými částmi ob-

chronizovat mnohokrátové таймеры между собой (с помощью прерывания или ожидания), однако сигнатуры во многих местах схемы являются функцией более одного таймера, что является неподходящим для BM 578, рассчитанного только на один вход тактовых импульсов.

Для целей СА всегда более подходит простой таймер. Иногда можно заменить или синхронизировать все таймеры так, чтобы вся система была синхронной. Недостатком такого способа является то обстоятельство, что некоторые схемы не будут работать со своей нормальной скоростью, что влечет за собой потерю информации о динамических свойствах этих схем.

Другой способ заключается во взаимной изоляции систем с различными таймерами и их самостоятельное испытание. Это, однако, означает отпирание или блокировку некоторых сигнальных путей между отдельными частями схемы. Иногда

mutually synchronize multiple clock circuits (by means of waits or interrupts), the signatures produced on many of the nodes become a function of more than one time base, which is unsuitable for the BM 578 signature analyzer which has only one clock input.

For SA purposes, it is always best to have one simple time base. Sometimes, all the time bases can be substituted or synchronized, so that the whole system becomes synchronous. A disadvantage of this method is that some circuits do not run at their normal rate, thus causing loss of information about their dynamic properties.

Another procedure consists in the mutual isolation of the circuitries having different clocks and in their separate testing. Obviously, this means that the signal paths between the individual circuits concerned must be either disabled or opened. So-

vodu. někdy lze izolace rovněž dosáhnout vypnutím hodin všech systémů kromě testovaného.

13.21. Nerezidentní testovací programy

Jestliže testovaný přístroj má komunikační schopnosti s programovatelným kalkulátorem nebo počítačem, může být testovací program uložen v tomto zařízení. Při provozu může kalkulátor řídit PA buď přímo (např. převzetím řízení adresové a datové sběrnice) nebo může zapsat testovací program PA do paměti RAM výrobku, a potom jej odstartovat. Výhody tohoto postupu jsou:

1. Omezí se počet nefunkčních částí přístroje, tj. obsah paměti ROM PA, přepínače, propojky atd.
2. Použije se levnější paměťové médium k uložení testovacích programů.
3. Umožní se změny testovacích programů PA v budoucnosti bez vlivu na hardware či firmware.

Nevýhody jsou:

1. Mnoho zařízení musí být uvedeno do chodu před provedením testovacího programu PA.
2. Při provádění testovacího programu z vlastní paměti RAM musí mít tato paměť dostatečnou velikost na jeho uložení.
3. Kalkulátor nebo počítač musí být k dispozici a musí mít schopnost testovat přístroj.

13.22. Dokumentace

Tak jako jsou popisována schémata televizních přijímačů napětími a osciloskopickými obrázky, lze použít u schémat číslicových přístrojů přiznaky.

možno обеспечить изоляцию также путем выключения часов всех систем за исключением испытываемой.

13.21. Нерезидентные испытательные программы

Если испытываемый прибор имеет возможность связи с программируемым калькулятором или ЭВМ, то испытательная программа может храниться в этой аппаратуре. При работе калькулятор может управлять СА прямо (например, управление сборной шиной адресов и данных) или может записать испытательную программу СА в запоминающее устройство ОЗУ изделия и потом осуществить старт программы. Преимущества этого способа следующие:

1. Ограничивается количество нерабочих частей прибора, т. е. объем запоминающих устройств ПЗУ СА, переключателей, перемычек и т. д.
2. Используется более дешевое запоминающее средство для хранения испытательных программ.
3. Имеется возможность изменения испытательных программ СА в будущем без влияния на техническое оснащение или фирменное программное оснащение.

Недостатки этого способа следующие:

1. Перед выполнением испытательной программы СА необходимо включить в ход большое количество устройств.
2. При выполнении испытательной программы с помощью собственного запоминающего устройства ОЗУ последнее должно обладать достаточной емкостью для хранения программы.
3. Калькулятор или ЭВМ должны иметься и должны иметь возможность испытывать прибор.

13.22. Документация

Аналогично указанию напряжений и осциллограмм сигналов на схемах телевизионных приемников можно на схемах цифровых устройств ука-

metimes the isolation can be achieved simply by switching off the clocks of all the circuitries, except that of the circuitry under test.

13.21. Non-resident test programs

If the instrument under test has communication capability with a programmable calculator or computer, then the test program can be stored in this equipment. In operation, the calculator can control the SA either directly (e. g. by controlling the address and data bus), or can write the SA test program into the RAM store of the instrument and then let it run. The advantages of this method are as follows:

1. Reduced number of non-functional elements, such as SA ROM store content, switches, jumpers, etc.).
2. Less expensive storage media for the test programs.
3. Ability to revise the SA test programs in the future without influencing hardware or firmware.

The disadvantages of this technique are as follows:

1. Much of the equipment must be set in operation before the SA test program can be applied.
2. If the test program runs from the RAM store of the instrument to be tested, this store must be large enough to hold the program.
3. A calculator or computer must be available and must be capable of testing the instrument.

13.22. Documentation

Just as the diagrams of TV receivers are marked with voltages and oscilloscope waveforms, the diagrams of digital instruments can be marked

V obou případech může být nalezena chybná operace sledována zpět až do místa vzniku. Takový postup lze velice efektivně využít u obvodů bez mnoha zpětných vazeb [např. mnohé sekvenční a obecné logické obvody]. U složitějších komplexních datových struktur jako jsou μP a ASM nelze do jednoho schématu zaznamenat všechny příznaky příslušné jednotlivým testovacím smyčkám, a proto je vhodná přídatná dokumentace.

Při zhotovování schémat je dobré snažit se zachovat rozmístění součástek jako na desce a dbát na to, aby vstupy byly na levé a výstupy na pravé straně obvodů. Příznaky by měly být umístěny u zdrojů signálu (nebo na řídící špičce IO) nebo označeny hvězdičkou či jinou barvou pro rozlišení výstupních (vysílacích) špiček od vstupních (přijímacích).

Je-li možný výskyt více než jednoho platného příznaku v tomtéž uzlu (v závislosti na testovacím módu), lze použít více barev a typů písma, či můžeme přidat čísla testů k identifikaci jednotlivých příznaků.

13.22.1. Tabulky příznaků

Vymutí příznaků ze schématu a jejich umístění do tabulek umožní získat mnohem lepší přehled v dokumentaci. Pro různé testovací smyčky mohou existovat různé tabulky příznaků platících pro ten či ten IO.

V některých případech lze téměř úplně vyloučit potřebu schématu tím, že sestavíme pro vyhledávání jednotlivých chyb vývojové schéma (nebo „strom“), které se bude odvolávat na správné příznaky v příslušných tabulkách.

zvat signatury. V obou případech obnaružennoe ošibnoe povedenoe mozet byt issledovano vploto do mesta voznikovneniya. Takoy sposob možno očen' efektyvno isspol'zovat v skemah bez mnogo obratnykh svyazey (naprimer, posledovatelystnyye i obšnye logičeskiye skemy). V slučae bolee sloznykh kompleksnykh struktur dannykh, kak naprimer, mikroprotsessory i ASM, nelzya v odnoy skeme ukazat vse signatury, sootvetstvuyushchyey otdeľnym ispytatelym petlyam i potomu neobhodima dopolnityelnaya dokumentatsiya.

Pri sostavlenii skem celoesobrazno sohranit' raspolozheniye detaley analogično ikh pozitsiyam na plato i sledit' za tem, aby vkhody byli na levoy i vkhody — na pravoy strane skem. Signatury dolzhy byt ukazany u istočnykov signala (ili na upravlyuemykh šiftoch IO) ili oboznacheny zvezdochkoj ili drugim cvetom dlya otličiya vkhodnykh (pitaemykh) šiftoch ot vkhodnykh (přimemykh).

Esli mozet sušchestvovat boľshe odnoy deystvityel'noy signatury v tom že uzle (v zavisimosti ot roda ispytaniya), to možno isspol'zovat boľshee količestvo cvetov i tyfov šriftoch dlya že možno ukazывать nomera ispytaniy dlya opredeleniya otdeľnykh signatur.

13.22.1. Таблицы сигнатур

Внимание сигнатур из схемы и их указание в таблицах дает возможность получить значительно удобнее общее представление в документации. Для различных испытательных петель могут существовать различные таблицы сигнатур, справедливых для той же интегральной микросхемы.

В некоторых случаях необходимо полностью исключить схему путем составления структурной схемы для отыскания отдельных неисправностей (или «деревя»), в которой будут даны на правильные сигнатуры на соответствующих таблицах.

with signatures. In both cases, faulty operation can be detected and traced back to the point of origin. This technique can be used efficiently when the digital circuit has not many feedback loops [e. g. many sequencers and random logic circuits]. In more complex logic data structures (such as μP s and ASMs) it is impossible to mark all the signatures pertaining to the individual test loops in one diagram, therefore additional documentation is required.

When drawing diagrams, it is advisable to maintain the same layout of the components as they are mounted actually on the PCB and to take care that the inputs are on the left-hand side of the circuits and the outputs on the right-hand side of them. The signatures should always be at the signal sources (or at the control tag of the integrated circuit), or should be marked with an asterisk, or coloured to distinguish output (driving) pins from input (receiving) ones.

If more than one valid signature could appear on the same node (depending on the test mode), then more colours or letter types can be used, or the caption can include the number of the pertaining test for identification of the individual signatures.

13.22.1. Signature Tables

Deleting of the signatures from the diagrams and their location in Tables supplies a more lucid documentation. For various test loops, several Tables of signatures can exist which apply to the same type of integrated circuit.

In some cases, the necessity of a diagram can be quite avoided by preparing a flow chart (troubleshooting tree) with references to the valid signatures listed in the pertaining Tables.

13.22.2. Příznakové mapy

Dalším způsobem dokumentace je zhotovování příznakových map desek PS nebo jejich částí. Spojí se tím operace nalezení testovaného místa a kontroly příznaku v tomto místě. Příznakové mapy nejsou vhodné při velké hustotě součástek na desce.

13.22.3. Metoda dělení

Při sestavování vývojového diagramu vyhledávání závady je velmi vhodné vždy rozdělit část zařízení identifikovanou jako špatnou na dvě části a pomocí dvou významných příznaků opět identifikovat špatnou část atd. atd.

13.22.2. Карты сигнатур

Следующим способом документации является изготовление карт сигнатур плат печатного монтажа или их частей. В результате этого объединяется операция нахождения испытательного места и контроль сигнатуры в этом месте. Карты сигнатур не подходят в случае большой плотности деталей на плате.

13.22.3. Метод деления

При образовании структурной схемы для нахождения неисправности весьма целесообразно разбить часть аппаратуры, которая определена в качестве неисправной на две части и с помощью двух значимых сигнатур снова определить неисправную часть и т. д. и т. д.

13.22.2. Signature maps

Another method of documenting signatures is to make a signature map for a PCB or for a part of it. Thus, the operation of finding a test point and the checking of the pertaining signature can be combined. However, signature maps are not applicable for high-density PCBs.

13.22.3. Splitting method

When preparing a flow chart for trouble-shooting, it is always very useful to divide into two parts that section of the equipment which has been identified as faulty. Then, with the aid of two significant signatures, the faulty part has to be determined and split up into two further (smaller) parts, etc.

14. ROZPIS ELEKTRICKÝCH SOUČASTÍ
СПЕЦИФИКАЦИЯ ЭЛЕКТРИЧЕСКИХ ДЕТАЛЕЙ
LIST OF ELECTRICAL COMPONENTS

IX1 832 85

Electrical components:

Component	Type - Value	Drawing No.
Diode E1, E5	VQA 13	IAN 145 62
Diode E2, E3	VQA 23	IAN 145 88
Diode E4	VQA 33	IAN 145 87
Transistor E6	KD616	
Fuse cartridge P1	F 200 mA	CSN 35 4733.2

Hradlová sonda
Ключевой щуп
Gating probe
IAF 002 24

Resistors:

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R1-R3	Film	5.0 kΩ	—	2	TR 182A 5K0K
R4-R6	Film	392 Ω	1	0.25	TR 191 392R F
R7-R9	Film	232 Ω	1	0.25	TR 191 232R F
R10-R12	Film	274 Ω	1	0.25	TR 191 274R F
R13-R15	Film	316 Ω	1	0.25	TR 191 316R F
R16-R18	Film	909 Ω	1	0.25	TR 191 909R F
R19	Film	3.48 kΩ	1	0.25	TR 191 3K48 F
R20	Film	1.47 kΩ	1	0.25	TR 191 1K47 F

Capacitors:

No.	Type	Value	Tolerance ± %	Max. DC voltage V	Standard CSSR
C1-C3	Ceramic	68 pF	20	40	TK 794 68p M
C4-C8	Ceramic	68 000 pF	-20	12.5	TK 782 68n Z
C9, C10	Electrolytic	100 μF	—	6	TE 981 100 μA - PVC

Further electrical components:

Component	Type - Value	Drawing No.
Integrated circuit IO 1, IO 2, IO 3	MH 74S10	
Integrated circuit IO 4	MAA 741	
Transistor E1—E6	KCS09	
Transistor E7—E9	BSX29	IAN 145 30
Diode E10—E15	KA206	

Indikace
Индикация
Display
IAF 002 37

Electrical components:

Component	Type - Value
Luminescence diode E1—E4	LQ410

Datová sonda
Щуп приема данных
Data probe
IAF 002 39

Resistors:

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R1	Film	470 Ω	10	0.25	TR 191 470R K
R2	Film	301 Ω	1	0.25	TR 191 301R F
R3	Film	392 Ω	1	0.25	TR 191 392R F
R4	Film	562 Ω	1	0.25	TR 191 562R F
R5	Film	324 Ω	1	0.25	TR 191 324R F

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R6	Film	121 Ω	1	0.25	TR 191 121R F
R7	Film	232 Ω	1	0.25	TR 191 232R F
R8	Film	274 Ω	1	0.25	TR 191 274R F
R9	Film	316 Ω	1	0.25	TR 191 316R F
R10	Film	909 Ω	1	0.25	TR 191 909R F
R11	Film	432 Ω	1	0.25	TR 191 432R F
R12	Film	392 Ω	1	0.25	TR 191 392R F

Capacitors:

No.	Type	Value	Tolerance ± %	Max. DC voltage V	Standard CSSR
C1	Ceramic	68 pF	20	40	TK 794 68p M
C2, C3	Ceramic	0.1 μF	-20 +80	12.5	TK 782 100n Z

Further electrical components:

Component	Type - Value	Drawing No.
Integrated circuit IO 1	MH 74S00	
Transistor E1, E2	KC509	
Transistor E3	KSY71	
Transistor E4—E6	BSX29	1AN 145 30
Diode E7, E8	KA206	

Analizátor Анализатор Analyzer 1AF 002 44

Resistors:

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R1	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R2	Film	100 Ω	10	0.25	TR 191 100R K
R3	Film	100 Ω	10	0.25	TR 191 100R K

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R4	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R5	Film	150 Ω	10	0.25	TR 191 150R K
R6-R9	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R10	Film	470 Ω	10	0.25	TR 191 470R K
R11-R14	Film	150 Ω	10	0.25	TR 191 150R K
R15-R18	Film	470 Ω	10	0.25	TR 191 470R K
R20	Film	150 Ω	10	0.25	TR 191 150R K
R21-R27	Film	33 Ω	10	0.25	TR 191 33R K
R28-R34	Film	820 Ω	10	0.25	TR 191 820R K
R35	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R36	Film	100 Ω	10	0.25	TR 191 100R K
R37	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R38-R40	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R41	Film	1 kΩ	10	0.25	TR 191 1K0 K
R42, R43	Film	430 Ω	5	0.25	TR 191 430R J
R44	Film	330 Ω	10	0.25	TR 191 330R K
R45	Film	1 kΩ	10	0.25	TR 191 1K0 K
R46	Film	330 Ω	10	0.25	TR 191 330R K
R47	Film	1 kΩ	10	0.25	TR 191 1K0 K
R48	Film	330 Ω	10	0.25	TR 191 330R K
R49	Film	1 kΩ	10	0.25	TR 191 1K0 K
R50	Film	330 Ω	10	0.25	TR 191 330R K
R51	Film	1 kΩ	10	0.25	TR 191 1K0 K
R52	Film	330 Ω	10	0.25	TR 191 330R K
R53	Film	1 kΩ	10	0.25	TR 191 1K0 K
R54	Film	330 Ω	10	0.25	TR 191 330R K
R55	Film	1 kΩ	10	0.25	TR 191 1K0 K
R56	Film	330 Ω	10	0.25	TR 191 330R K
R57	Film	1 kΩ	10	0.25	TR 191 1K0 K
R58	Film	330 Ω	10	0.25	TR 191 330R K
R59	Film	1 kΩ	10	0.25	TR 191 1K0 K
R60	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R61	Film	430 Ω	5	0.25	TR 191 430R J
R62	Film	150 Ω	10	0.25	TR 191 150R K
R63	Film	4.7 kΩ	10	0.25	TR 191 4K7 K
R64	Film	430 Ω	5	0.25	TR 191 430R J
R65	Film	150 Ω	10	0.25	TR 191 150R K

Capacitors:

No.	Type	Value	Tolerance ± %	Max. DC voltage V	Standard CSSR
C1	Ceramic	1 000 pF	20	40	TK 724 1n0 M
C2	Ceramic	270 pF	10	40	TK 794 270p K
C3	Tubular	1 μF	10	100	TC 215 1μ0 K
C4	Electrolytic	50 μF	—	8	TE 981 50 μA - PVC
C5	Ceramic	470 pF	10	40	TK 794 470p K
C6-C8	Electrolytic	50 μF	—	6	TE 981 50 μA - PVC
C9-C18	Ceramic	0.1 μF	-20 +80	32	TK 783 100n Z
C19, C20	Ceramic	47 000 pF	-20 +80	32	TK 783 47n Z

Further electrical components:

Component	Type - Value	Drawing No.
Integrated circuit IO 1	MH 74S112	
Integrated circuit IO 2, IO 3	MH 74S74	
Integrated circuit IO 4	UCY 74 180N	
Integrated circuit IO 5, IO 6	MH 74164	
Integrated circuit IO 7—IO 10	MH 7475	
Integrated circuit IO 11, IO 12	UCY 74153N	
Integrated circuit IO 13	MH 7489	
Store IO 14	MH 74188	1AN 136 01
Store IO 15	MH 74188	1AN 136 02
Integrated circuit IO 16—IO 18	MH 7493A	
Integrated circuit IO 19	MH 7442	
Integrated circuit IO 20	UCY 7486N	
Integrated circuit IO 21, IO 22, IO 29	MH 7440	
Integrated circuit IO 23, IO 24, IO 33	MH 7404	
Integrated circuit IO 25—IO 28, IO 30, IO 31	MH 7400	
Integrated circuit IO 32	MH 74S04	
Integrated circuit IO 34	MH7410	
Transistor E1—E7	КСУ21	
Transistor E8—E11	BG313	

Component	Type - Value	Drawing No.
Diode E12	KA261	
Diode E13, E14, E16—E22	KA206	

Нарбјје Источник питания Power supply 1AN 291 31

Resistors:

No.	Type	Value	Max. load W	Tolerance ± %	Standard CSSR
R1	Wire-wound	0.2 Ω	2	—	1AA 609 24
R2	Film	4.7 Ω	10	1	TR 223 4R7 K
R3	Trimmer	1.5 kΩ	—	0.5	TP 011 1K5 N
R4	Film	56 Ω	5	0.25	TR 151 56R J
R5	Film	390 Ω	10	0.25	TR 151 390R K
R6	Film	3.3 kΩ	5	0.25	TR 151 3K3 J
R7	Trimmer	1 kΩ	—	0.5	TP 011 1K0 N
R8	Film	2.7 kΩ	5	0.25	TR 151 2K7 J
R9	Film	3.3 kΩ	5	0.25	TR 151 3K3 J
R10	Film	2.2 kΩ	5	0.25	TR 151 2K2 J
R11	Film	10 Ω	5	0.25	TR 151 10R J
R12	Film	1.5 kΩ	5	0.25	TR 151 1K5 J

Capacitors:

No.	Type	Value	Tolerance ± %	Max. DC voltage V	Standard CSSR
C1, C2	Electrolytic	2.2 μF	—	25	TE 675 2m2A - PVC
C3-C5	Ceramic	0.1 μF	-20 +80	32	TK 783 100n Z
C6	Ceramic	0.1 μF	-20 +80	12.5	TK 782 100n Z
C7, C8	Electrolytic	100 μF	—	15	TE 984 100 μA - PVC
C9	Ceramic	0.1 μF	-20 +80	32	TK 783 100n Z
C10	Ceramic	100 pF	10	40	TK 754 100p K
C11	Electrolytic	100 μF	—	15	TE 984 100 μA - PVC

Transformers and coils:

Component	Designation	Drawing No.	No. of tap	No. of turns	Wire \varnothing in mm
Transformer coil		1AN 667 56			
		1AK 624 32	1-2	880	0,236
			3-4	880	0,236
2X coil			4-5	80	0,355
		1AK 625 04	I-II	100	1,12

Further electrical components:

Component	Drawing No.
Integrated circuit IO 1	MA 7805
Integrated circuit IO 2	MAA 723H
Diode E1, E2	KY708
Thyristor E3	KT401 50
Diode E4	KZ260/5V8
Transistor E8, E10	KFY18
Diode E7, E8	KY130/150
Diode E9	KZ260/6V8
Fuse cartridge P2	F 2.5 A

ČSN 35 4733.2

Součásti, které jsou označeny výkresovým číslem 1AN . . . jsou vybírány tak, aby odpovídaly speciálním předpisům.

Детали, обозначенные 1АН . . . выбираются согласно специальным предписаниям.

Components designated with drawing number 1AN . . . are selected according to special regulations.

SEZNAM PŘÍLOH**Desky s plošnými spoji**

- BM 578/1 — 1AF 002 24 — Hradlová sonda
 — 1AF 002 37 — Indikace
 BM 578/2 — 1AF 002 38 — Montážní jednotka
 — 1AF 002 39 — Datová sonda
 BM 578/3 — 1AF 002 44 — Analyzátor

Schémat zapojení

- BM 578/4 — 1X1 832 85 — Příznakový analyzátor
 BM 578 — BM 578
 BM 578/5 — 1AF 002 24 — Hradlová sonda
 BM 578/6 — 1AF 002 37 — Indikace
 BM 578/7 — 1AF 002 39 — Datová sonda
 BM 578/8 — 1AF 002 44 — Analyzátor
 BM 578/9 — 1AN 291 31 — Napáječ

Tabulky

- BM 578/10 — Vývojový diagram hledání závady —
 tabulka 3
 BM 578/11 — Tabulka příznaků — tabulka 4

ПЕРЕЧЕНЬ ПРИЛОЖЕНИЙ**Печатные платы**

- BM 578/1 — 1AF 002 24 — Ключевой щуп
 — 1AF 002 37 — Индикация
 BM 578/2 — 1AF 002 38 — Монтажный блок
 — 1AF 002 39 — Щуп приема
 данных
 BM 578/3 — 1AF 002 44 — Анализатор

Электрические схемы

- BM 578/4 — 1X1 832 85 — Сигнатурный
 анализатор BM 578
 BM 578/5 — 1AF 002 24 — Ключевой щуп
 BM 578/6 — 1AF 002 37 — Индикация
 BM 578/7 — 1AF 002 39 — Щуп приема
 данных
 BM 578/8 — 1AF 002 44 — Анализатор
 BM 578/9 — 1AN 291 31 — Источник питания

Таблицы

- BM 578/10 — Структурная схема отыскания
 неисправности — таблица 3
 BM 578/11 — Таблица сигнатур — таблица 4

LIST OF ENCLOSURES**Printed circuit boards**

- BM 578/1 — 1AF 002 24 — Gating probe
 — 1AF 002 37 — Display
 BM 578/2 — 1AF 002 38 — Mounting unit
 — 1AF 002 39 — Data probe
 BM 578/3 — 1AF 002 44 — Analyzer

Connecting diagrams

- BM 578/4 — 1X1 832 85 — Signature analyzer
 BM 578
 BM 578/5 — 1AF 002 24 — Gating probe
 BM 578/6 — 1AF 002 37 — Display
 BM 578/7 — 1AF 002 39 — Data probe
 BM 578/8 — 1AF 002 44 — Analyzer
 BM 578/9 — 1AN291 31 — Power supply

Tables

- BM 578/10 — Flow diagram for trouble-shooting
 — Table 3
 BM 578/11 — Table of signatures — Table 4

Poznámky:

Примечания:

Note:

Розп'ятку:

Примечания:

Note:

Poznámky:

Примечания:

Note:

Розмітку:

Примечания:

Note:
